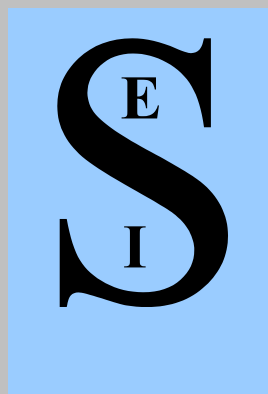


**BERICHT DER FRÜHJAHRSTAGUNG DER  
STUDIENGRUPPE FÜR ELEKTRONISCHE INSTRUMENTIERUNG  
24. BIS 26. MÄRZ 2003, FORSCHUNGSZENTRUM JÜLICH,  
ZENTRALLABOR FÜR ELEKTRONIK (ZEL)**



**Herausgeber: Dr.-Ing. F. Wulf  
HMI-B 592 Berlin, Juni 2003**

**ISSN 0936 - 0891**

**BERICHT DER FRÜHJAHRSTAGUNG DER  
STUDIENGRUPPE FÜR ELEKTRONISCHE INSTRUMENTIERUNG  
24. BIS 26. MÄRZ 2003, FORSCHUNGSZENTRUM JÜLICH  
ZENTRALLABOR FÜR ELEKTRONIK (ZEL)**



**Herausgeber: Dr.-Ing. F. Wulf  
HMI-B 592 Berlin, Juni 2003**

**ISSN 0936 - 0891**

## S

### Teilnehmerliste

Badura, Dr. Eugen	GSI Darmstadt
Bialas, Norbert	Universität Frankfurt
Bouquet, Heiko	FZ Karlsruhe
Brocke, W.	FZ Jülich
Drochner, Dr. Matthias	FZ Jülich
Durcansky, Dr. Georg	FZ Jülich, ZEL
Engels, Ralf	FZ Jülich
Gemmeke, Prof. Dr. Hartmut	FZ Karlsruhe, IPE
Goettmann, Walter	HMI, Berlin
Grimm, Bernhard	Max-Planck-Institut für Astronomie
Hauri, Dorine	LeCroy Europe GmbH
Hürttlen, Werner	FZ Jülich
Karstens, Uwe	LeCroy Europe GmbH
Kleines, Harald	FZ Jülich
Koch, Dr. Karsten	GSI Darmstadt
Kramer, Martin	
Meisel, Dr. Ulrich	HMI, Berlin
Messerschmidt, Ralf	IAF der Universität Magdeburg
Miemiets, Stefan	HMI, Berlin
Notz, Dr. Dieter	DESY Hamburg
Nowack, Dr. Ing. Gerd	Ruhr-Universität Bochum
Paul, Dr. Hans-Joachim	Universität Hannover, FB Physik
Rausch, Rainer	FZ Jülich
Reiling, Volker	FZ Karlsruhe
Richter, Günter	HMI, Berlin
Rongen, Heinz	FZ Jülich
Schieck, M..	FZ Jülich
Stachelhaus, Ralf	Beckhoff Industrie Elektronik
Stolper, Matthias	DESY Hamburg
Suxdorf, F.	FZ Jülich
Thillosen, N.	special electronics – S.E.T.
Wiegard, Peter	LeCroy Europe GmbH
Wulf, Dr. Friedrich	HMI, Berlin
Wüstner, Dr. Peter	FZ Jülich, ZEL
Zeitelhack, Karl	TU München



Teilnehmer der SEI-Frühjahrstagung 2003 im Forschungszentrum Jülich, (ZEL)

# S

## Vorträge

	Seite
<b>Begrüßung und Organisatorisches</b>	II
Dr. Friedrich Wulf	1
<b>Kontroll- und Datenerfassungssystem für ein neuartiges Neutronenspektrometer mit fokussierendem Spiegel</b>	
F. Suxdorf (FZJ)	16
<b>Readout, Vorverarbeitung und schneller Datentransport mit XILINX-VirtexII-Pro FPGAs</b>	
Dr. M. Drochner (FZJ)	20
<b>Upgrade COSY DAQ</b>	
P. Wüstner (FZJ)	38
<b>AS-Interface - Ein optimiertes System zur Ankopplung einfacher Prozessperipherie</b>	
H. Kleines (FZJ)	38
<b>Intraoperative Zielpunktdiagnostik für die Tiefenhirnstimulation</b>	
M. Schiek (FZJ)	60
<b>Mikrokontroller-Module für einfache Steuerungs- und Messaufgaben</b>	
H. Rongen (FZJ)	73
<b>Angewandte Regelungstechnik für Forschungsgeräte (TEXTOR, PHOEBUS, ESS)</b>	
W. Brocke (FZJ)	79
<b>Produktvorstellung PXI-Module und des Wavemasters</b>	
Peter Wiegand und Dorine Hauri (Le Croy)	102
<b>Aufgaben der IAONA und Echtzeitkonzepte für Ethernet</b>	
R. Messerschmidt (IAF, Uni Magdeburg)	126
<b>Automatisierungskonzepte der Firma Beckhoff</b>	
R. Stachelhaus (Beckhoff)	145
<b>Kontrollierte Mitkopplung - ein Beitrag zur Modelltheorie der Evolution</b>	
Dr. G. Nowack (Ruhr-Universität Bochum)	153
<b>Vergleich von schnellen ADC für PCs und cPCI</b>	
W. Goettmann (HMI - Berlin)	153

	<b>Seite</b>
<b>Betrieb eines supraleitenden Magneten</b>	<b>168</b>
Dr. D. Notz (DESY)	
<b>Strahlverlust- und Vakuum-Monitoring am Beschleuniger ELBE</b>	<b>171</b>
H. Langenhagen (FZR)	
<b>Die elektronische Micro-Nase ELMINA</b>	<b>179</b>
H. Bouquet, V. Reiling (FZK)	
<b>Das Zukunftsprojekt der GSI</b>	<b>186</b>
Dr. M. Richter (GSI)	



F. Suxdorf



Prof. Dr. H. Halling



Dr. M. Drochner



P. Wüstner



H. Kleines



M. Schiek



H. Rongen



W. Brocke





P. Wiegard



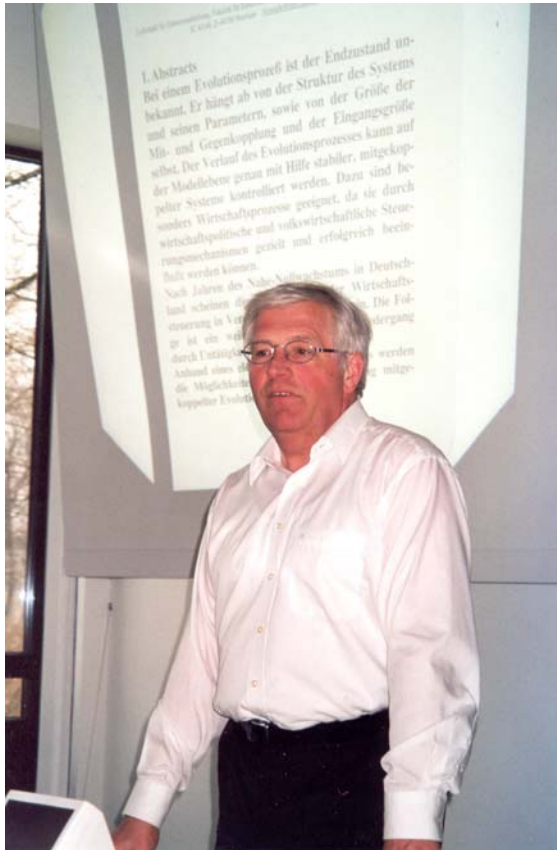
D. Hauri



R. Messerschmidt



R. Stachelhaus



Dr. G. Nowack



W. Goettmann



Dr. D. Notz



H. Langenhagen



H. Bouquet



V.Reiling



Dr. M. Richter



Vortragsrunde



# **Kontroll- und Datenerfassungssystem für ein neuartiges Neutronenspektrometer mit fokussierendem Spiegel (KWS3)**

*F. Suxdorf<sup>1</sup>, B. Alefeld<sup>2</sup>, L. Dohmen<sup>2</sup>, M. Drochner<sup>1</sup>,  
E. Kentzinger<sup>2</sup>, H. Kleines<sup>1</sup>, H. Loevenich<sup>1</sup>, R. Möller<sup>1</sup>,  
K. Zvoll<sup>1</sup>*

<sup>1</sup>Zentrallabor für Elektronik (ZEL), Forschungszentrum Jülich

<sup>2</sup>Institut für Festkörperforschung (IFF), Forschungszentrum Jülich

- *Entwicklung der KWS3*
- *Aufbau des Kontrollsystems an der KWS3*
- *Struktur des Kontroll- und DAQ-Systems*
- *Software-Struktur*

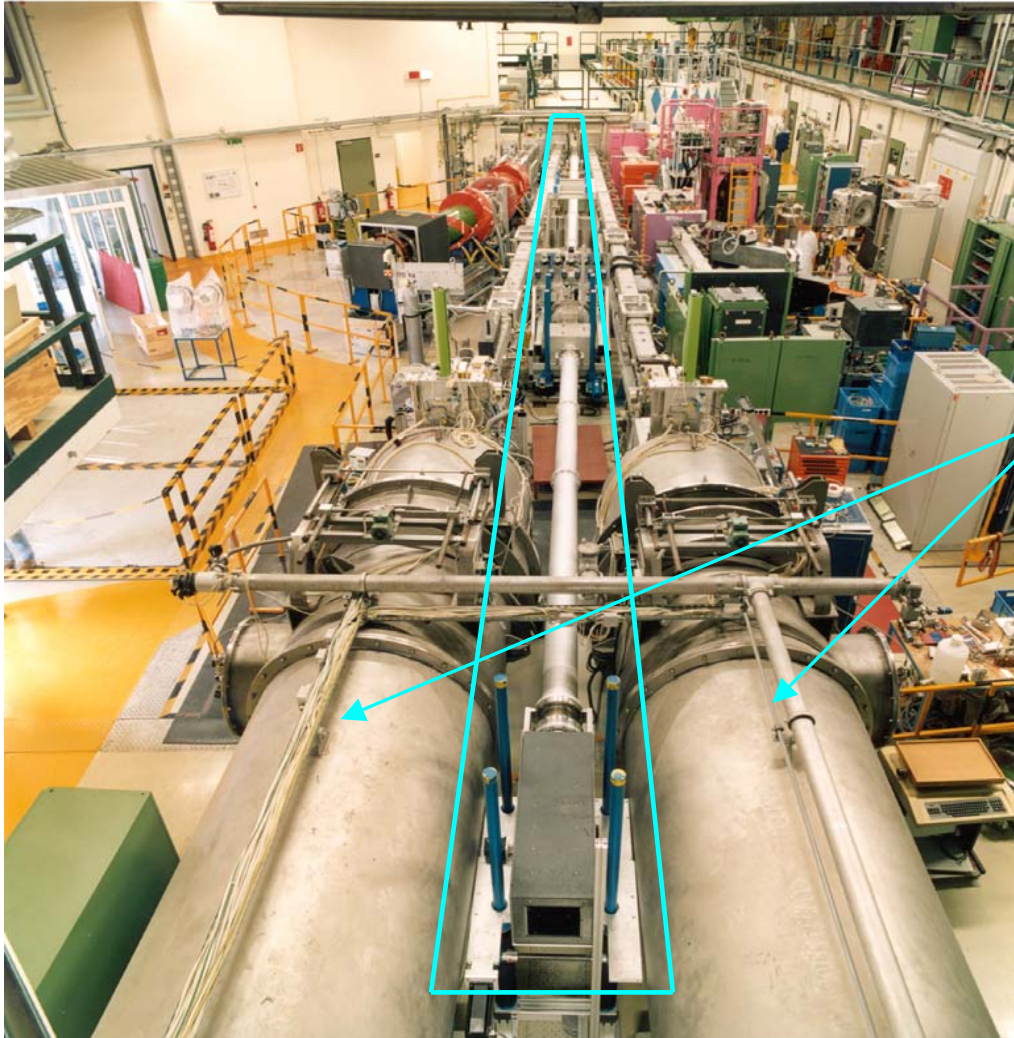


# Externes Neutronenleiter Labor (ELLA)

SEI-Frühjahrstagung 23. - 26.03.2003

2

Forschungszentrum Jülich



**KWS3:**

*Völlig neues Spektrometer*

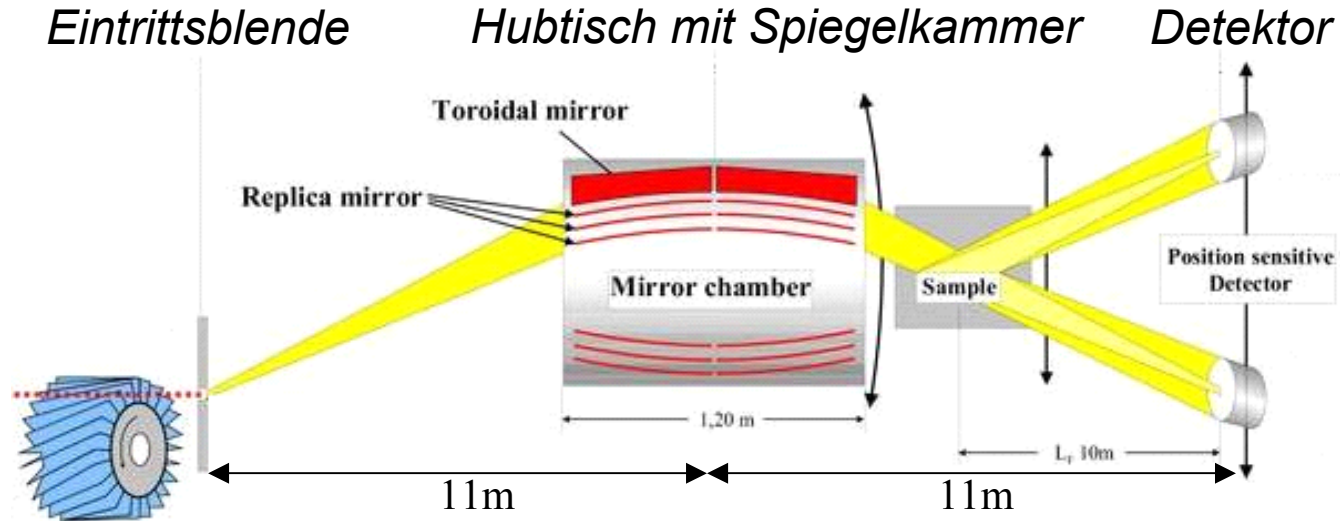
*Aufbau: 2000-.....*

*Erste Testmessungen: 2001*

**KWS1 und KWS2:**

*Komplett neue Instrumentierung  
nach Jülich Münchner Standard*

## Funktion der Anlage



### Instrumentbeschreibung

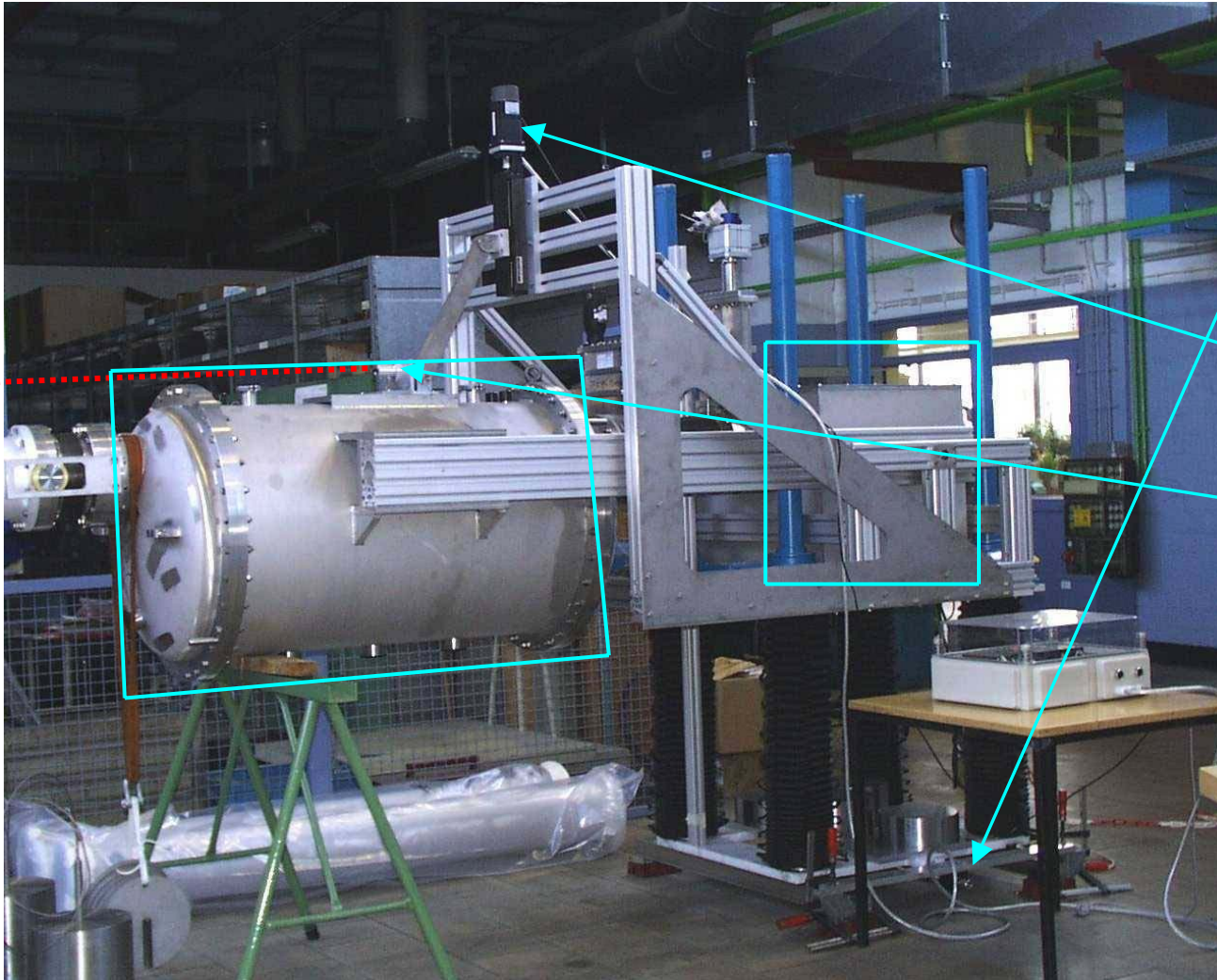
- Einstellbare Eintrittsblende zwischen  $1\text{mm}^2$  und  $100\text{mm}^2$
- Spiegelkammer und Detektor um  $\pm 0,5\text{ m}$  in der Höhe verstellbar
- Evakuierte Flugwege zwischen Eintrittsblende, Spiegel und Detektor
- 1:1 Abbildung der Eintrittsblende auf den Detektor durch doppeltgekrümmte Spiegel mit extrem glattpolierten Oberflächen
- Verwendung eines ortsauflösenden Detektors mit  $1,5\text{mm} \times 1,5\text{mm}$  Auflösung

## Hubtisch mit Spiegelkammer

SEI-Frühjahrstagung 23. - 26.03.2003

4

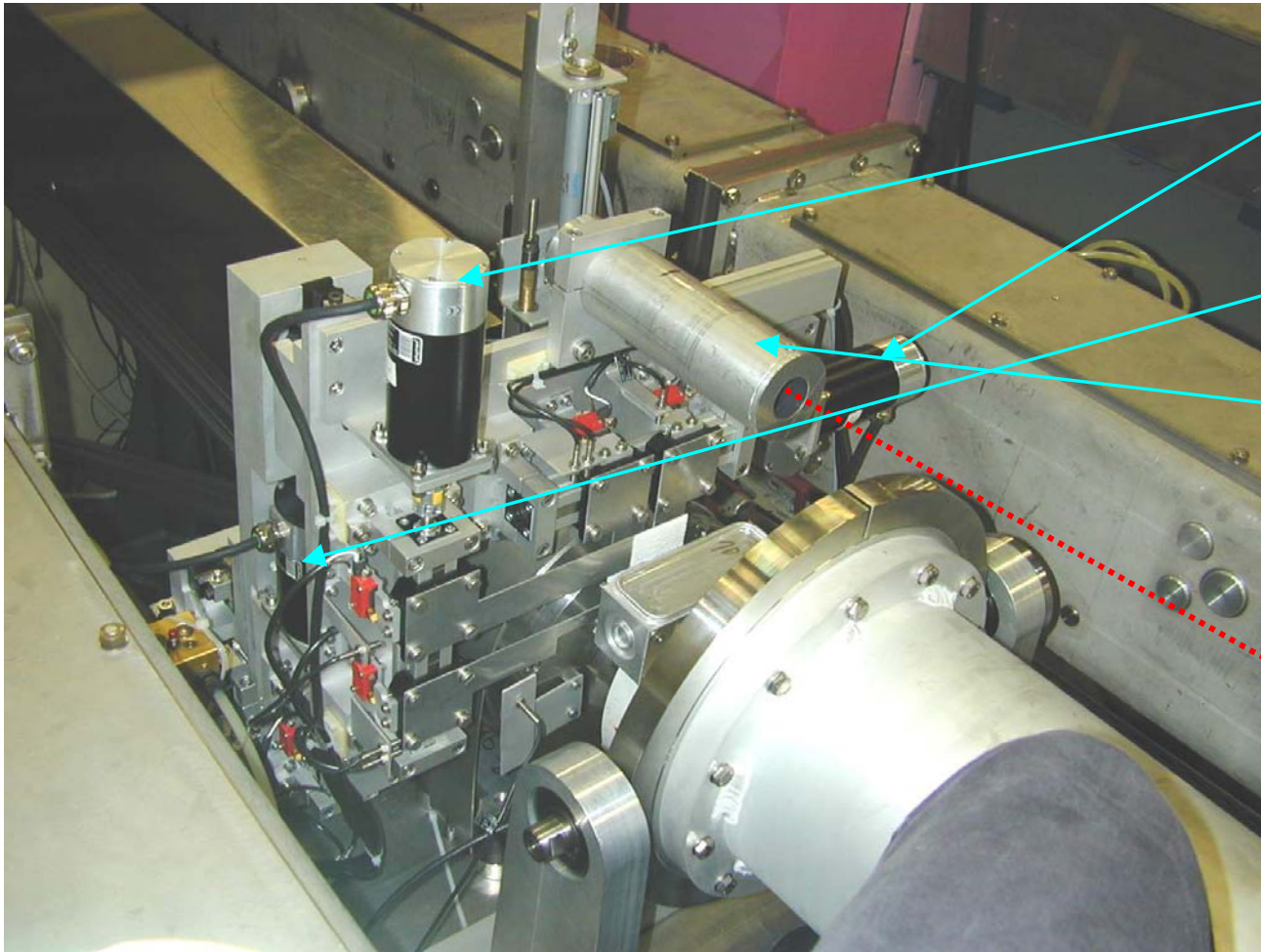
Forschungszentrum Jülich



- 1 Drehstrommotor  
Y-Achse
- 1 Schrittmotor  
X-Achse
- 1 Schrittmotor  
Kippung  
Spiegelkammer
- Laser
- 4 Schrittmotore  
Probenblende
- 3 Schrittmotore  
Probentisch

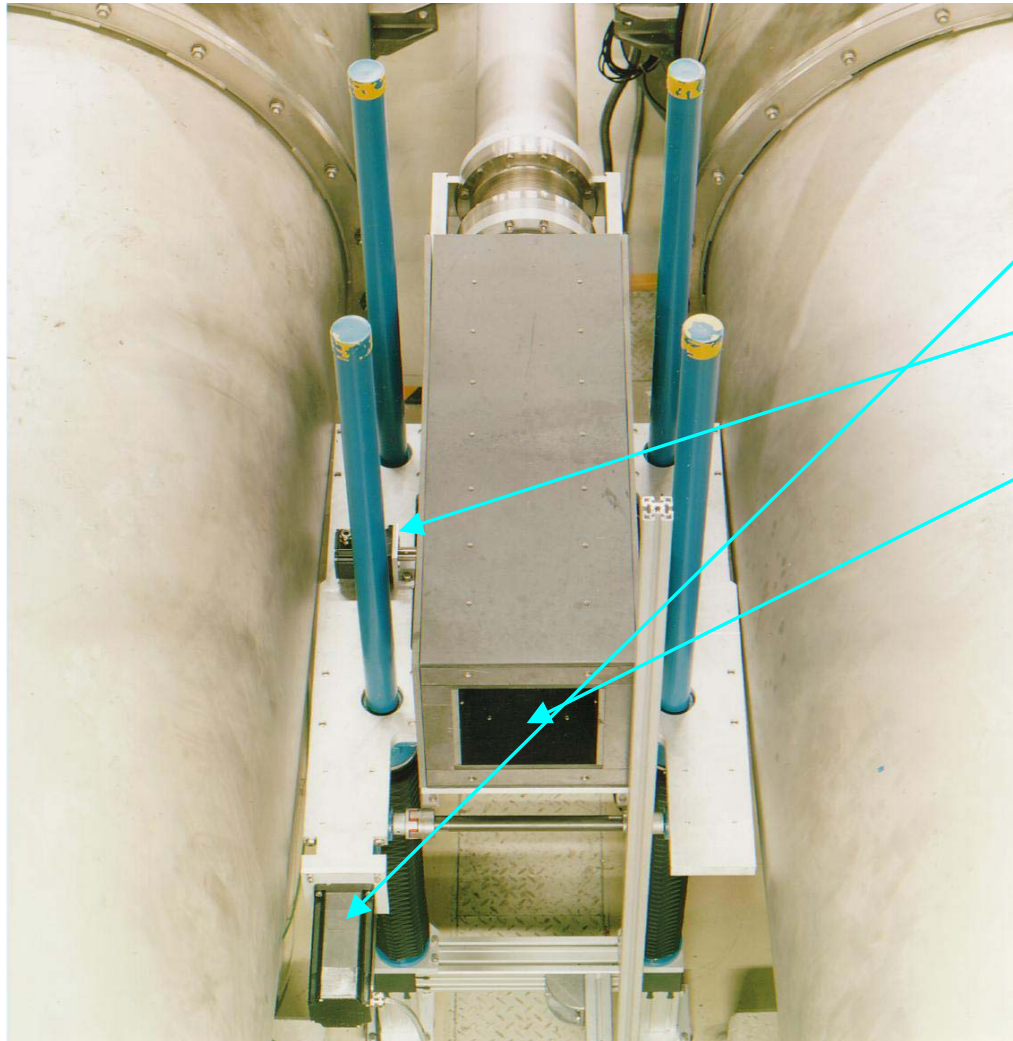


## *Eintrittsblende*



- 2 Schrittmotore  
Blendenöffnung
- 2 Schrittmotore  
Blendenposition
- CCD-Array

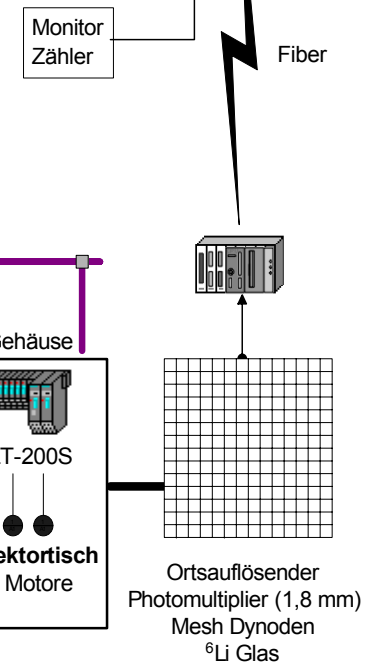
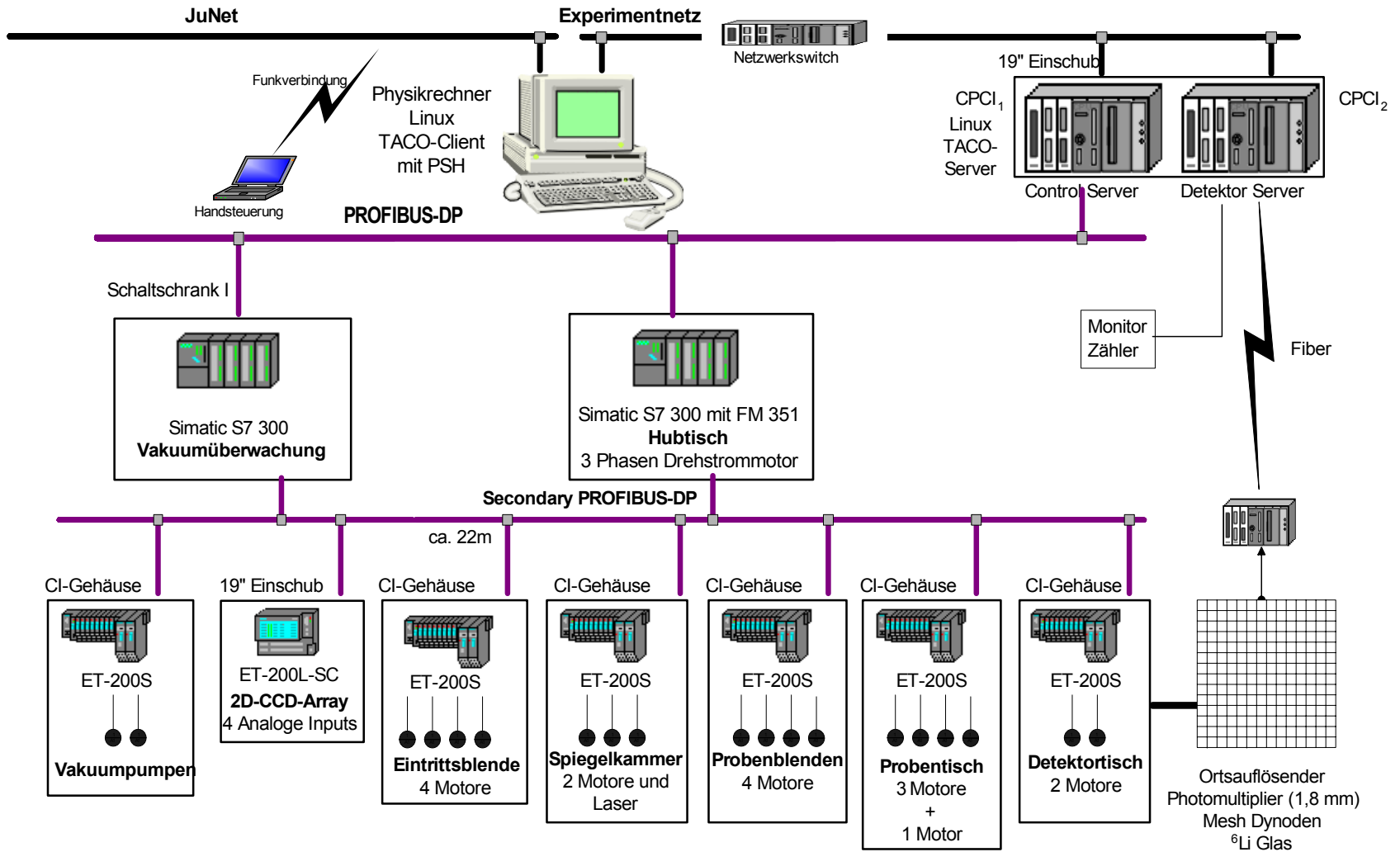
## Detektortisch



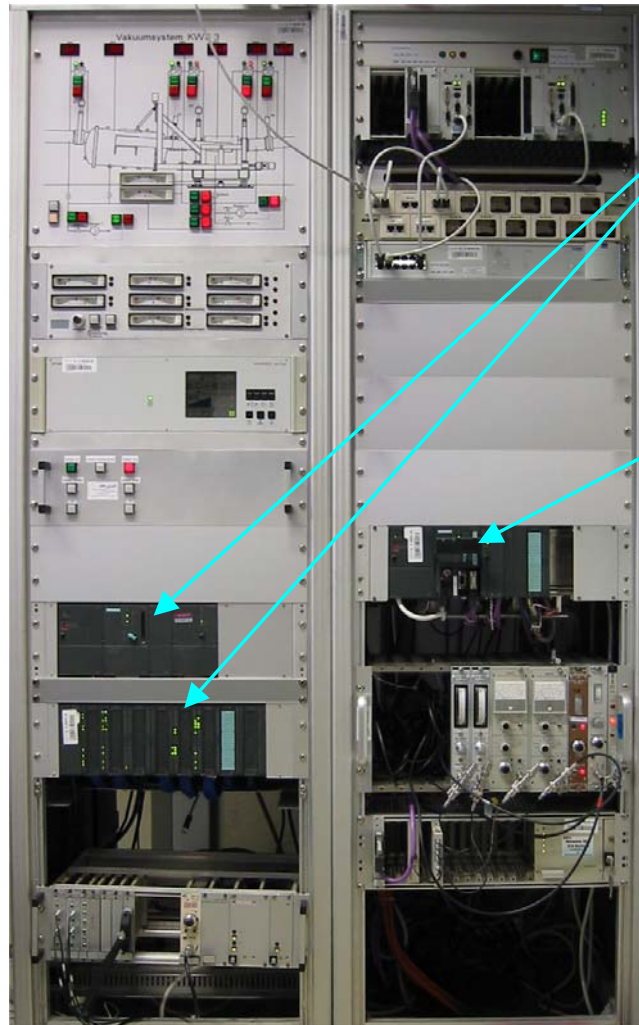
- 1 Schrittmotor  
Y-Achse
- 1 Schrittmotor  
X-Achse
- ortsauflösender Detektor  
mit 1,5mm x 1,5mm  
Auflösung



# Struktur des Kontrollsystems



## Schaltschrank



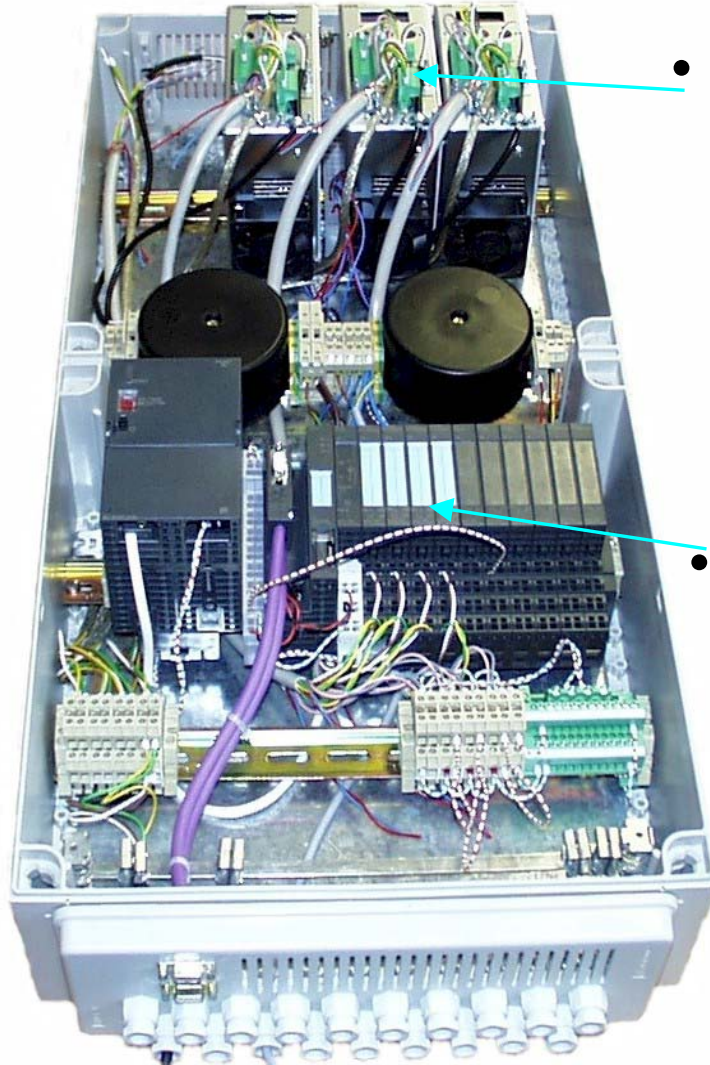
- **Vakuum-SPS**

- *Überwachung und Steuerung von Vakuumsystem und Selektor*

- **Motion Control-SPS**

- **CPU315-2DP**
  - o *Zykluszeitzeit z.Zt ca. 40ms*
- **FM351**
  - o *Positionierbaugruppe für Eil-/Schleichgangantriebe*
  - o *Anschluß von Absolutencodern*

## CI-Gehäuse mit dezentraler Peripherie



- *Phytron Endstufen*

- 2-Phasen Schrittmotore
- Vollschrifte bis zu 1/20 Schritte einstellbar
- Phasenstrom bis  $6,3A_{eff}$
- Versorgungsspannung  $24-57V_{AC}$  oder  $24-80V_{DC}$

- *ET200S*

Module für

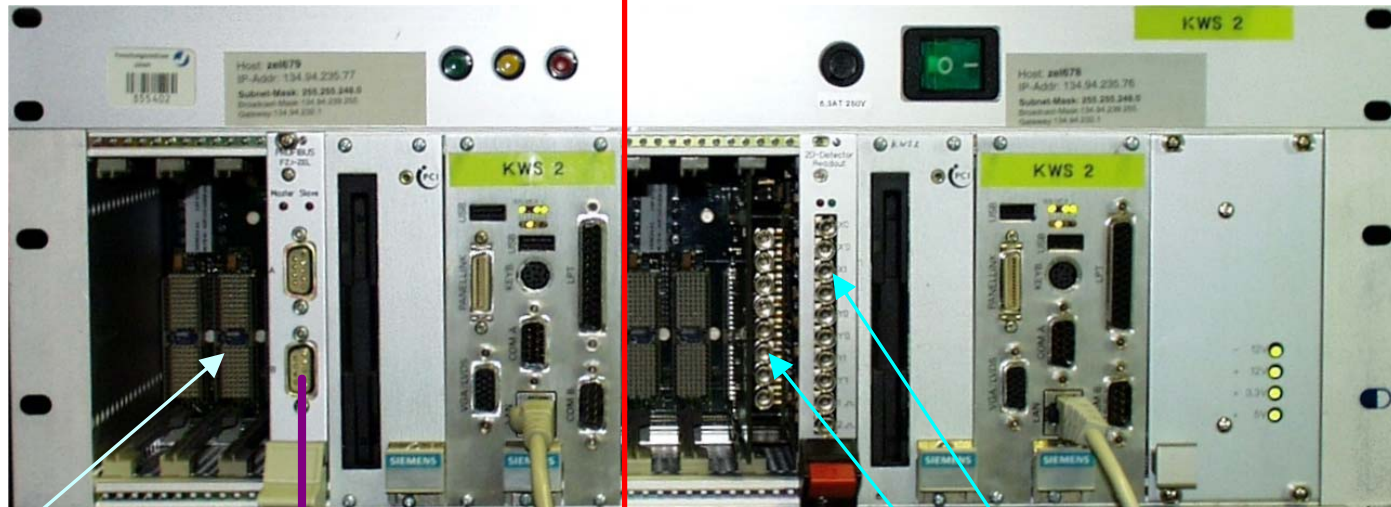
- Schrittmotoren (1Step)
- digitale, analoge Eingänge / Ausgänge
- Absolute Drehgeber (SSI)



# CompactPCI System

*Slow Control*

*Detector Control*



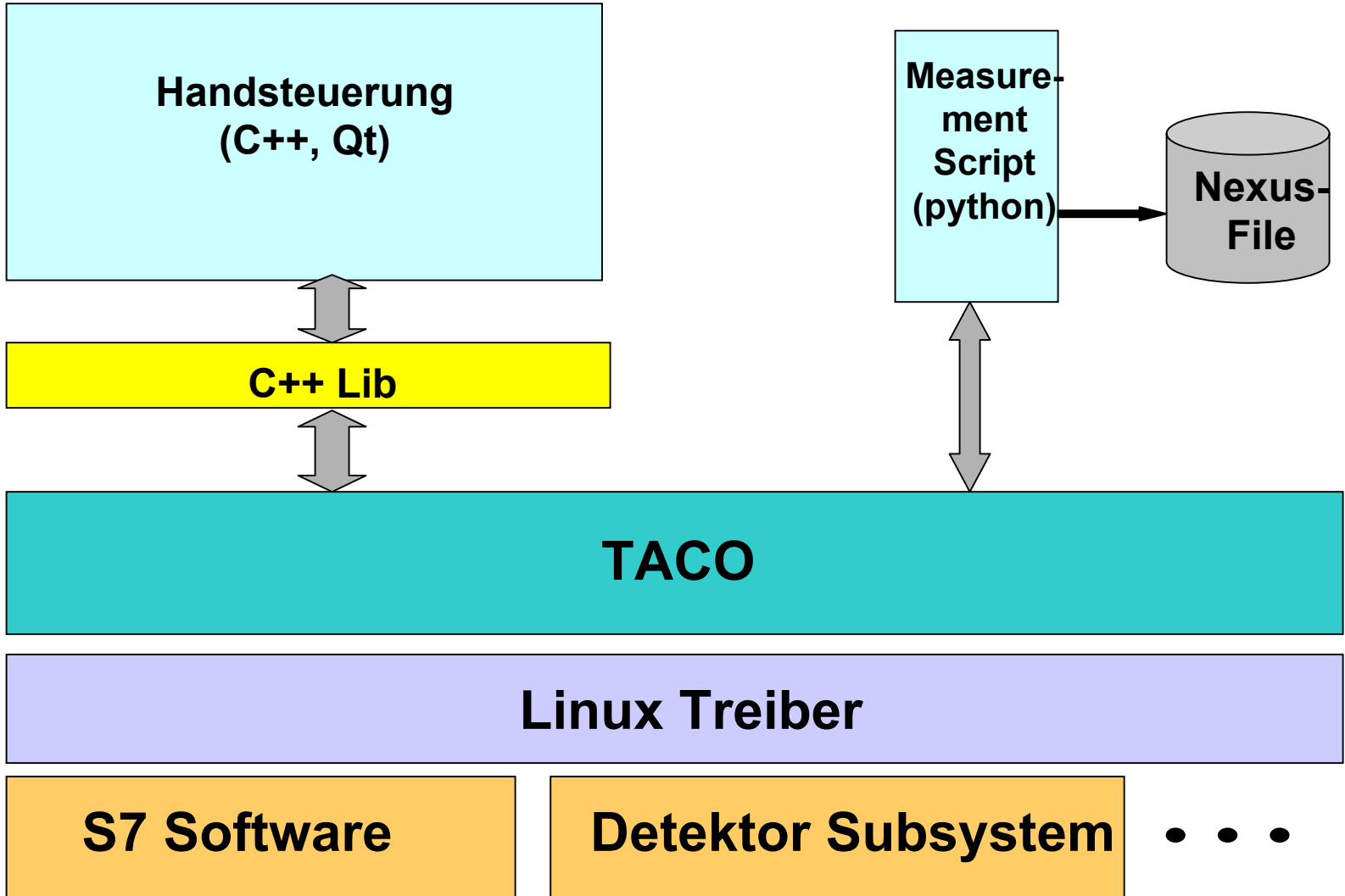
- Profibusbaugruppe
- GPIB Baugruppe

- Detektorbaugruppe
- Counterbaugruppe

Prozessperipherie



# Software-Hierarchie nach Jülich-Münchener Standard





# KWS3 Handsteuerung

SEI-Frühjahrsagung 23. - 26.03.2003

12

Forschungszentrum Jülich

The screenshot displays the 'kws3hand <2>' software interface with the following sections:

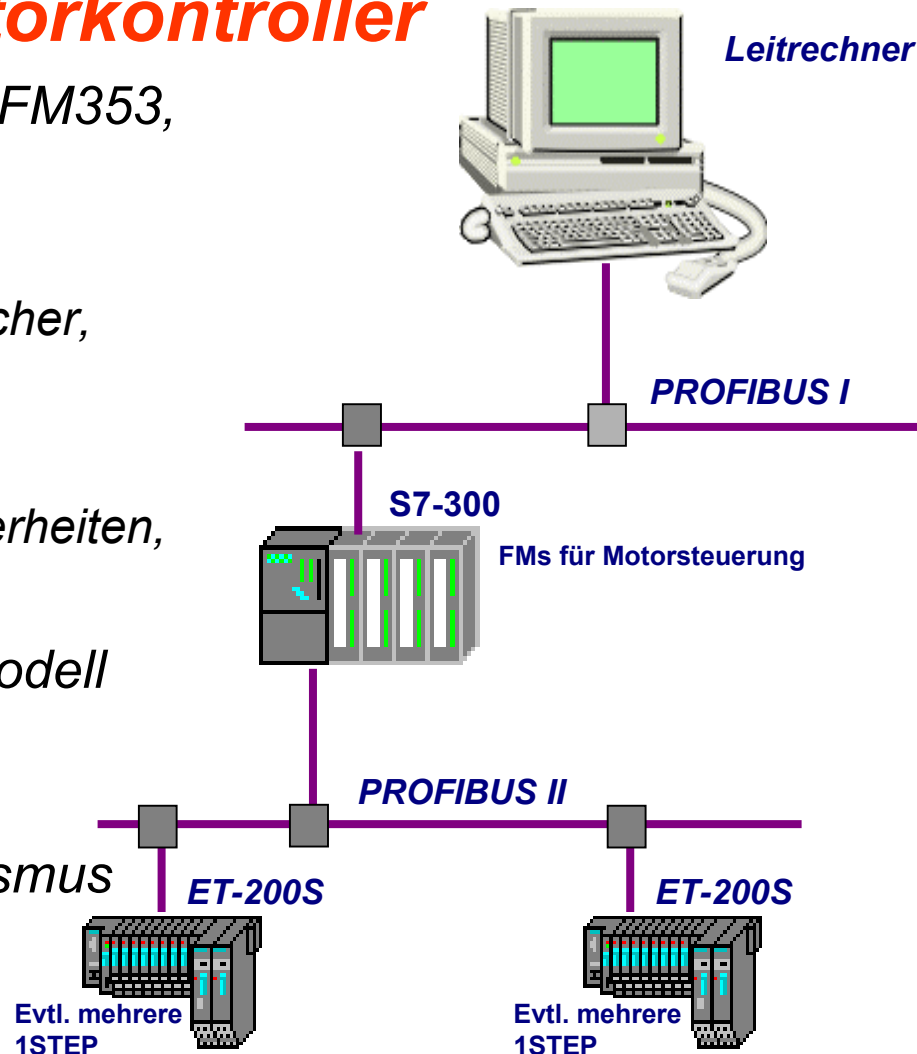
- Beam [F1] | Sample [F2] | History [F3]**: Top navigation tabs.
- Laser Array**:
  - Current Values: X: 4.6 mm, Y: -10.6 mm
  - New Values: dX: [ ] mm, dY: [ ] mm
  - Buttons: Set Delta
- Aperture Entry**:
  - Current Values: X: 0.0, Y: 0.0, dX: 0.0, dY: 0.0
  - New Values: X: 0.0 mm (Ref X), Y: 0.0 mm (Ref Y), dX: 0.0 mm (Ref dX), dY: 0.0 mm (Ref dY)
- Liffable**:
  - Current Values: X: -40.00, H: 30.00, N: -10.00
  - New Values: X: 6.22 mm (Ref), H: 93.90 cm, N: 3.51 mm
- Detector**:
  - Current Values: X: -50.0, Y: 0.0
  - New Values: X: 28.9 mm (Ref [1]), Y: 42.3 cm (Ref [2])
- Bottom Bar**: Commit [F9], Undo [F10], Resync SPS [F11], Stop [F12]

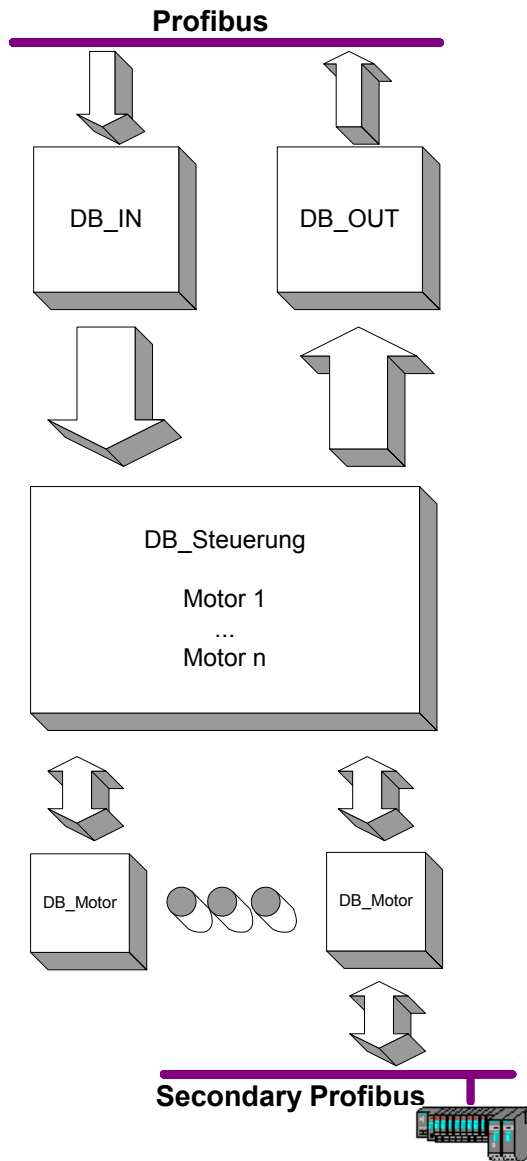




# PROFIBUS-Schnittstelle für „intelligente“ Motorkontroller

- 1Step (ET200S), FM351, FM353, FM357
- Motivation:
  - beschränkter Abbildspeicher,
  - Resynchronisation,.....
  - Abstraktion von Besonderheiten,
  - Vorverarbeitung
- Generisches Kontroller-Modell mit mehreren Achsen
- Hybrider Kommunikationsmechanismus





## SPS-Software

- *Zyklische Abarbeitung*
- *Interpretation von Transaktion*
- *Konvertieren und Kopieren relevanter Daten*
- *Vorverarbeitung der Daten*
- *Abarbeitung komplexer Steuerungen*
- *Verriegelungen (Endschalter, Laserarray)*



## **Zusammenfassung**

- *Komplette Neuentwicklung einer Kleinwinkelstreuanlage*
- *Konsequenter Einsatz industrieller Instrumentierungstechnik nach Jülich-Münchener Standard*
  - ⇒ *Stabiler Betrieb*
  - ⇒ *Hohe Entwicklungsproduktivität*
  - ⇒ *Langfristige Lieferung*
  - ⇒ *Dokumentation*
- *Modulare Struktur*
  - ⇒ *Kontroll- und Datenerfassungssystem schon während des Aufbaus funktionsfähig*
  - ⇒ *Einfache Erweiterbarkeit des vorhandenen Systems*
    - *Installation einer Probenblende und Probentisches mit 7 Schrittmotoren*
    - *Neuentwicklung einer neuen Probenumgebung unmittelbar vor dem Detektor mit ca.8 Schrittmotoren*

# **Readout, Vorverarbeitung und schneller Datentransport mit XILINX- VirtexII-Pro FPGAs**

Matthias Drochner  
KFA Jülich / ZEL

21. März 2003

## **Übersicht**

- Motivation
- Prozessoren in FPGAs
- XILINX Virtex-II Pro
  - PowerPC-Core
  - RocketIO-Tranceiver
  - Konfiguration
  - Entwicklungstools
- ML300-Evaluationboard
- RapidIO-Ankopplung
- Pläne, ZEL-Prototyp-Board

## **Motivation**

- Kompression / Reduktion / Vorverarbeitung im Frontend
- Reine FPGA-Lösung oft kompliziert, unflexibel
- Embedded PC:
  - Relativ aufwendig
  - Tendenziell hohe Verlustleistung/Wärmeproduktion
  - Ankopplung schneller Peripherie problematisch (PCI Bottleneck)
- Einheitliche Initialisierung (on-Chip Memory)

## Prozessoren in FPGAs

- Soft- oder Hardcore
- XILINX:
  - Soft: PowerPC, MicroBlaze, DSP
  - Hard: Power-PC
- Altera:
  - Soft: NIOS
  - Hard: ARM

## XILINX Virtex-II Pro

- 0..4 PowerPC, 4..24 RocketIO
- Multiplier (18 bit), RAM
- 0.13  $\mu\text{m}$ ,  $V_{\text{cc}} = 2.5\text{V}$
- I/O für verschiedene Standards konfigurierbar
- Partial Reconfiguration

## Power-PC Core

- PowerPC 405 (IBM), pre-Book-E, 300+ MHz, keine FPU
- MMU TLB-basiert (keine Page Tables), diverse Page-Größen
- Separate Memory-Interfaces für Instruktion, Daten lesen / schreiben
- Busankopplung: IBM CoreConnect:
  - PLB: Processor Local Bus (schnell), hier 64 bit
  - OPB: On-Chip Peripheral Bus (einfach)
  - DCR: Device Control Register
- On-Chip RAM (ggf. Preintialisiert) und / oder externer Memory-Controller

## RocketIO

- Serielle Verbindung, auch mit Kanalbündelung
- Max. 3.125 Gb/s per Transceiver
- 8B/10B encoding, CRC (optional)
- verschiedene Pegel konfigurierbar (auch pre-Emphasis)
- Kompatibel zu
  - Gigabit Ethernet
  - 10Gb Ethernet (4 Kanäle parallel)
  - serial RapidIO
  - FibreChannel
  - InfiniBand (1/4/12 Kanaäe parallel)
  - Aurora (XILINX)

## **Konfiguration**

- FPGA RAM-basiert, also flüchtig
- Seriell oder parallel
- Master / Slave (Master generiert Clock)
- JTAG
- Externer Controller möglich für alternative Designs
- SystemACE: verschiedene Varianten, auch mit CompactFlash (einfache Integration mit PowerPC-Software)

## **Entwicklungstools**

- XILINX-Toolchain-Shell: ISE
- Synthese:
  - XILINX XST ( in ISE )
  - Leonardo
  - Synplify
- Simulation (behavioral/Timing): ModelSim
- ChipScope: soft Logic Analyzer
- Virtex-II Pro Developer Kit (Toolchain, Cores, Beispiel-Designs)
- Tektronix

## **ML300 Evaluation Board**

- Komplettes System mit FPGA (1 PPC, 8 RocketIO), RAM, ...
- Peripherie:
  - PS2, LCD, seriell, parallel
  - Ethernet, 1394
  - PCI (PMC), PCMCIA
  - ...
- RocketIO-Benutzung: 4xGigabit Ethernet, 2xInfiniBand, 2xSATA
- SystemACE (CompactFlash, IBM MicroDrive) für FPGA-Konfiguration und PowerPC-Software
- Prototyping Area

## **RapidIO-Ankopplung**

- Bisher nur für ausgewählte FPGAs (Virtex-II, Virtex-II Pro) unterstützt
- Nicht auf ML300
- Auch nicht auf XILINX AFX Boards
- Physical Layer: 8 bit parallel
- Boards für Evaluation von Drittanbietern verfügbar:
  - Avnet (externer PowerPC, Virtex-II)
  - AlphaData (PMC-RapidIO, Virtex-II oder Virtex-II Pro)
- Serial RapidIO-Support wird erwartet...

## ZEL-Prototyp-Board, Pläne

- PCI-Board, PLX-Chip als Interface zu local Bus
- Virtex-II Pro mit 2 PowerPCs
- RapidIO-Interface
- Mehre Karten können Punkt-zu-Punkt gekoppelt werden oder über Switch (Tundra, RedSwitch) wenn verfügbar
- Ungeklärt: Steckerbelegung – bisher nur de-facto Standards (Eval-Boards, HIP)
- In Zukunft standalone DAQ-Frontend-Boards (ohnePCI)

# Weiterentwicklung des DAQ-Systems für COSY-Experimente

P. Wüstner

A. Ackens

U. Clemens

W. Erven

W. Loevenich

D. Maeckelburg

A. Mussgiller\*

M. Ramm

R. Schleichert\*

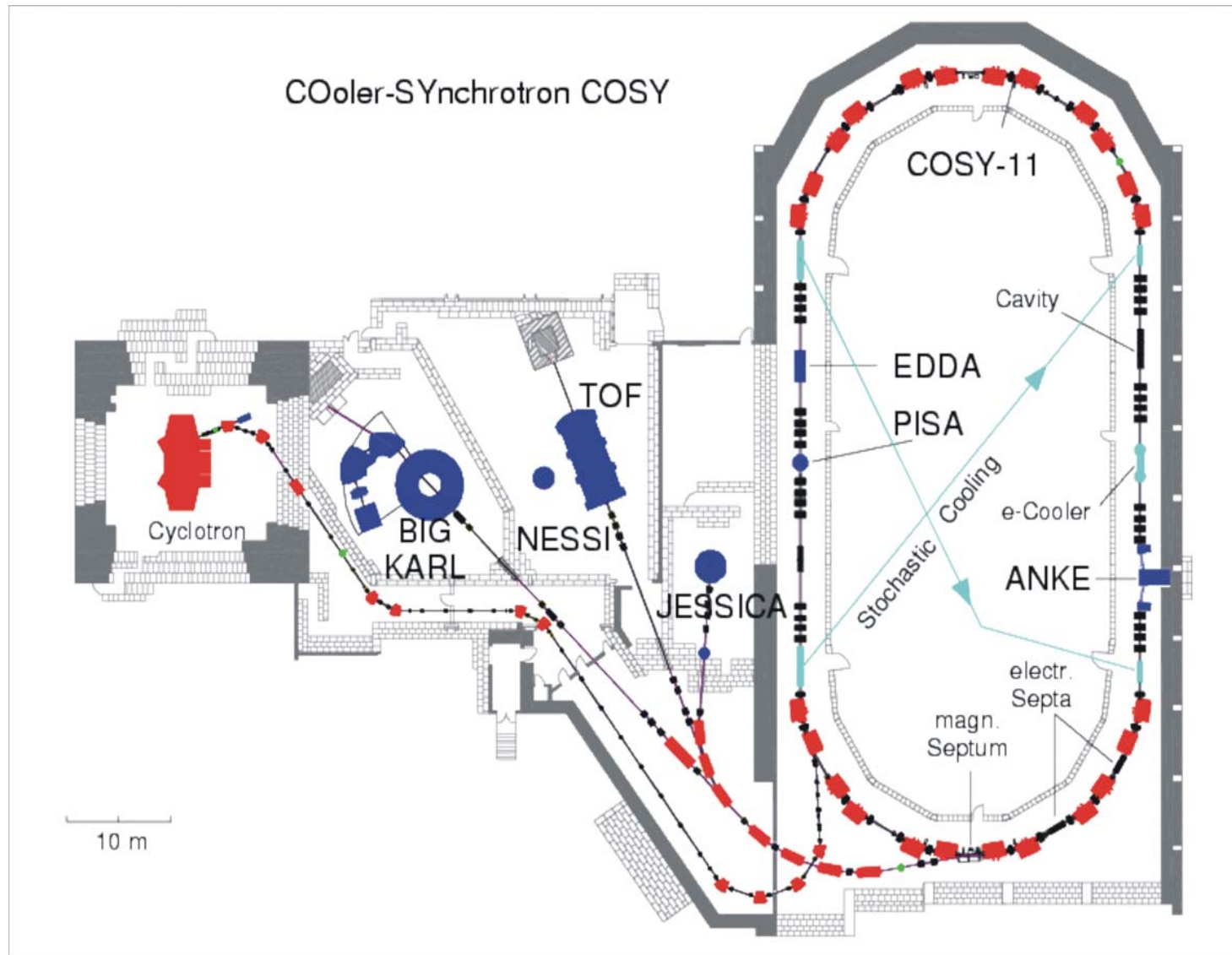
K. Zvoll

\* Institut für Kernphysik



# COoler SYnchrotron

COoler-SYnchrotron COSY





# "unsere" Experimente

7 Experimente mit EMS\* ausgestattet:

COSY-11

ANKE

TOF

GEM/HIRES

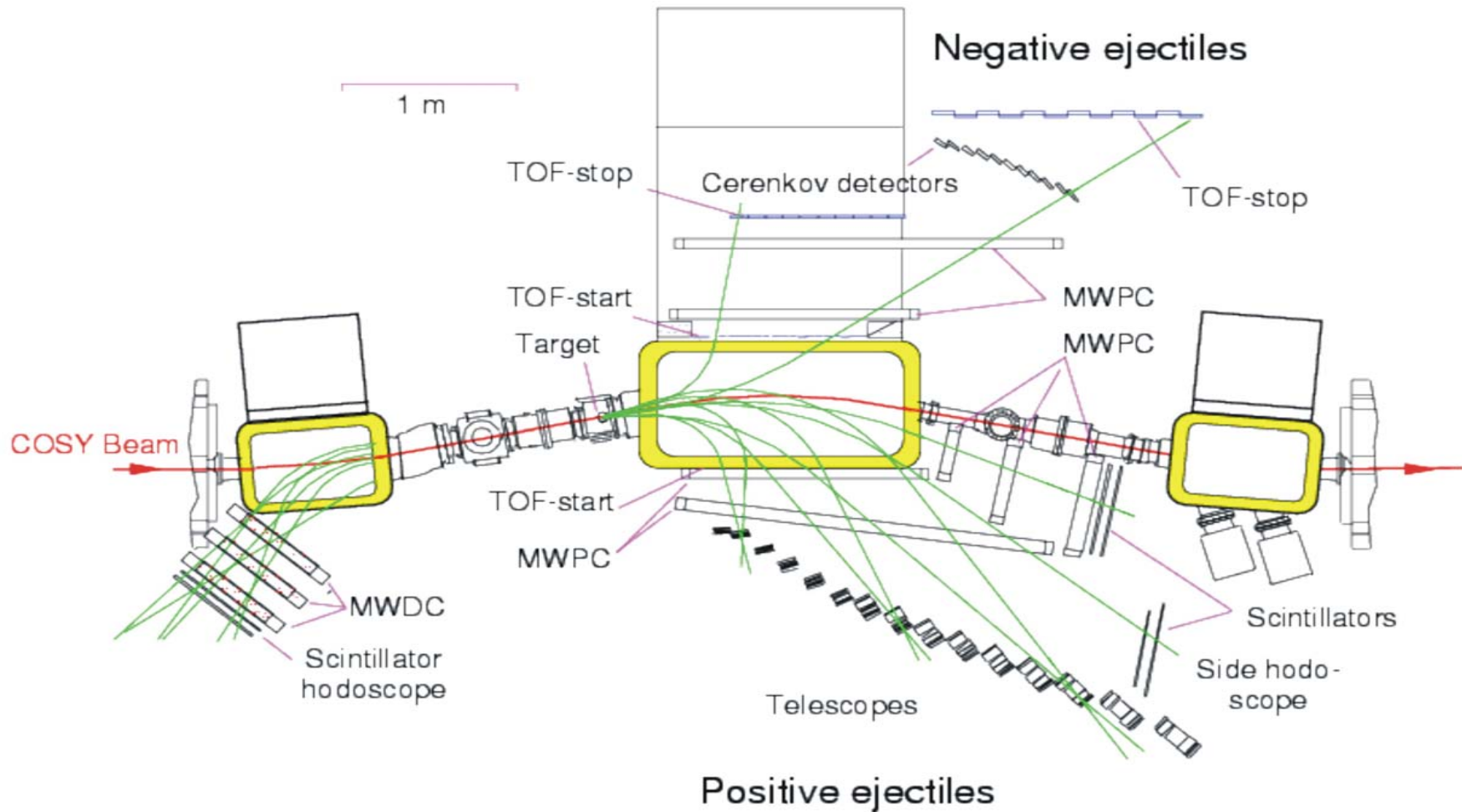
PISA

JESSICA

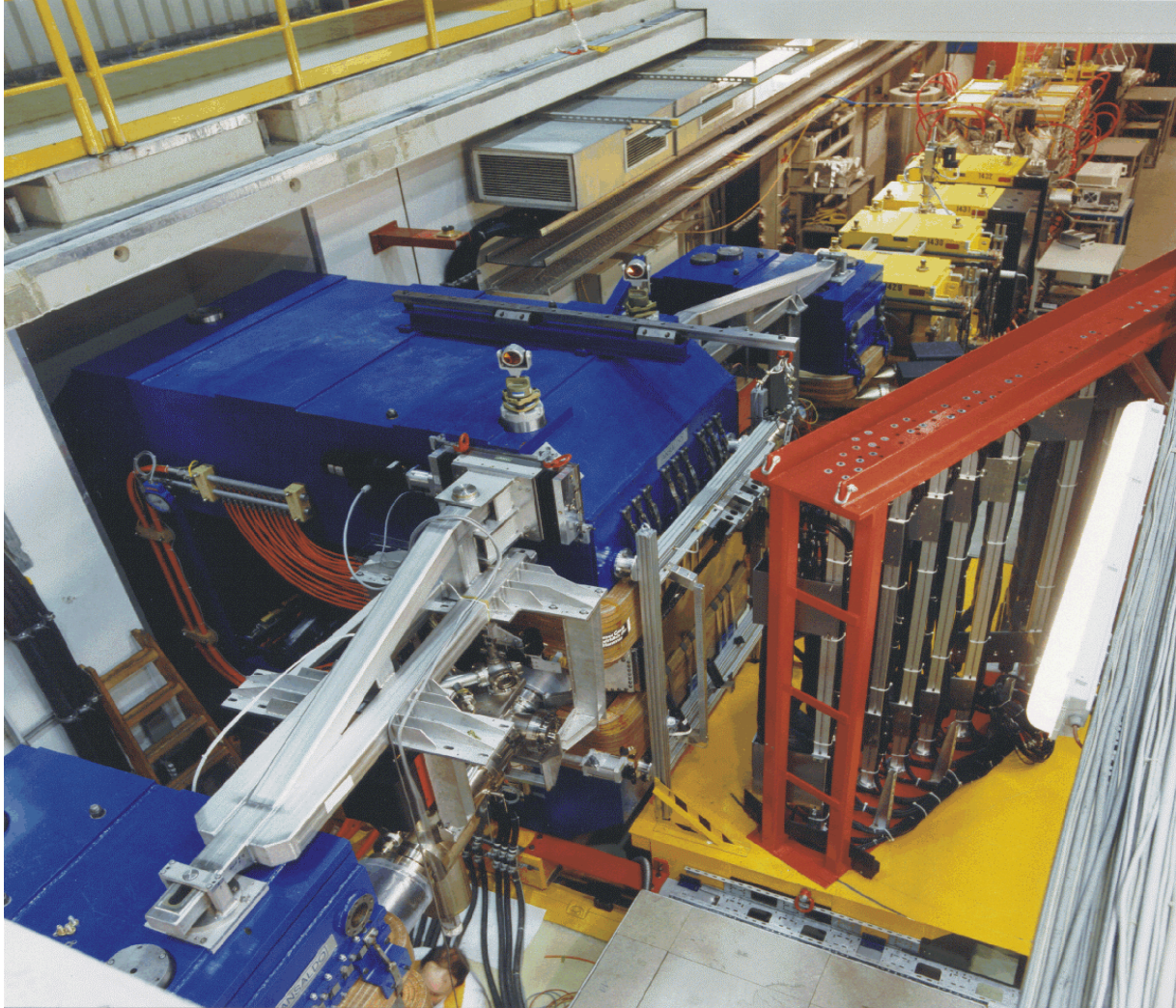
ATRAP (CERN)

\* Experiment Message Specification

# ANKE Grundriß



# ANKE von oben



# 3 DAQ-Generationen

SEI-Frühjahrstagung 23. - 26.03.2003

25

Forschungszentrum Jülich

1993-1998

Controller mit CPU und OS  
OS-9  
Datentransport über VICbus

300-1000 Events/s  
500 KByte/s  
250  $\mu$ s/Event

1998-2003

Controller ohne CPU  
"gewöhnliche" PCs  
NetBSD  
Datentransport über Ethernet

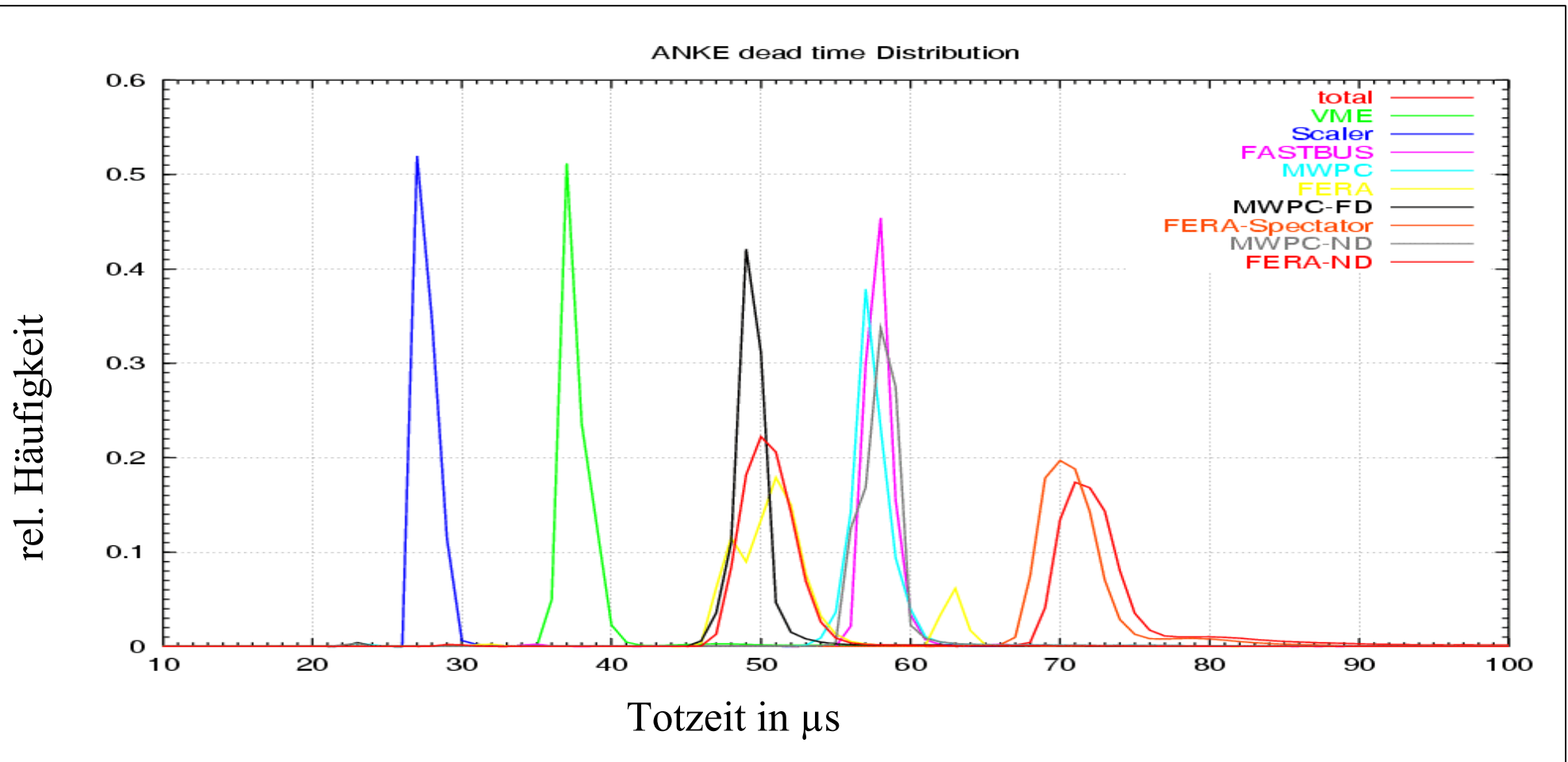
...5000 Events/s  
5 MByte/s  
80  $\mu$ s/Event

2003-????

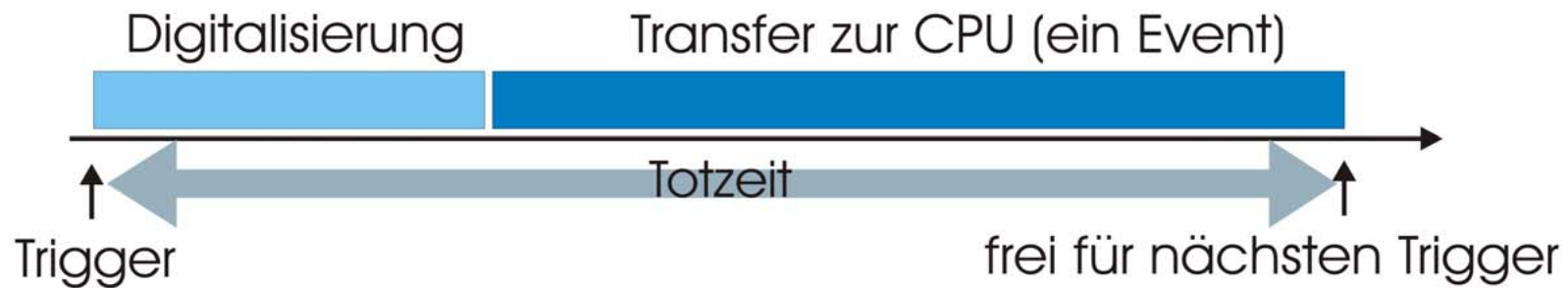
Controller ???  
Computer ???  
Datentransport ???

>10000 Events/s  
>20 MByte/s  
<10  $\mu$ /Event

# Beispiel ANKE

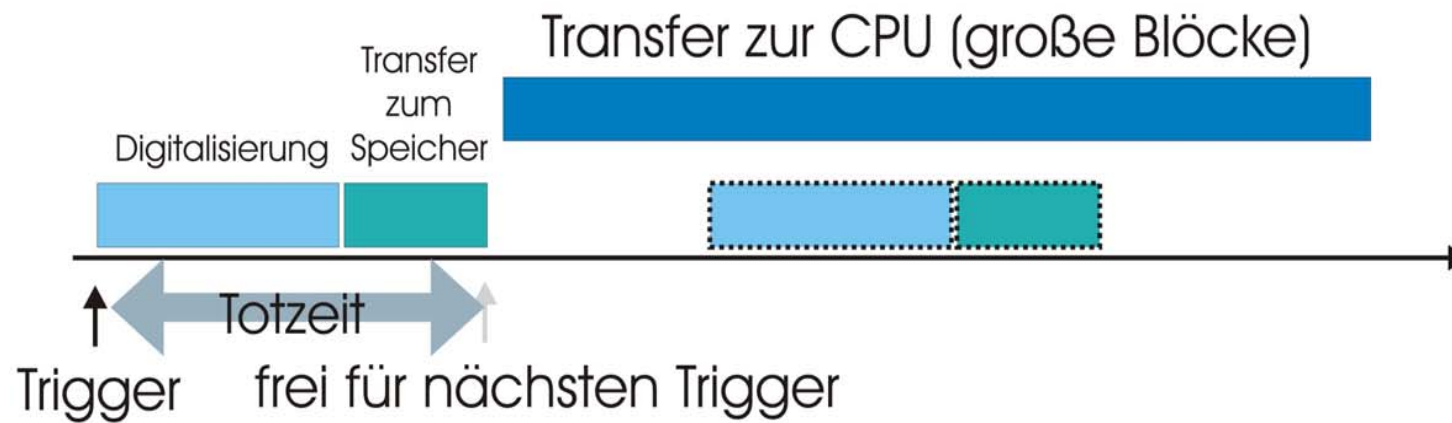


# Problem der 2. Generation



- Datentransport per Software ist Bestandteil der Totzeit
- kein Multi-Event-Modus möglich
- Totzeiten z.Zt.  $> 30 \mu\text{s}$

# Ziel der 3. Generation



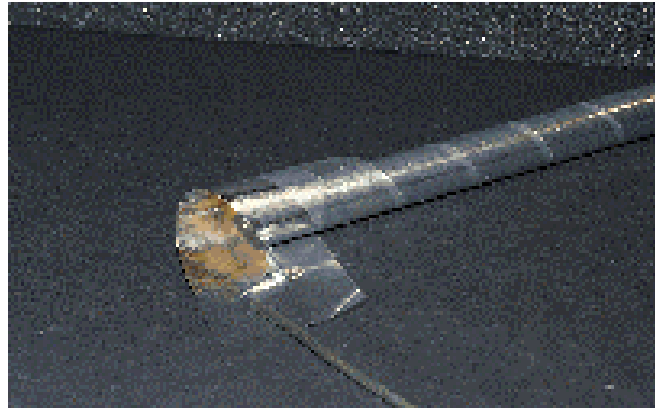
- Datentransport ist nicht Bestandteil der Totzeit
- Multi-Event-Modus (Pipelining) möglich



# Konsequenzen

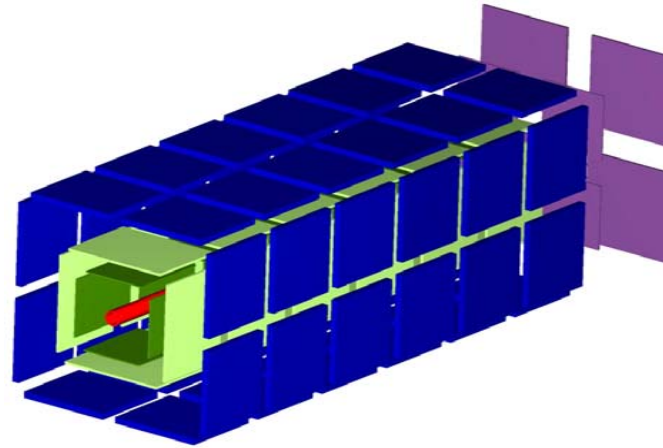
- Aufgaben der DAQ-Software müssen von Hardware erfüllt werden
  - Bufferverwaltung
  - Eventnummern
  - Triggerfreigabe
- kein CAMAC / VME / FASTBUS
- Neubau (fast) aller DAQ-Module
  
- ALLES NEU? (Größenwahn?)
- Zwischenlösungen:
  - VME-Controller + DSP (SIS3100)
  - CAMAC-Controller + DSP (SIS5100)

# Beispiel TOF / Straw



- 3000 Kanäle
  - Eigenentwicklung sinnvoll
- Trigger erst nach 1  $\mu$ s
- keine Delaykabel sinnvoll
- digitale Pipeline (F1-Chip)
  - jeder Treffer wird digitalisiert, ausgewählt wird später

# Beispiel ANKE / Vertex



- 10000 Kanäle (Si-Microstrips)
  - Eigenentwicklung sinnvoll
- Trigger nach 300 ns
  - kein Problem für ADCs (Maximum nach 2  $\mu$ s)
  - aber Triggerpattern "rückwirkend" nötig
    - digitale Pipeline (F1-Chip)
    - Zeit von Treffern wird gespeichert, ausgewählt wird später

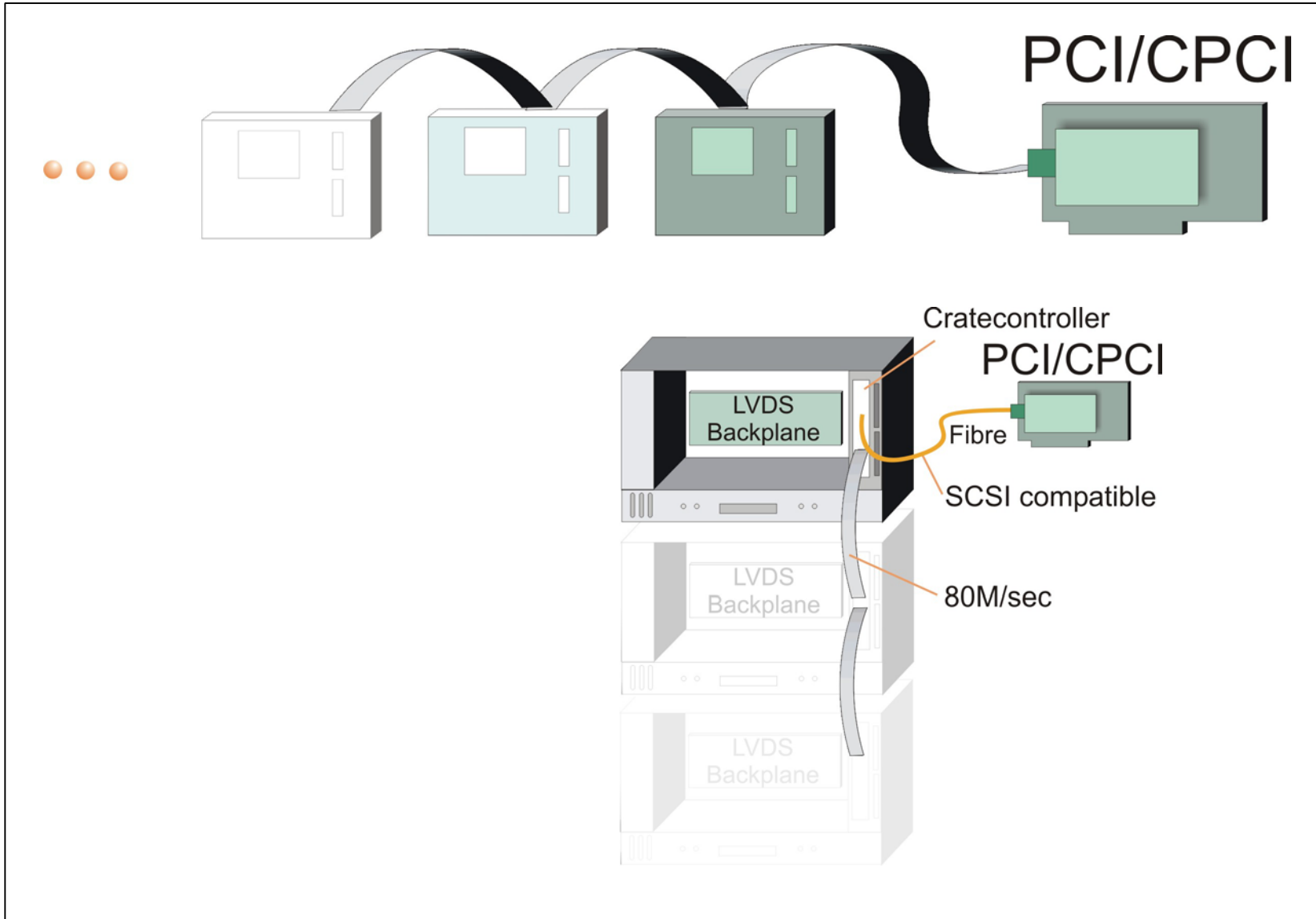
# Aber kein Crate?

- viele Kanäle; Speziallösungen sinnvoll
  - modulares System aus dutzenden Einzelplatinen  
(Vertex: 200)
  
  - VME zu komplex und zu langsam
  - Optische Verbindungen (z.B. Gigalink) zu teuer
- einfacher LVDS-Bus

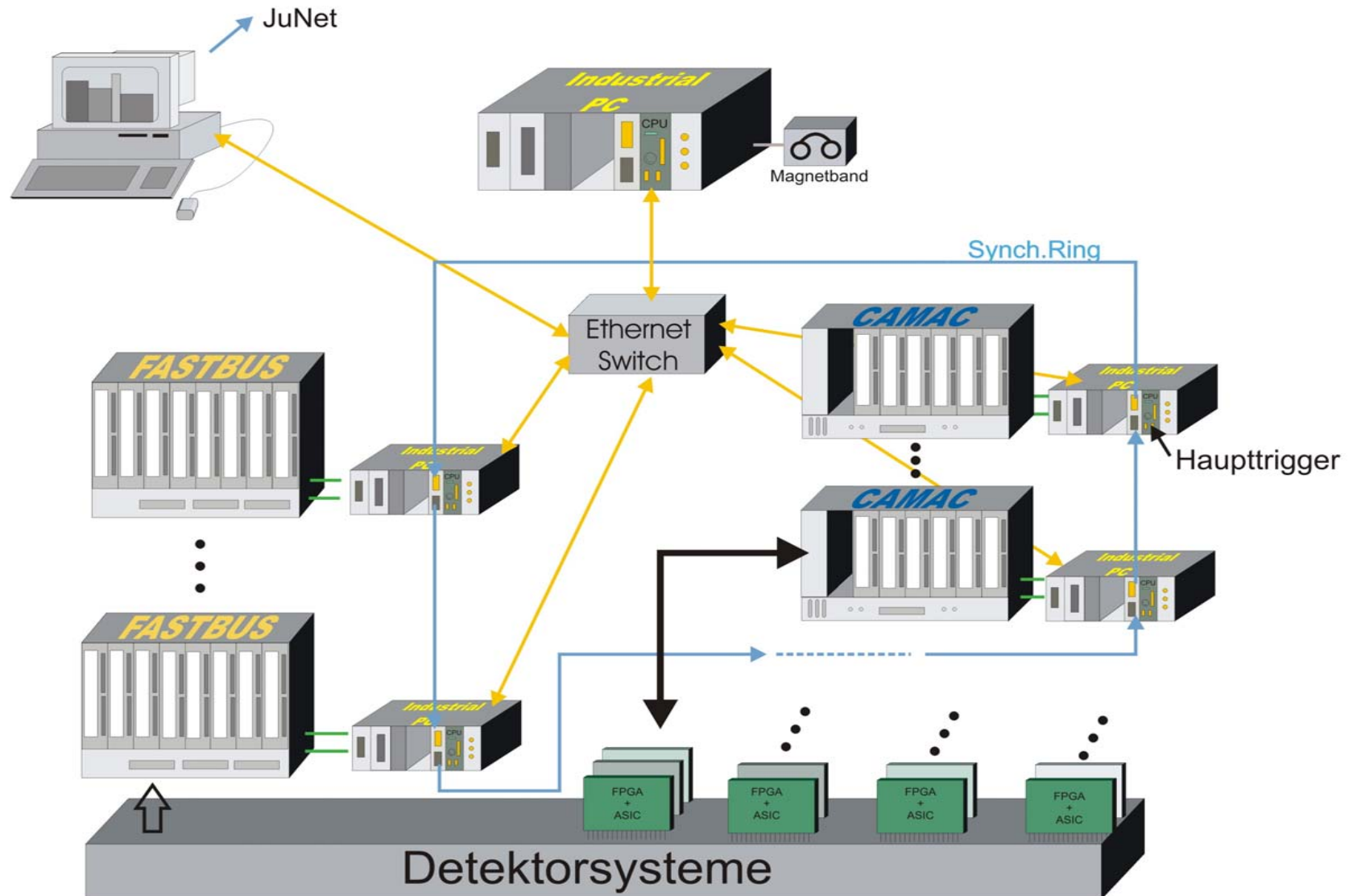
# LVDS-Bus

- Treiber, Stecker, Kabel wie SCSI
- 80 (160) MByte/s
- 1 Master, 15 Slaves
- 12 m lang
- Kabel oder Backplane

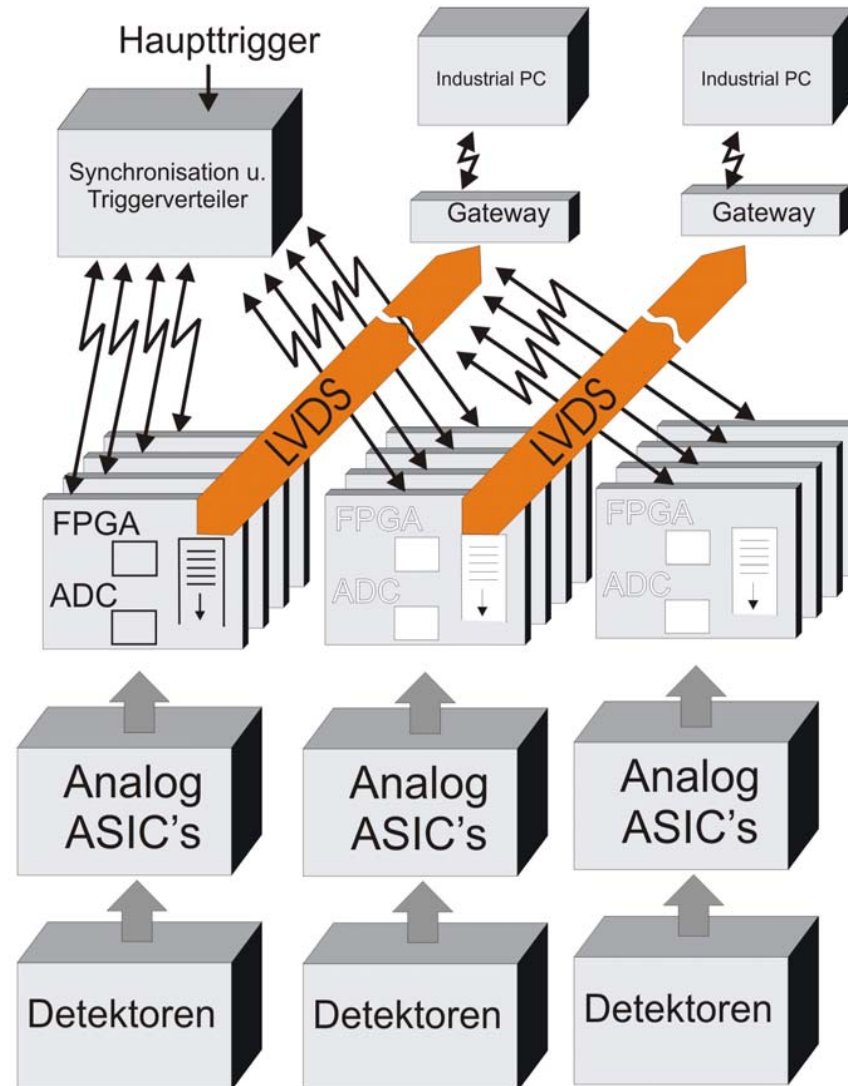
# LVDS-Bus



# Gegenwärtiges System



# zukünftiges System





# Zusammenfassung

- alle COSY-Experimente mit EMS ausgestattet
- höhere Performance gewünscht
- neue Generation des DAQ-Systems nötig
- Eigenentwicklung von DAQ-Modulen sinnvoll
- Realisierung mit FPGA
- Datenübertragung mit LVDS-BUS/optical Link



# ***AS-Interface - Ein optimiertes System zur Ankopplung einfacher Prozessperipherie***

*H. Kleines, E. Maassen, F. Suxdorf, A. Ackens, K. Zwill*  
*Zentrallabor für Elektronik (ZEL), Forschungszentrum Jülich*

- Einordnung + Historie*
- Protokoll + Technologie*
- Aktivitäten in Jülich*

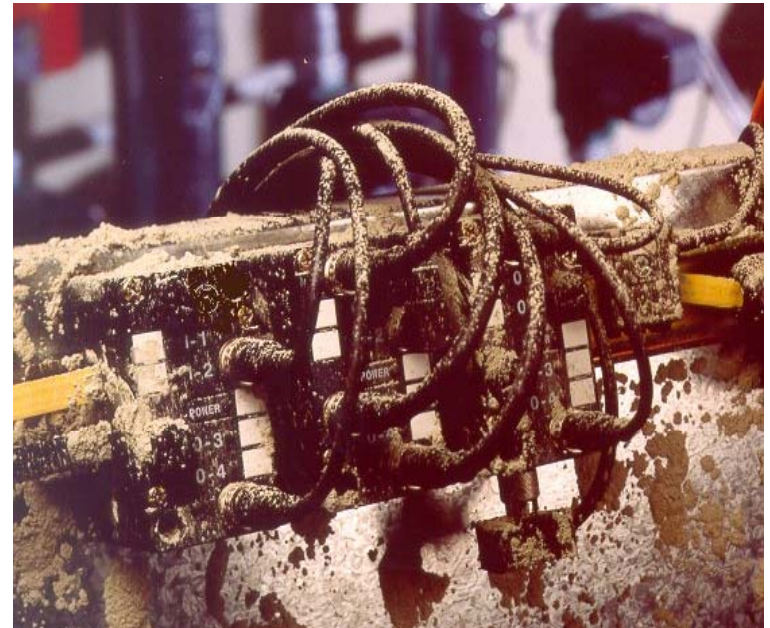
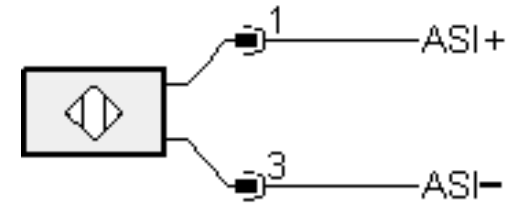




# ASi - Schon wieder ein neuer Feldbus-Standard ??

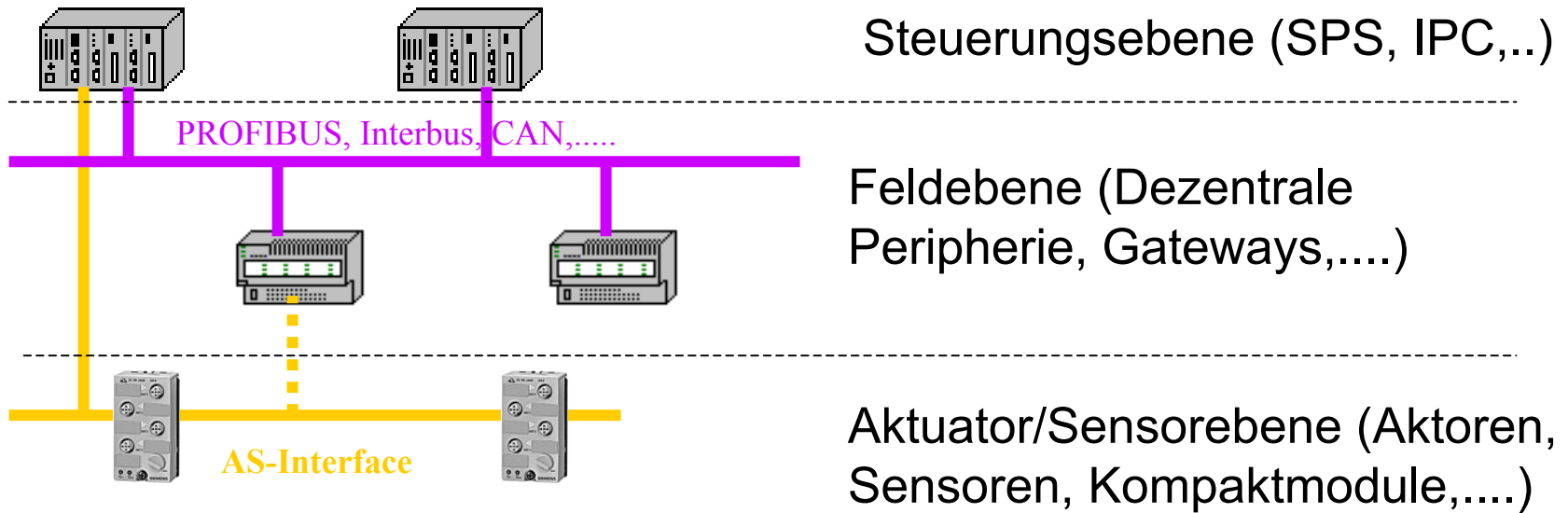
- optimiert f. binäre Aktoren/Sensoren
- störfest und störarm (CE!!!)
- einfache, schnelle Montage
- flexible Verkabelung
- kostengünstig
- deterministisch
- einfache Diagnose und Konfiguration
- spezifiziert auch Mechanik
- Schutzart IP67

⇒ Systemlösung





## Technische Kenndaten

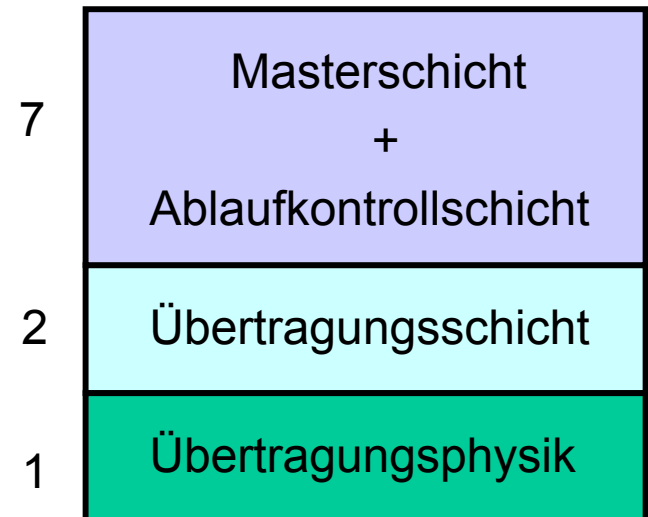


- *Master/Slave*
- *zyklische Kommunikation*
- *Bitrate: 166,6 Kbit/s*
- *max. 31 Slaves*
- *Nutzdatenlänge 4Bit*
- *max. Reaktionszeit 5ms*
- *Daten+Energie auf einer ungeschirmten 2-adrigen Leitung*
- *Leitungslänge 100m, mit Repeater bis 300m*

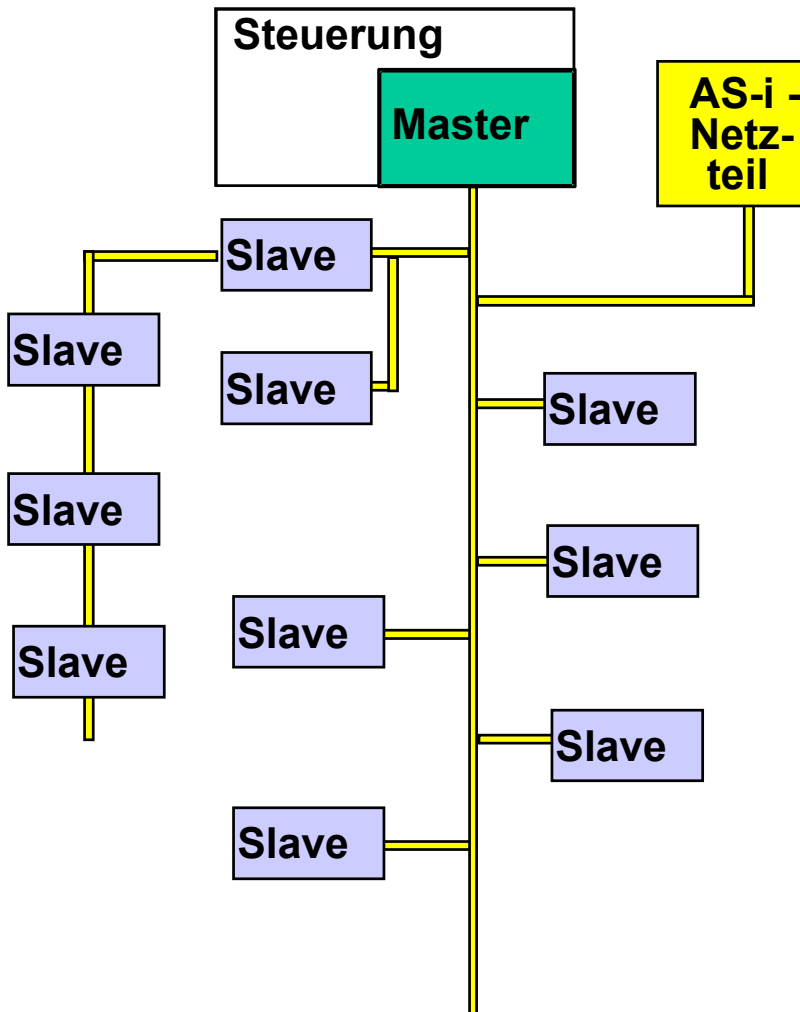


## Historie

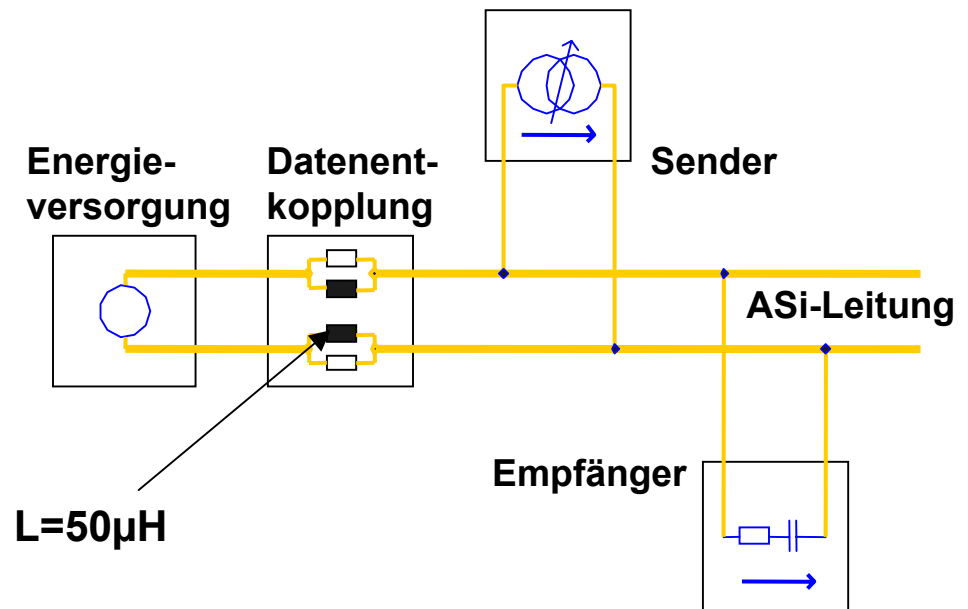
- 1990 ASi-Verein (ifm, Festo,...) => AS-International:  
[www.as-interface.net](http://www.as-interface.net)
- BMBF Verbundprojekt: ASi-Verein + FZI,...
- Abschluß 1994, ASI3+ in Stückzahlen
- 1999: EN 50295
- 2000: IEC62026-2
- 2000: ASI-Spezifikation 2.11
  - A/B-Technik
  - Analog-Profile 7.3/7.4  
(in Master-Profil integriert)



# Leitungssystem

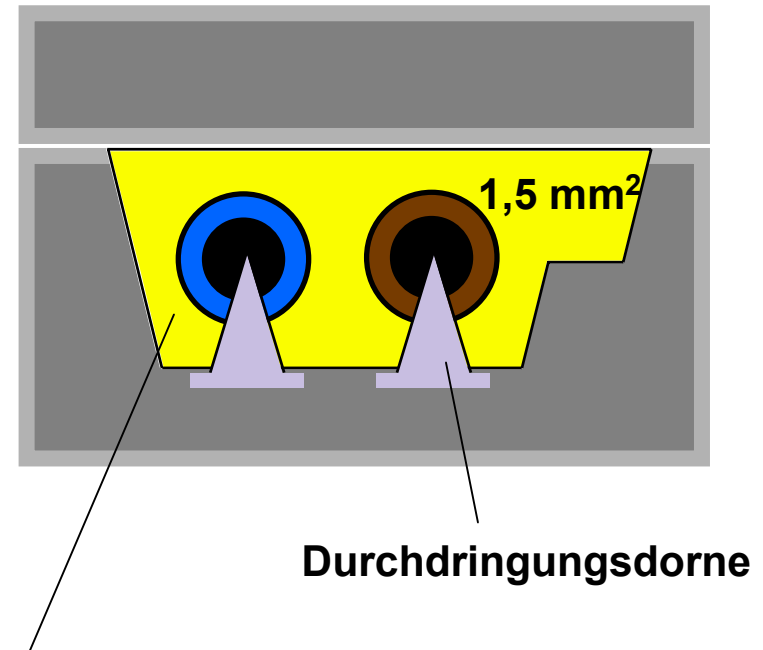


- beliebige Topologie (Ring, Stern, Baum,..)
- nicht terminiert, verdrillt o. geschirmt
- max. 100m, mit Repeater bis 300
- max. 32 Slaves (A/B: 64)
- Versorgung über Datenleitung, 2A - 8A
- zentrales Netzteil (30,5V, L!!!)



## AS-Interface Elektromechanik

- *Direkter einfacher Anschluß von Sensoren/Aktoren oder Modulen*
- *Leichte und schnelle Installation ohne Werkzeug durch Piercing*
- *Durchdringungstechnik / Piercing*
  - *einfachste Anschlusstechnik*
  - *sichere Kontaktierung*
  - *Schutzart IP67*
- *Ablängen und abisolieren unnötig*
- *An jeder beliebigen Stelle montierbar*
- *Problemloses Versetzen durch Selbstheilungsfähigkeit des Kabels möglich*



**Verpolungssichere Flachleitung:**

**Farbkodierung:**

<b>gelb:</b>	<b>AS-Interface:</b>
<b>schwarz:</b>	<b>24V Zusatzversorgung</b>
<b>rot:</b>	<b>230V Zusatzversorgung</b>



# Standardisierte Mechanik für Kompaktmodule

SEI-Frühjahrstagung 23. - 26.03.2003

44

Forschungszentrum Jülich

- *dezentrale Installation im Feld*
- *standardisierter M12 Anschluß für Aktoren und Sensoren (2-, 3- oder 4-Leiter)*
- *Schutzart IP67*
- *Kein zusätzliches Gehäuse erforderlich*
- *Standardisierte Schnittstelle zwischen Unter- und Oberteil*
- *Buchse für Adressiergerät*

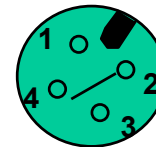


**Doppel-Eingang**



- 1 L+ (10...24 V)
- 3 L- (0 V)
- 4 Eingang 1
- 2 Eingang 2

**Standard-Eingang pnp/npn**



- 1 L+ (10...24 V)
- 3 L- (0 V)
- 4 Eingang
- 2 Brücke zu Pin 4





# Alternierende Pulsmodulation (APM)

SEL-Frühjahrstagung 23. - 26.03.2003

45

Forschungszentrum Jülich

- **166,6 Kbit/s**

=> *Bitzeit 6 $\mu$ s*

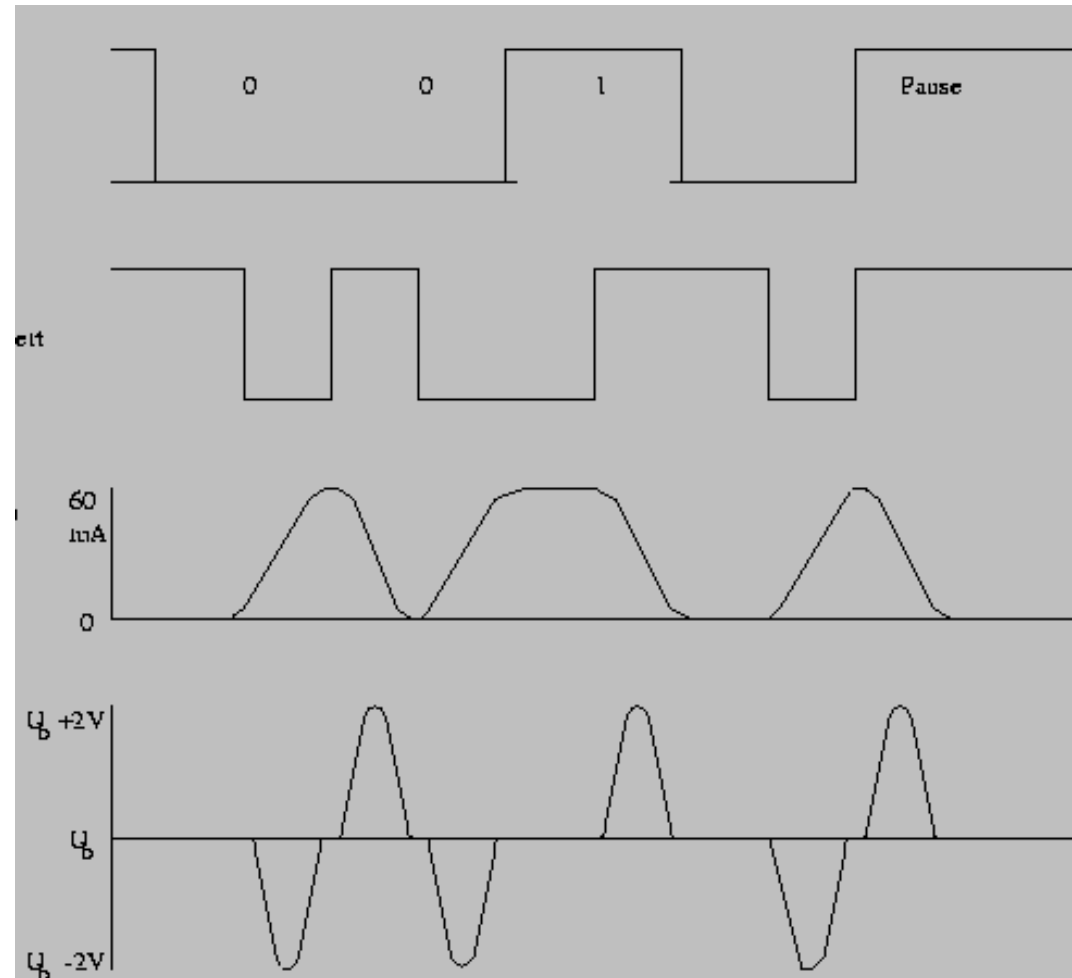
- **Manchester-Code**

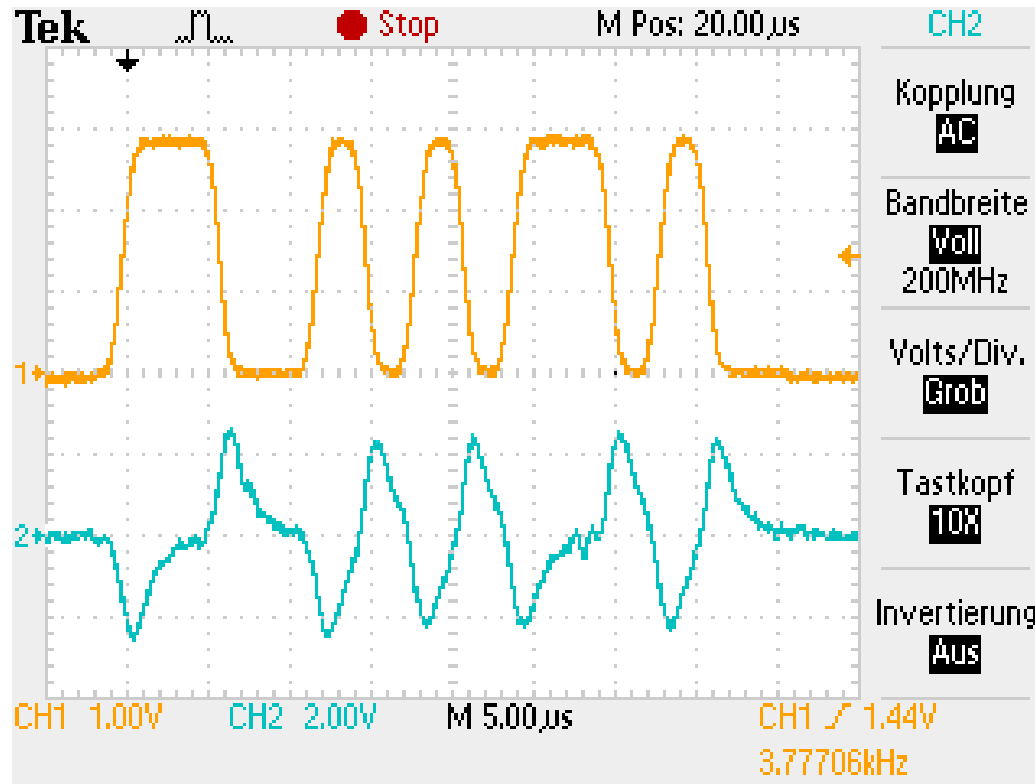
=> *gleichstromfrei*

- **Stromeinprägung**

=> *Spannungspulse*

=> *Transceiver „einfach“*



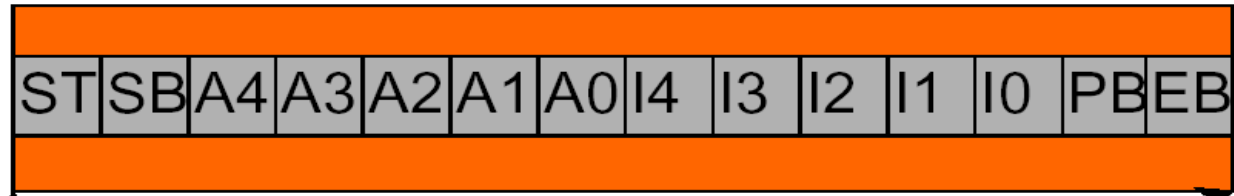


- *Störaussendung niedrig*
  - *Leitungsdämpfung unkritisch*
- => *Übertragung über Schleifringe, H05VV-F 2X1,5 ....*

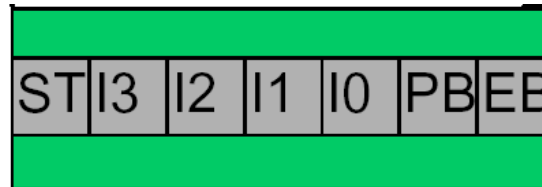


## PDU-Struktur

**Masteraufruf**



**Slaveantwort**



ST: Startbit (0)

SB: Steuerbit

A0-A4: Adreßbit

I0-I4: Information

PB: Paritätsbit

EB: Endebit (1)

- *Requests:*

- *Data\_exchange*

- *Write\_parameter*

- *Address\_assignment*

- *Delete\_address*

- *Read\_I/O\_configuration*

- *Read\_Identification\_code*

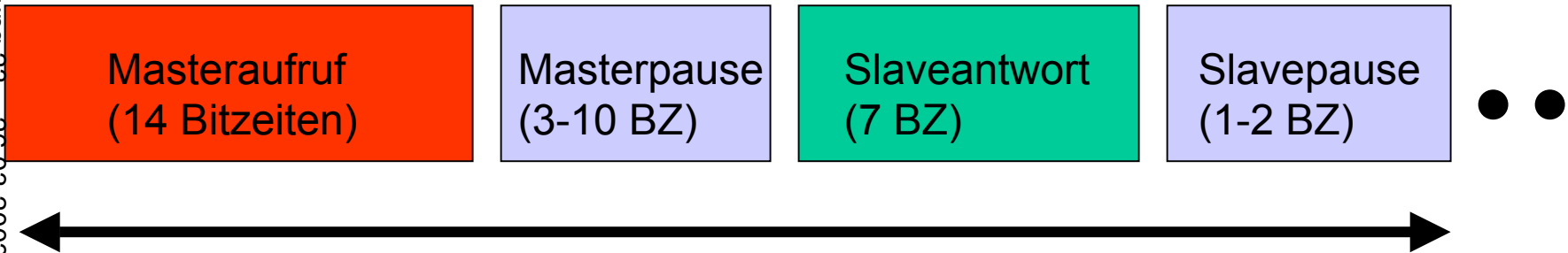
- *Read\_status*

- *Reset\_AS\_i\_slave*



## Medienzugang

- *Zyklisches Master/Slave-Polling*

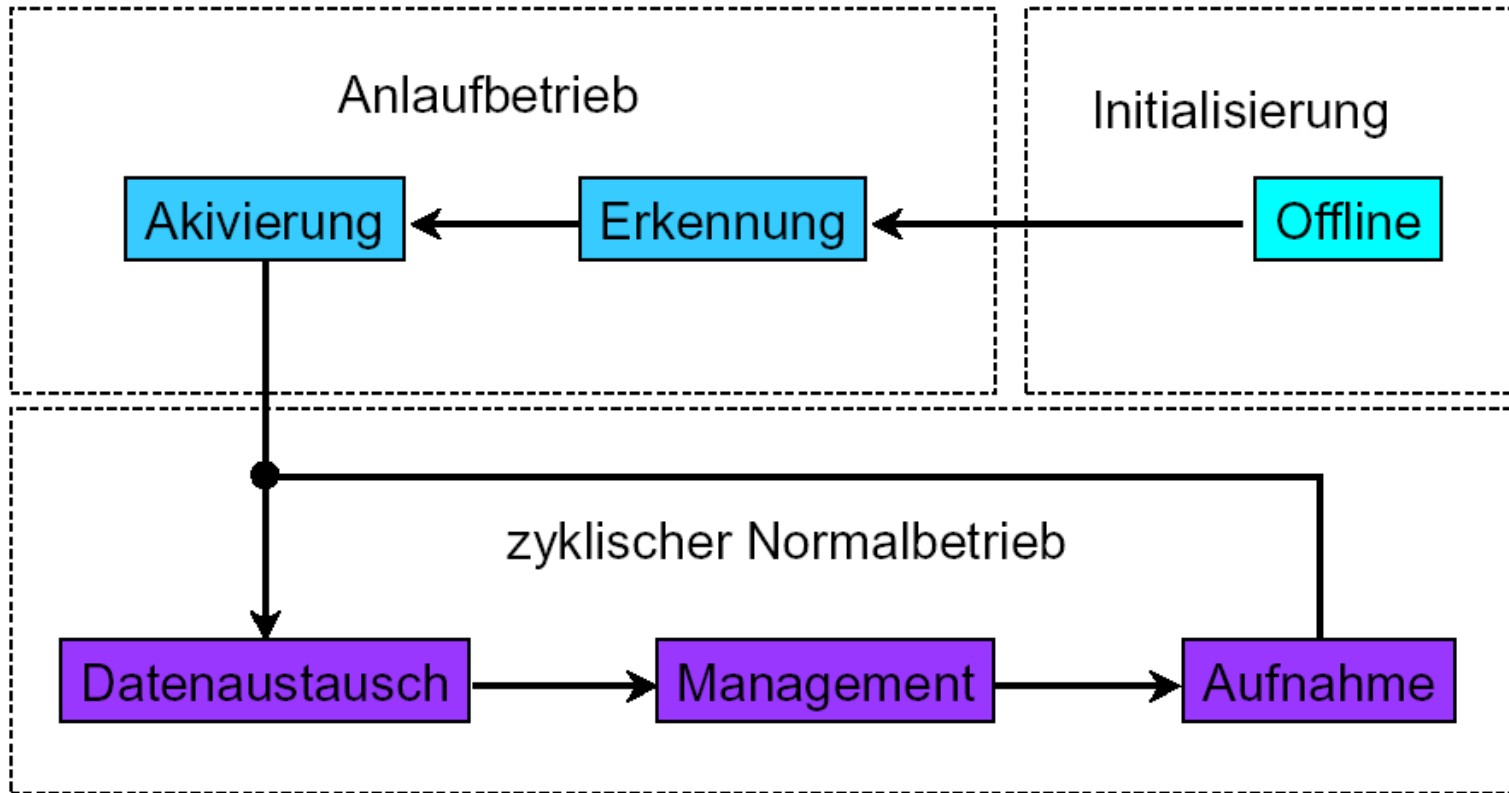


Übertragungsdauer: ca. 150  $\mu$ s

- *31 Station => Zykluszeit < 5ms*
- *Effizienz des Nutzdatentransfers: ca. 32%*  
=> *Nettodatenrate: ca. 53 kBit/s*



## Ablaufkontrollschicht



- *LES, LPS, LAS: Listen der erkannten, aktivierten, projizierten Slaves*
- *Speichern/Vergleich von EA-Konfiguration + ID + Parametrierdaten*

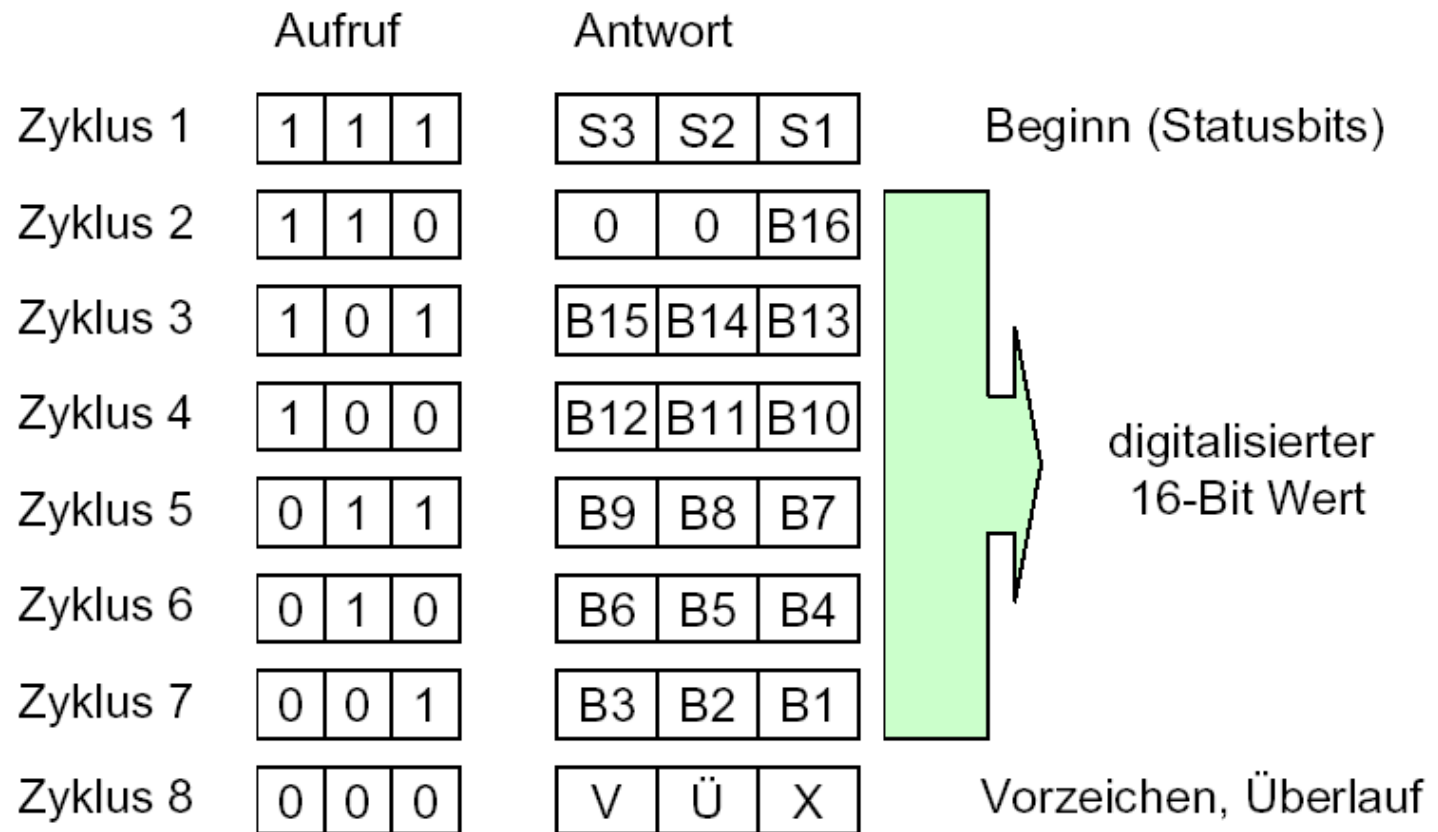


## Management-/Aufnahmephase

- *pro Zyklus maximal ein Managementaufruf:*
  - *Setzen der Parameterwerte*
  - *Lesen eines Slavestatus*
  - *Lesen der E/A Konfiguration*
  - *Lesen der ID-Codes*
  - *Zurücksetzen der Betriebsadresse eines Slaves auf 0*
  - *Zuweisen einer neuen Betriebsadresse an Slave 0*
  - *Rücksetzen eines Slaves*
- *Nach jedem Zyklus wird nach neuen Slaves gesucht*
- *Optional erfolgt „automatische Adressierung“  
(Ersatzslave bekommt die Adresse eines defekten Slaves)*



## Integration von analogen Slaves

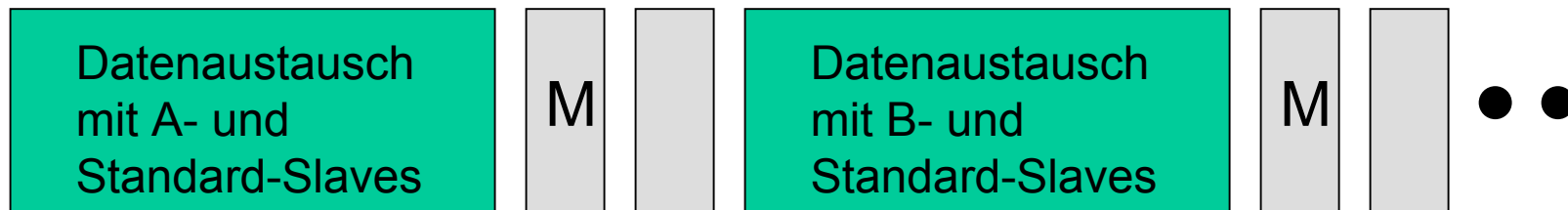


- *Zeitliches Multiplexen nach Profil 7.3*  
(stark vereinfacht, 4. Bit ist Kontrollbit, autonom durch Master)
- *4 Kanäle => bis zu 124 Analog-Werte*



## A/B-Technik

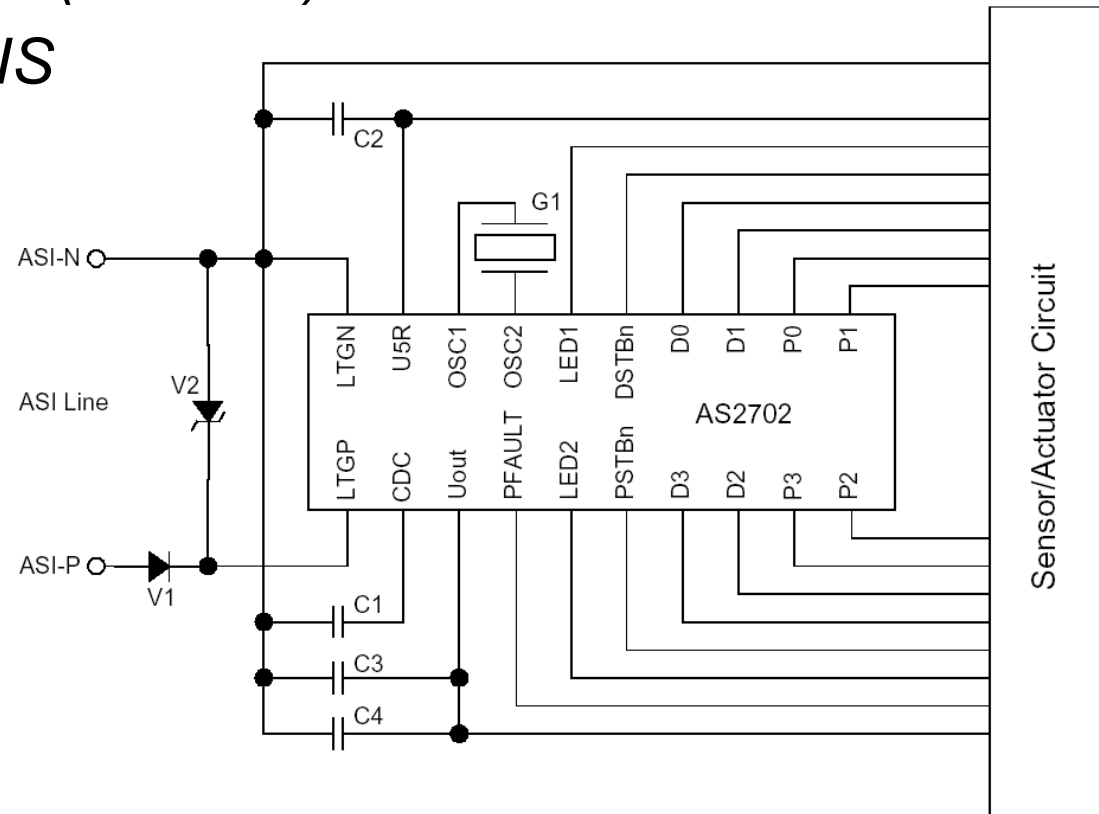
- Verdopplung der Slave-Anzahl auf 62 (ID-Code A)
  - 2 Slaves (A und B) mit der gleichen Adresse, Selektion über Datenbit
- => Anzahl EAs : 248 E + 186 A (statt 124 E + 124 A)
- => Zykluszeit: 10ms (statt 5ms)





## Slave-Hardware

- *ISA3+ (AS2701A von austriamicrosystems)*  
*nur C.S. 2.0*
- *Nachfolger: SAP4.1 (AS2702)*
- *A<sup>2</sup>SI von ZMD/AMIS*  
*(auch Master)*
- *ASI-SW von ZMD*  
*(2DI/2DO)*

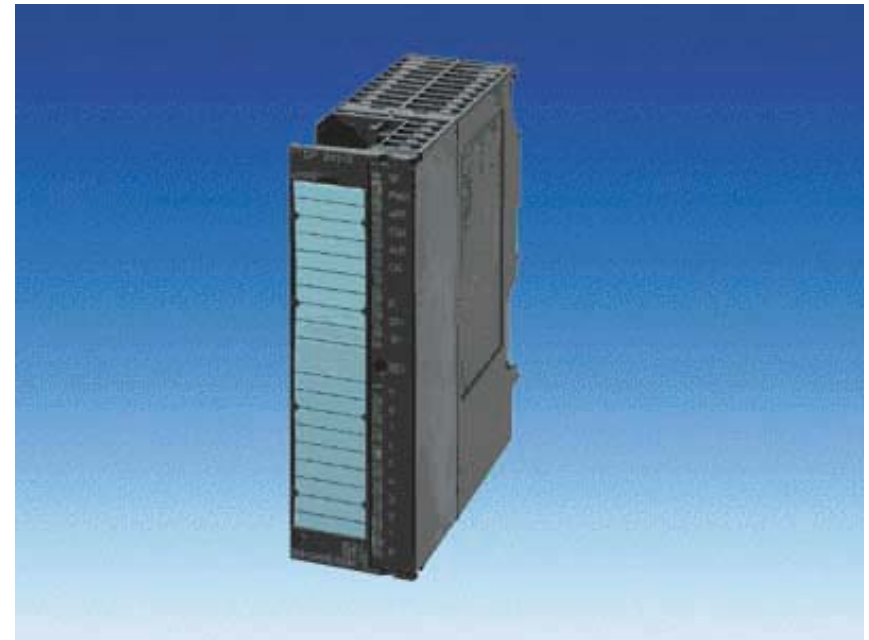


14 - 100nF/25V



## Master-Baugruppe CP343-2

- *S7-300 Komm.-Kontroller*
- *Spezifikation 2.1*
- *Analog-Profil 7.3/7.4*
- *LEDs für Slave-Status*
- *Projektieren auch über Taster*
- *Automatische Adress-Programmierung*
- *A-Slaves direkt gemapped*
- *B-Slaves und analoge Slaves über Record-Transfer*
- *Management-Funktionen über FC*
- *Fehlerbehandlung über OB82*



- *L PEW 242 / T PAW 258*
- *SFC58 „WR\_REC“, SFC59 „RD\_REC“*
- *FC ASI\_3422*

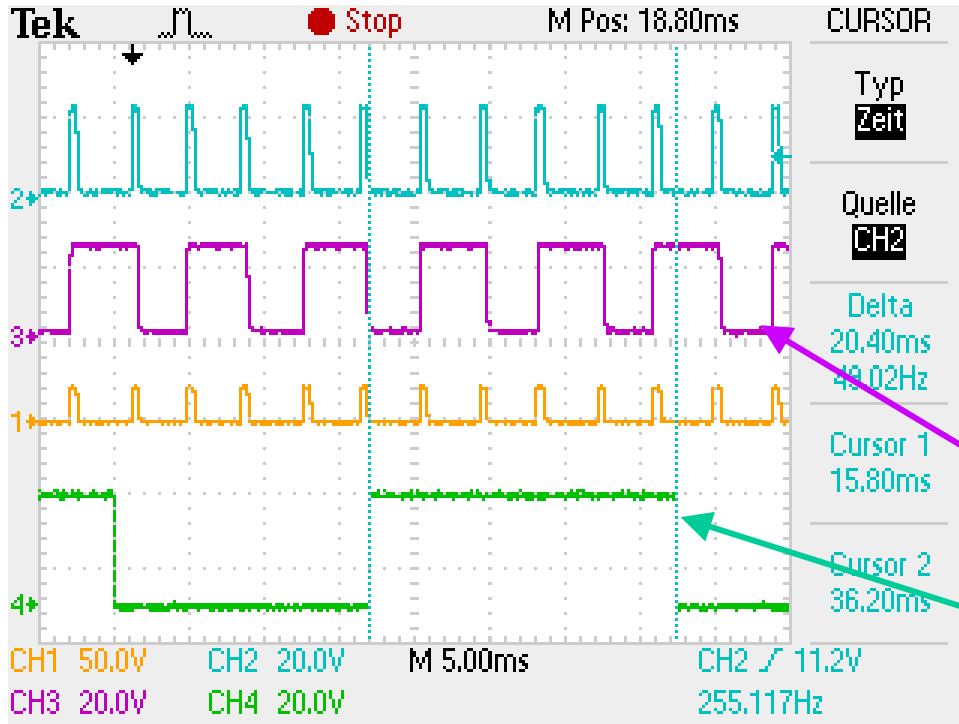
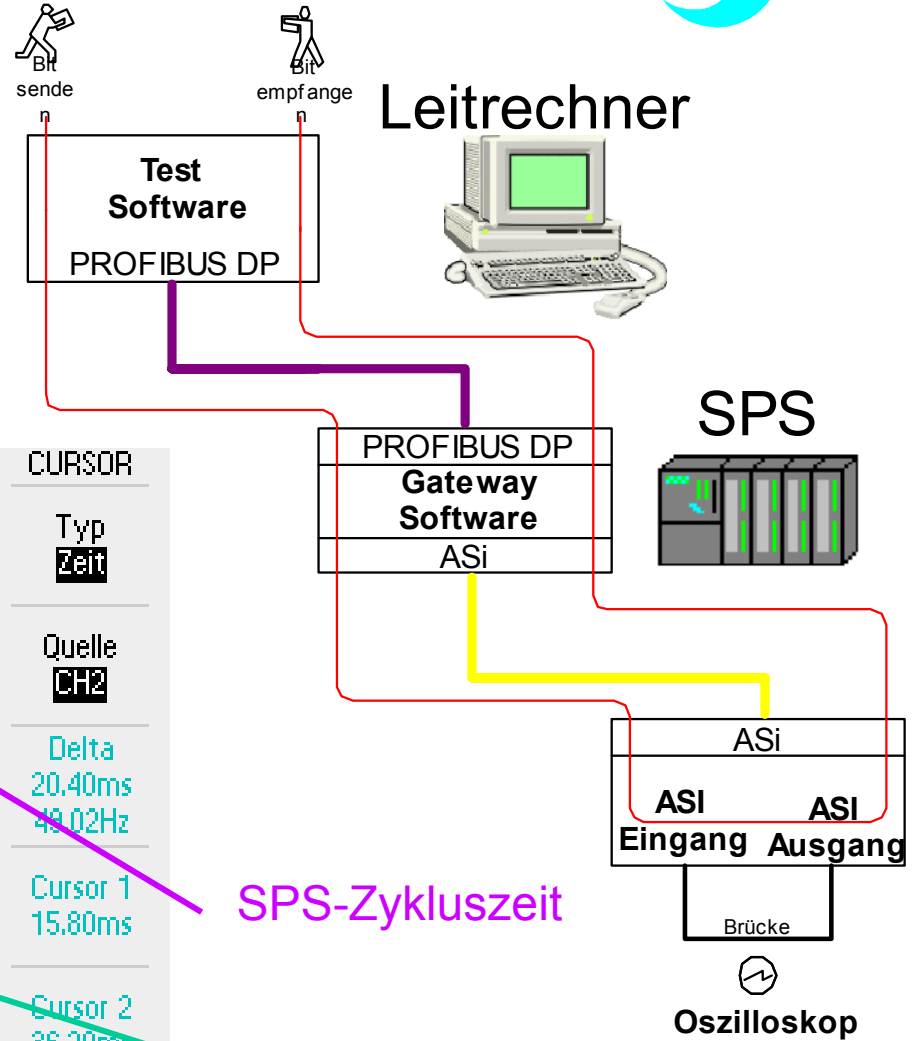
## ***Aktivitäten in Jülich***

- *ca. 1997 erste Tests mit S7-200*
- *Instrumentierung KWS2 + CE-Konformität => ASi*
- *Diplomarbeit (FH) von E.Maassen*
  - => S7-300/400 als Gateway zwischen ASi und Profibus DP,*
  - => natürliche Integration in bestehende Anlagenkonfigurationen nach **Jülich-Münchener Standard***





# Gateway-Performance

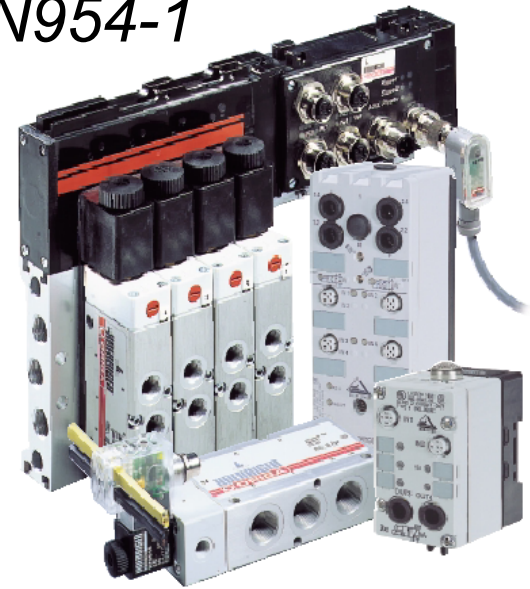


SPS-Zykluszeit

Output-Signal

## Zusammenfassung

- **ASi:** Hochgradig optimiertes System für einfache EAs
- Einfache Montage sowie Störerkennung/Beseitigung
- Extrem einfaches Programmiermodell
- EMV-Eigenschaften sehr gut => CE
- Sicherheitsmonitor =>  
Sicherheitskategorie 4 nach EN954-1
- Umfangreiches Produktspektrum





## ***Fehlererkennung und -behebung***

- *Startbit und Endebit*
- *Manchesterkodierung: Alternation, max. 1/2 Bitzeit Ruhe*
- *definierte Pausen*
- *Parity-Bit*
- *Kurze Telegramme => geringe Hamming-Distanz notw.*
- *1 Wiederholung durch Data Link => Zyklusverlängerung*
- *3 Zyklen durch Ablaufkontrollschicht => Slave gestört*
- *Prüfverfahren standardisiert*



- *ca. 1997 erste Tests mit S7-200*
- *Instrumentierung KWS2 + CE-Konformität => ASi*
- *Diplomarbeit (FH) von E.Maassen*
  - => S7-300/400 als Gateway zwischen ASi und Profibus DP, Software-Lösung (direkt gemappte EAs für A-Slaves sowie Client/Server für B-Slaves, analoge Slaves und ASI\_3422)*
  - => natürliche Integration in bestehende Anlagenkonfigurationen nach [Jülich-Münchener Standard](#)*



# Microcontroller modules for control and DAQ applications

## **µc.Module**

SEI-Frühjahrstagung 23. - 26.03.2003

60

Forschungszentrum Jülich

Heinz Rongen  
Forschungszentrum Jülich GmbH  
Zentrallabor für Elektronik  
Tel.: 02461 / 61 4512  
Fax.: 02461 / 61 3990

H.Rongen@fz-juelich.de  
[www.fz-juelich.de/zel/zel\\_rongen](http://www.fz-juelich.de/zel/zel_rongen)



# Standardized $\mu$ c.Modules

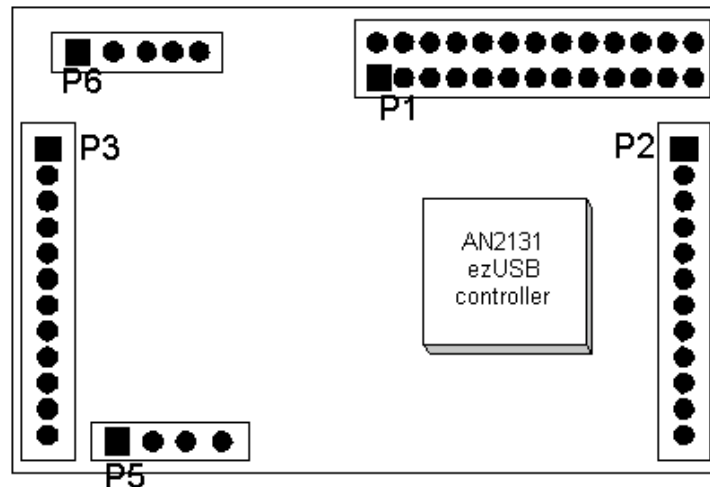
- size: 62 x 45 mm
- fixed footprint
- 16 programmable I/O bits
- 8 bit bi-directional bus
- predecoded CS's, Interrupt, Timer, Counter
- single power supply (5 to 24 Volt)
- RS232 serial line

# Standardized footprint

P6	Power+RS232
1	Power
2	GND
3	RS232-RX
4	GND
5	RS231-TX

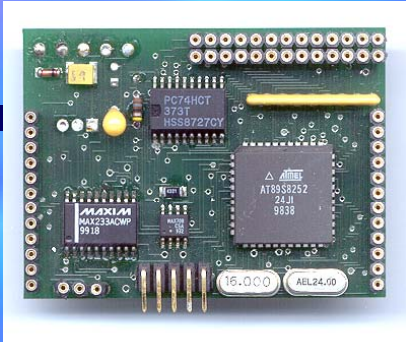
P1: external Bus			
D0	1	2	D1
D2	3	4	D3
D4	5	6	D5
D6	7	8	D7
A0	9	10	A1
A2	11	12	A3
*CS0	13	14	*CS1
*CS2	15	16	*CS3
*RD	17	18	*WR
ALE	19	20	*Int1
T0	21	22	T1
GND	23	24	GND
VCC	25	26	VCC

Port B	
PinNr	P3
1	VCC
2	GND
3	
4	PB. 0
5	PB. 1
6	PB. 2
7	PB. 3
8	PB. 4
9	PB. 5
10	PB. 6
11	PB. 7



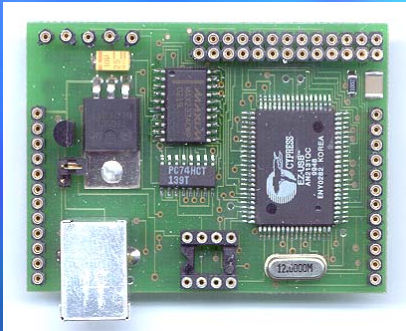
Port A	
PinNr	P2
1	VCC
2	GND
3	
4	PA. 0
5	PA. 1
6	PA. 2
7	PA. 3
8	PA. 4
9	PA. 5
10	PA. 6
11	PA. 7

# µc.Modules



## CAN-52

- ◆ AT89S8252 Microcontroller based module with CAN interface
- ◆ 8 KB Flash EPROM; 2KB EEPROM; 256 Bytes RAM
- ◆ "In System Programming" (ISP)
- ◆ CAN Network, Max. 1 M bit/sec
- ◆ optional: galvanic isolation



## EzUSB-52

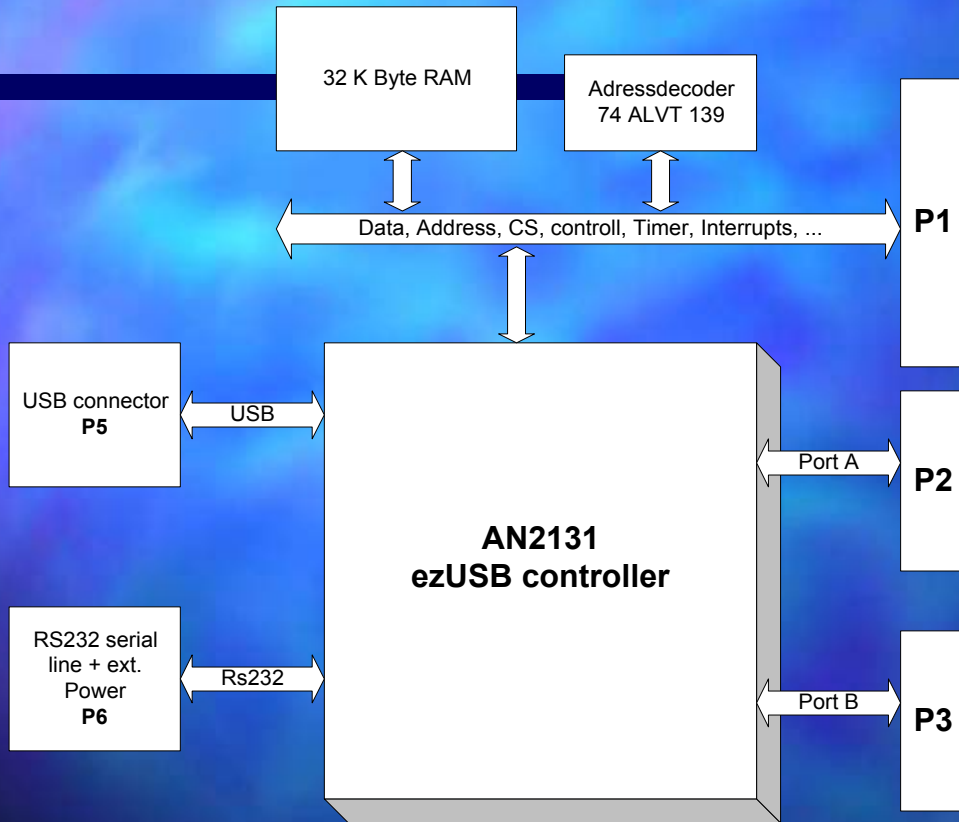
- ◆ Cypress AN2131 microcontroller (8052 compatible)
- ◆ 24 MHz operating frequency
- ◆ 8 KB internal RAM; 32 KB external RAM
- ◆ software downloaded via the USB interface
- ◆ USB Full Speed Interface(V: 1.1), 12 M bit/sec



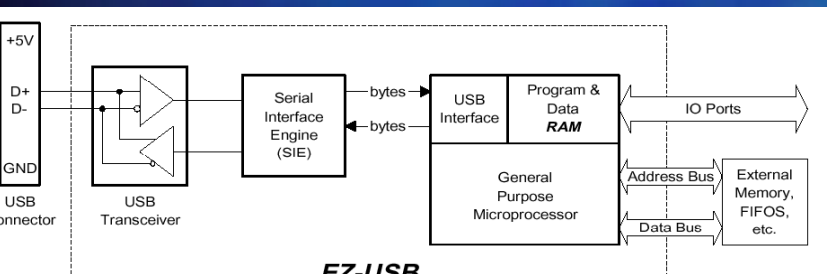
## IPC\_SC12

- ◆ 80186-compatible microcontroller; 20-MHz
- ◆ 512KB Flash; 512KB RAM
- ◆ Ethernet controller for IEEE 802.3
- ◆ Integrated 10Base-T transceiver
- ◆ HTTP, FTP, Telnet, TCP, UDP

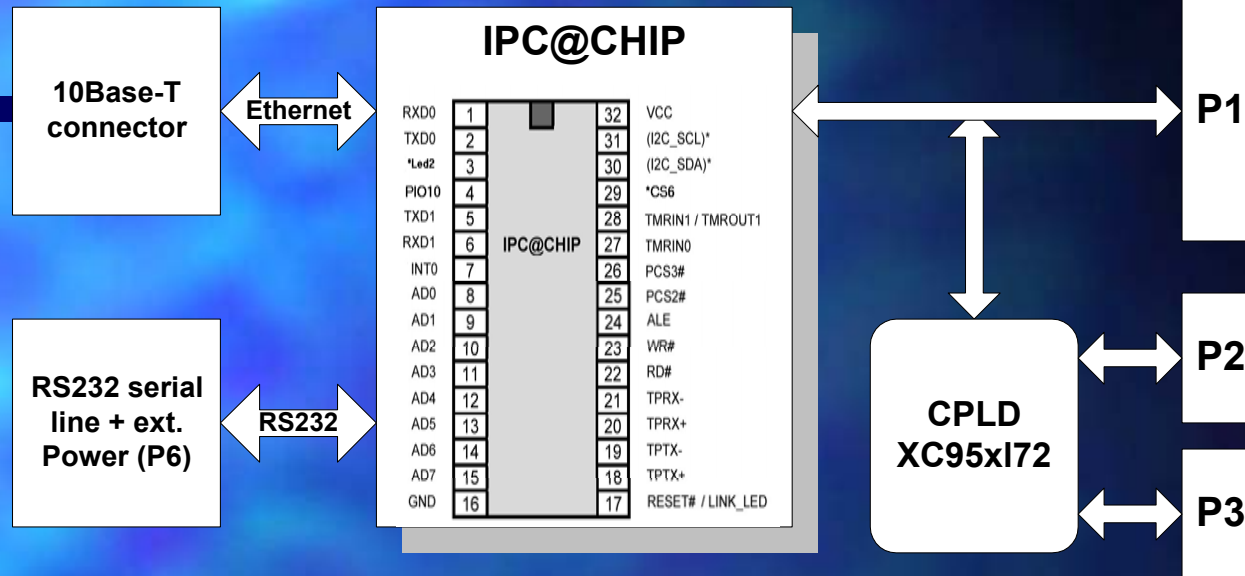
# µc.Module ezUSB-52



- Cypress AN2131 microcontroller (8052 compatible)
- 24 MHz operating frequency
- 8 K Byte internal RAM
- 32 K Byte external RAM
- Software downloaded via the USB interface
- 3 Timer
- I<sup>2</sup>C controller
- 8 bit Data, 4 bit Addresses, 4 Chip select, Interrupts,..)
- Port PA and PB are free bitwise IO
- RS-232 serial interface
- USB Interface (V: 1.1)
- Full Speed Interface, 12 M bit/sec



# µc.Modul IPC\_SC12



- 186-20MHz 16 Bit CPU, 512 Kbytes RAM, 512 Kbytes Flash
- RTOS with Flash File System
- Software download via serial port or Ethernet
- TCP/IP, PPP, HTTP, FTP, Telnet, POP3, SMTP and DHCP
- Ethernet 10BaseT with PHY
- 2 fast serial ports with TTL-RS232 RXD, TXD, CTS, RTS
- I<sup>2</sup>C Bus, Watchdog, 2 Timer
- Powerfail detection (NMI) with data retention
- Intel® compatible multiplexed AD-bus
- programmable I/O pins



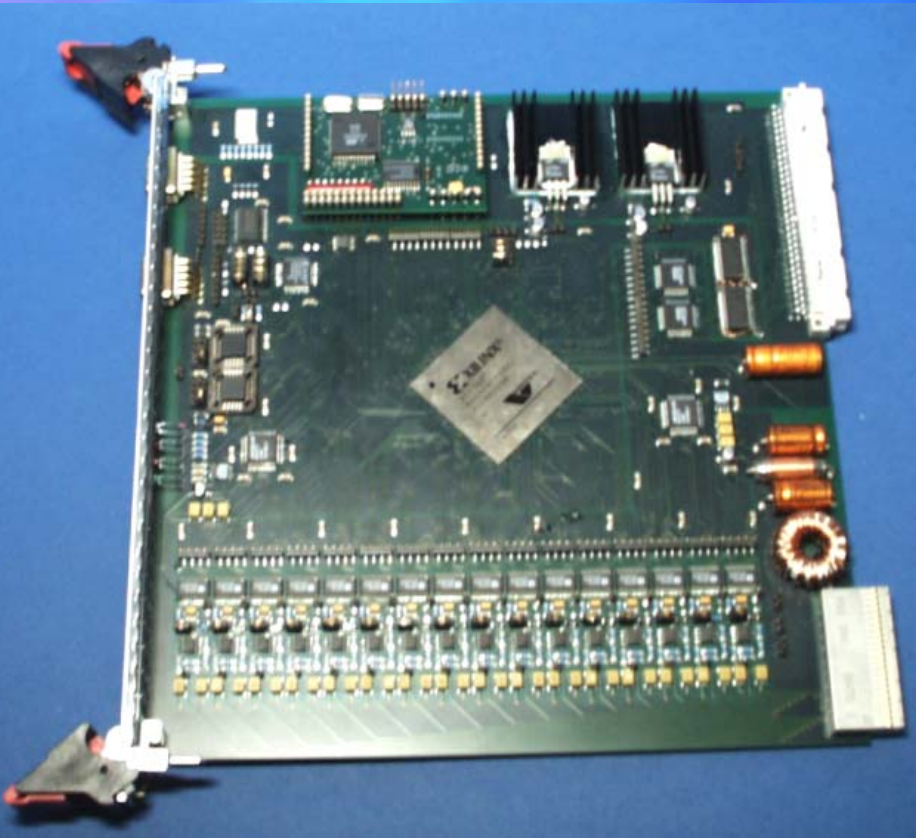
# Application: Industrial automation



- *Tiede* Crack Detection Systems
- Quality Assurance Package for Magnetic Particle Inspection
- Control nodes are connected to the central PC via CAN

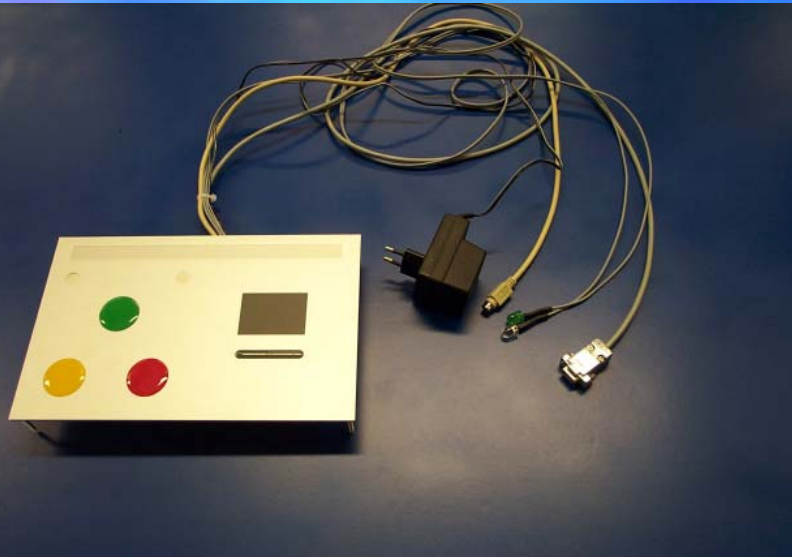


# Application: slow control in nuclear instrumentation



- $\mu$ c.Module CAN-52
- for slow control of the JUDITD System
- configuration of the Eventfinder Parameter FPGAs
- setup of 64 High voltage channels

# EXPO 2000: Time Cube

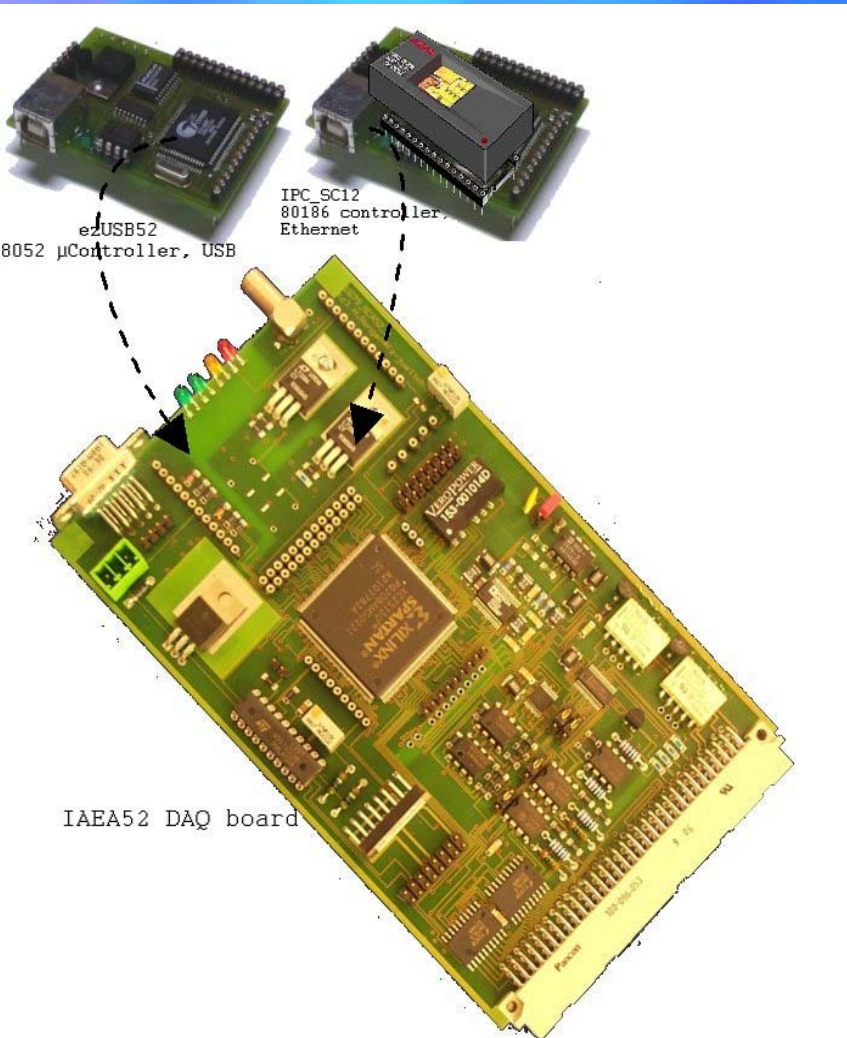


Together with the company IAS in Marburg we designed the multimedia installations "The time cube" ("Der Zeitwürfel") which was shown at the EXPO-2000 in the "Thematic Area Humankind", offers the visitor experimental games for testing the speed of his reactions.





# daq.Module Baseboard

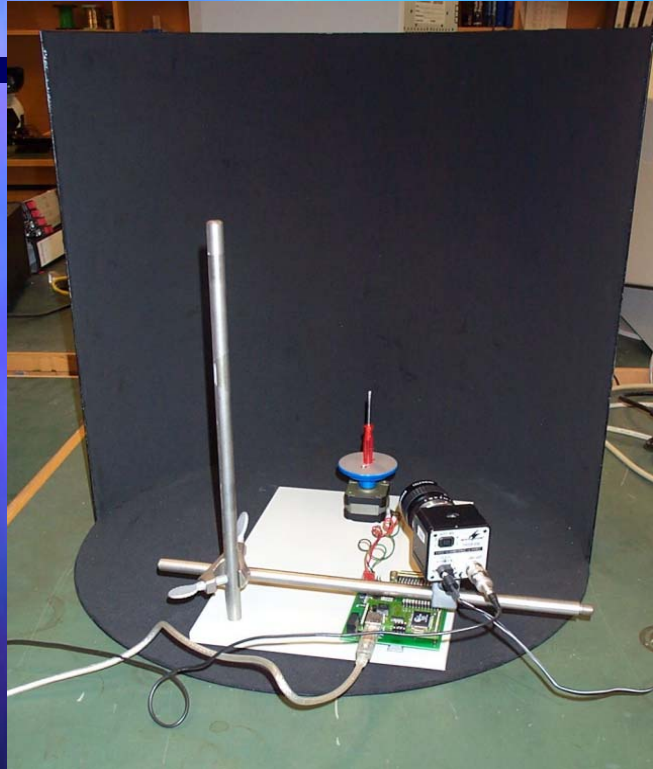


## **daq.Modul UNIO-52**

Universal Analog/Digital and SCA/MCA Input/Output board for microcontroller mezzanine modules

- 8 channel, 12 bit ADC, 10 kHz
- 8 channel, 12 bit DAC, 10 kHz
- 16 bit digital OUT (TTL)
- 16 bit digital IN (TTL)
- 8 bit digital IN/OUT bi-directional (TTL)
- 8 bit, LCD Interface
- PS2 compatible PC-Keyboard interface
- 2 analog SCA inputs, programmable energy Levels
- 2 TTL compatible SCA counting inputs
- Stepper Motor Controller and Driver (max 2 Amp.)
- 1 channel, 12 bit ADC, 40 MHz (AD9224)
- MCA applications

# Applications: Simple Laboratory control and DAQ



µc.Modul ezUSB-52  
Stepper motor control for a  
optical tomography system



µc.Modul ezUSB-52  
Testing facility *IRINA*  
(Infrared Inspection by Non-  
destructive Analysis)

# μc.Module Software

---

For all the modules Windows Device Driver and a DLL with API functions and LabView VI Libraries exist.

Programming of the target μController is done by 8052-C-Compiler or Borland-C for the SC12.

# Interested ?? Contact ??

H. Rongen

Forschungszentrum Jülich GmbH

Zentrallabor für Elektronik

Tel.: 02461 / 61 4512

Fax.: 02461 / 61 3990

[H.Rongen@fz-juelich.de](mailto:H.Rongen@fz-juelich.de)

[www.fz-juelich.de/zel/zel\\_rongen](http://www.fz-juelich.de/zel/zel_rongen)

ZEL-FZJ

## 25 Jahre angewandte Regelungstechnik für Forschungsgeräte

**Was:** Drei recht unterschiedliche Beispiele aus dem FZJ

### **TEXTOR**

Großer elektrischer Transformator

### **PHOEBUS**

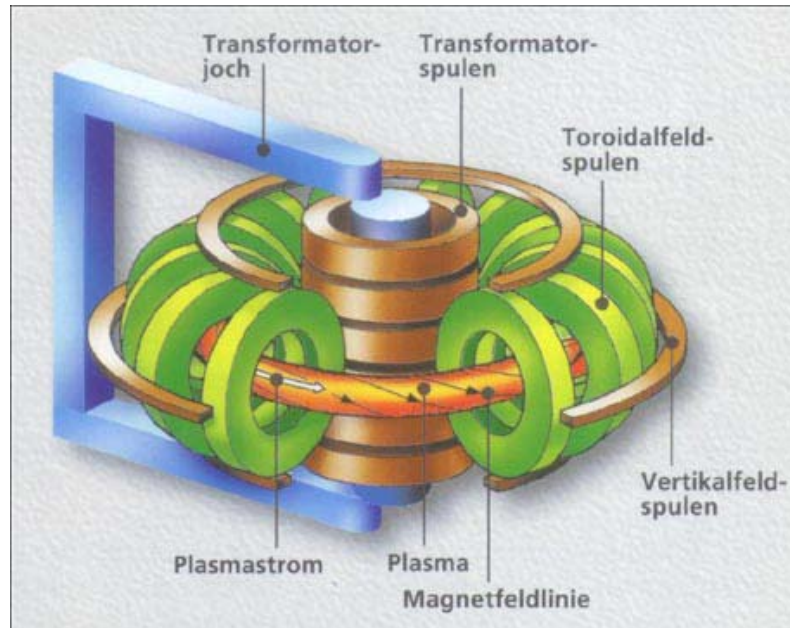
Solares Energiespeichersystem

### **ESS**

Hochfrequenz-Resonator des Beschleunigers

**Womit:** Simulations- und Entwurfswerkzeuge

**Wo:** ZEL als optimales Umfeld  
Funktionsweise des ZEL



## TEXTOR

### Plasma- und Fusionsforschungsgerät

Plasmaring mit  $I_P = 500$  kA, 1,75 m und 0,48 m

**Komponenten:** Großer elektrischer Transformator, Floppy coil

**Besonderheiten:** Verkoppelte Regelstrecken

**Regelgrößen:** Plasmastrom, Gleichgewichtsfeld, 2 Plasmalagen

**Regelungsaufgaben:** Stabilisierung von Plasmalagen und Strom

**Regler:** Entkopplungsregler, Entlastungsregler



## **PHOEBUS**

### **Solares Energiespeichersystem**

30 kW<sub>el</sub> max., 312 m<sup>2</sup>, 18,2 MWh/a an den Verbraucher

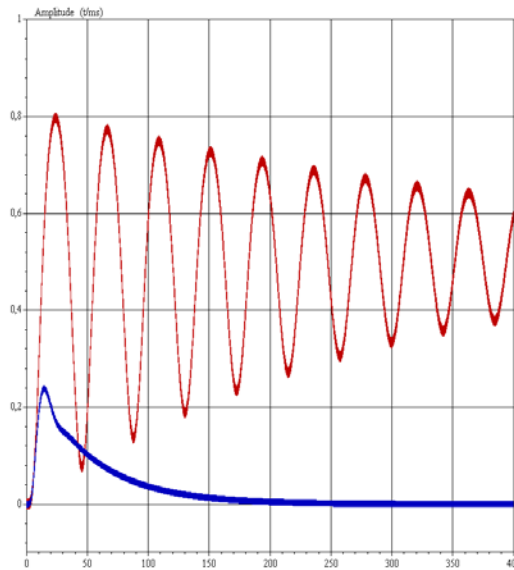
**Komponenten:** Solarmodule, Stromrichter, Bleibatterie, H<sub>2</sub>/O<sub>2</sub>-Speicher

**Besonderheiten:** 2 Energiespeicher

**Regelungsaufgaben:** Optimierung der Speichervorgänge

**Regelgröße:** Ladezustand der Bleibatterie

**Regler:** Rechnergestütztes Energiemanagement



## ESS

### Europäische Spallations-Neutronenquelle

(166 Bescheiniger-Resonatoren, 700 MHz, 5-zellig)

**Komponente:** Supraleitender Test-Resonator (500 MHz)

**Besonderheiten:** Verstimmung durch mech. Schwingungen

**Regelungsaufgabe:** Stabilisierung der HF-Resonanzfrequenz

**Regelgröße:** HF-Resonanzfrequenz

**Steller:** Piezoelektrische Aktuatoren

**Regler:** Dämpfungsregler



## Pflege des Werkzeugpools

### Simulations- und Entwurfswerkzeuge (chronologisch)

(Analogrechner)

CSMP III (IBM, ab 1978)

DVL/VS (IBM, ab 1984)

INTERSIM (TU München, ab 1990)

SIMNON (SSPA Schweden, ab 1994)

MATLAB/SIMULINK (USA, ab 1994)

SCILAB/SCICOS (INRIA Frankreich ab 1996)

20-SIM (Uni Twente, ab 2002)

MODELICA (univ. Sprache, in Zukunft)

**Zentraler Pool im ZEL**

## ZEL als traditionell offenes Umfeld für Gemeinschaftsaufgaben

### Das ZEL fördert

Eigeninitiative bei der Suche nach neuen Aufgaben

Bereitschaft zur Mitarbeit in den Projekt-Teams

Pflege des eigenen Fachgebietes

### Das ZEL unterstützt durch

Bereitstellung der notwendigen Ressourcen

(Hardware, Software, Geld, Räume, Personal)

Das ZEL ist als Gemeinschaftseinrichtung ideal aufgestellt.

Und so sieht's auch unser Vorstand.



# Introduction in LeCroy's PXI Modules and Wavemaster Series

Dorine Hauri & Peter Wiegard  
LeCroy Central Region

LeCroy

## TOPICS

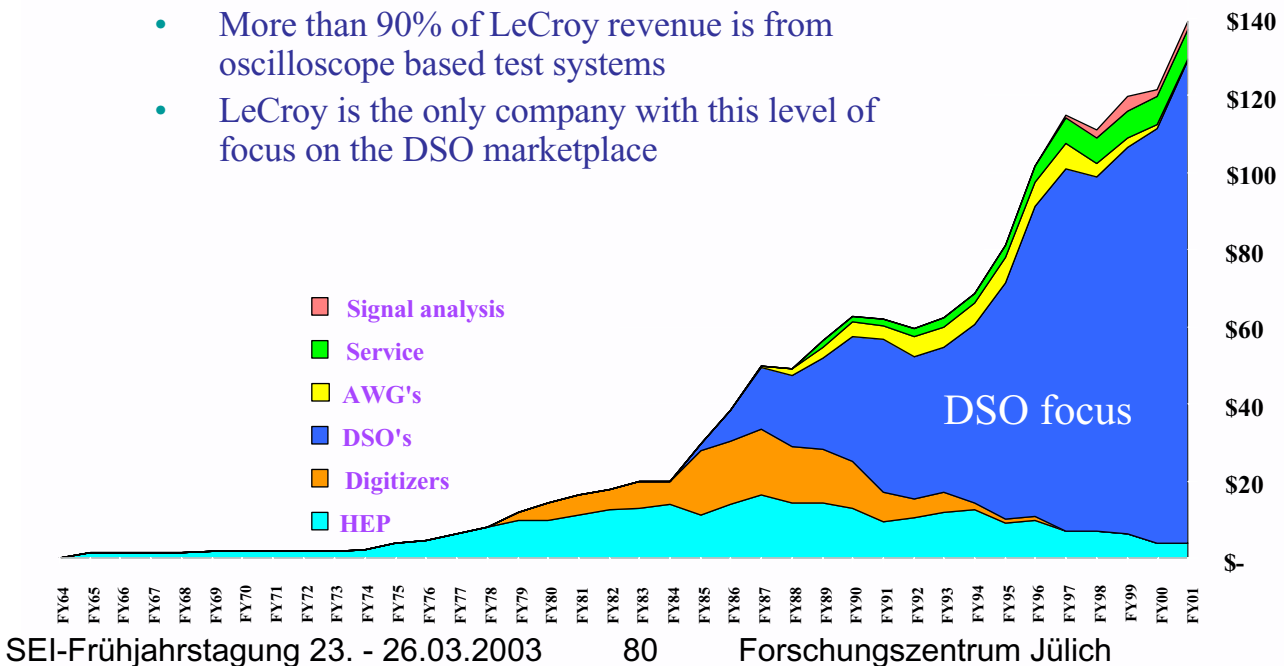
- Company Profile
- LeCroy PXI Modules
- LeCroy WavePro and Wavemaster Series

# LeCroy Corporation Company Profile

- LeCroy is an American company
- LeCroy is the #2 oscilloscope company in the world
- 38 Year History - Founded in 1964 by Walter LeCroy
- Publicly traded on NASDAQ: LCRY
- Headquartered in Chestnut Ridge, NY
- Completely focused on oscilloscopes and related equipment
- Fastest growing oscilloscope market share with company compound growth rate averaging 21% over 30 years

## LeCroy History - Oscilloscopes

- Digital Oscilloscopes Introduction in 1985
- More than 90% of LeCroy revenue is from oscilloscope based test systems
- LeCroy is the only company with this level of focus on the DSO marketplace





**PXI**



## History of Modules and Standards

LeCroy has a long experience in developing and manufacturing from Modular Systems

- Modules for NIM Standard
- Modules for CAMAC Standard like ADC, TDC....
- Modules for Fastbus Standard

## Why PXI?

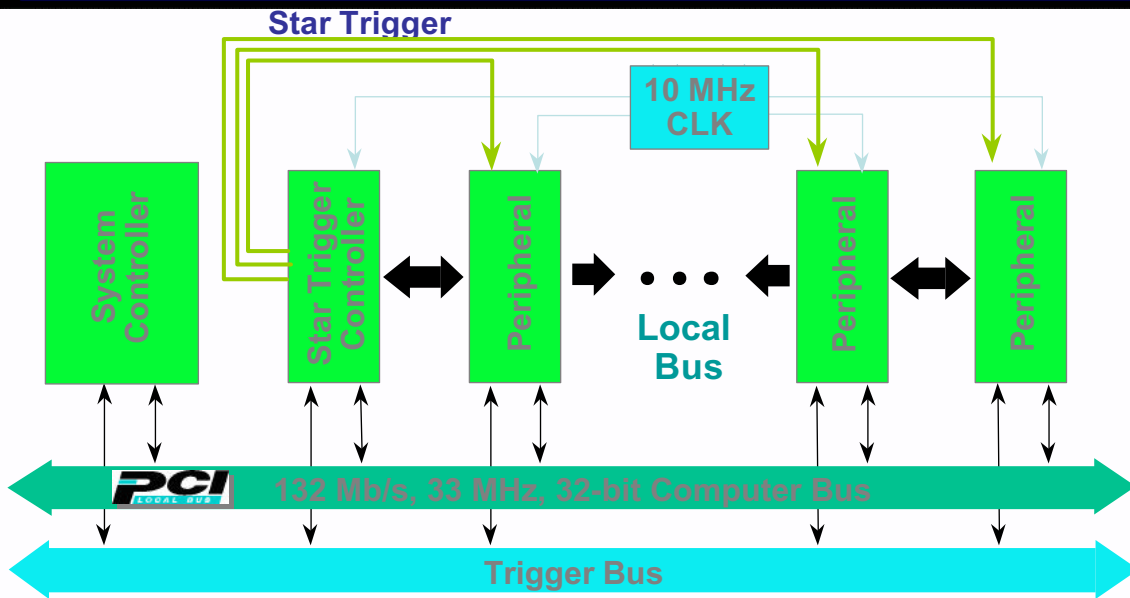
An industry-wide standard

- State-of-the-art architecture. Significantly higher throughput than VXI or GPIB
- Interoperability of hardware and software
- Rugged solution for desk-top, rack-mount, or portable applications
- PC Based

## PXI: An Industry Standard

- The PXI Bus Specifications are governed by the PXI Systems Alliance ([pxisa.org](http://pxisa.org)), a non-profit organization.
- Over 60 companies are members of the PXISA
- PXI Systems Alliance members include GenRad, National Instruments, LeCroy, Racal Instruments, Geotest, Pickering Interfaces, PXIT & many more

# Electrical Features



# PXI compared to other Data Acquisition Architectures

	GPIB	PCI	VXI	Signalyzer
Bus Speed	1 MByte/s	133 MByte/s	40 MByte/s	12.5 MByte/s
Waveform CPU	Remote Controller	PC CPU	Slot 0 or PC or On-board	On-board Custom Processing
Throughput Bottleneck	GPIB Transfer Rate	CPU Availability	Backplane Arbitration	100 Mbps Ethernet
System Issues	DSOs provide 200 Kbyte/s Transfer typ.	PC Environment, Programming	System Cost, Programming	LeCroy Scope Firmware

# Synchronization comparison

Architectures	Local Bus	Triggers	Clock	Star Bus
PXI	13 lines	8 lines	10 MHz TTL	1 per slot
PCI	0	0	0	0
VXI	12 lines	10 lines	10 MHz ECL	D-size only
VME	0	0	0	0
GPIB	External and Undefined			

## LeCroy PXI Modules

- PXI Digitizer
- PXI Arbitrary Function Generator





## LECROY PXD Series

- Bandwidth from 150 MHz to 500 MHz
- Sample Rate 1 GS/s (Single Shot)
- Sample Rate 50 GS/s (RIS Mode)
- Up to 4 million points of acquisition memory
- 2 or 4 Channels
- 3U Size
- 8 Bit Vertical Resolution
- 50 Ohm and 1 MOhm Input Impedance
- Multi-Module Synchronization via External-Clock; Star-Trigger and Local Bus
- External Trigger Input

## PXD 222

- 2 Channels
- 2.5 GS/s single shot sample rate
- 200 MHz bandwidth
- Isolated Inputs
- 300 V max.input voltage
- Parameter Measurement like Frequency; Pulse Width; Duty Cycle
- 3 Trigger Modes (Edge; Video and Pulse Width)
- Scope Record Mode (up to 36 h. at 20 MS/s)
- 8 Bit resolution

## LECROY PXD Series coming soon.....

- Bandwidth 1GHz
- Sample Rate 2 GS/s (Single Shot)
- Sample Rate 50 GS/s (RIS Mode)
- Up to 8 million points of acquisition memory
- 1 or 2 Channels
- 3U Size
- 8 Bit Vertical Resolution
- 50 Ohm and 1 MOhm Input Impedance
- Multi-Module Synchronization via External-Clock; Star-Trigger and Local Bus
- External Trigger Input

## Software Driver

- IVI -Scope Driver  
( all modules follow the commands of the IVI Scope Set published by the IVI-Foundation)
- ActiveX Control
- Getting started Application Program

# Arbitrary Waveform Generator PXA 125

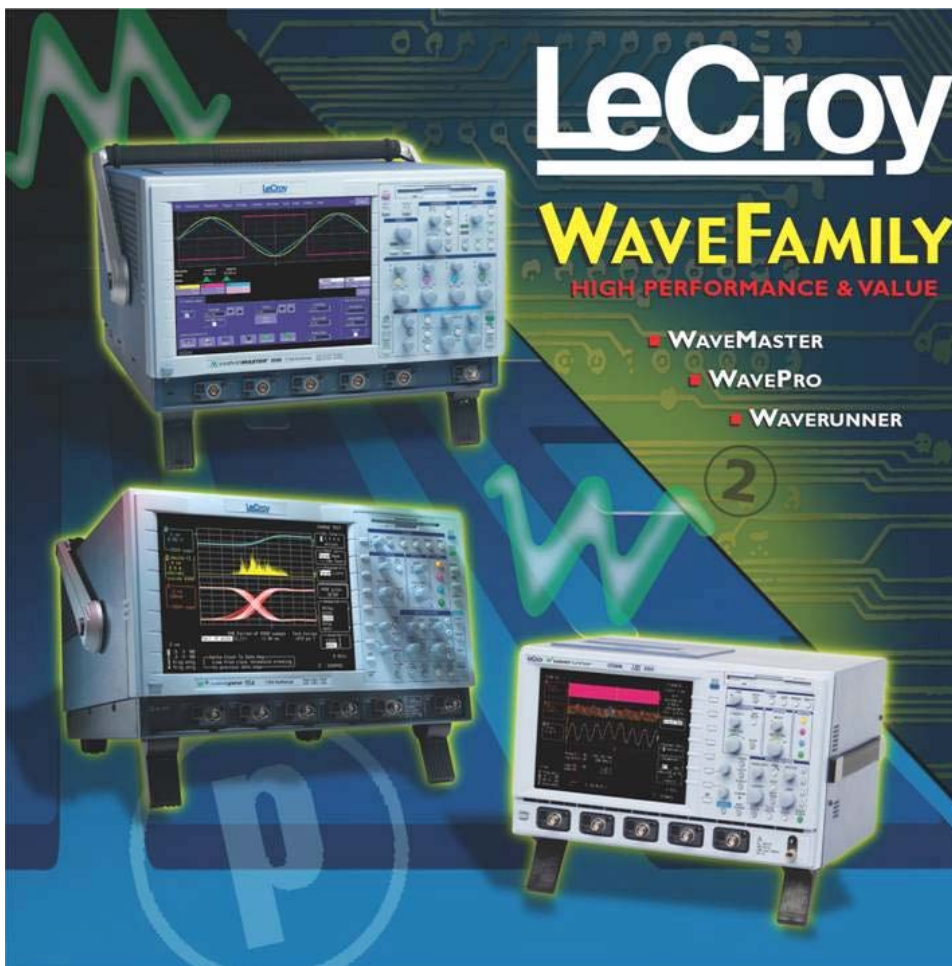


## PXA 125 Spec's Overview

- 125 MS/s clock
- 14-bit vertical resolution
- 2MB memory depth
- 1ppm clock stability
- Multiple instrument synchronization
- 9 built in standard functions
- Frequency agility (FSK, ramped FSK, sweep, FM)
- Generates Star-Trigger

# Software Requirements and PC Communication

- WIN 2000 or XP Operating System
- MXI 3 Connection (PCI Card installed in PC and MXI 3 card installed in Chassis; requires separate PC)
- PC/Controller built in Chassis

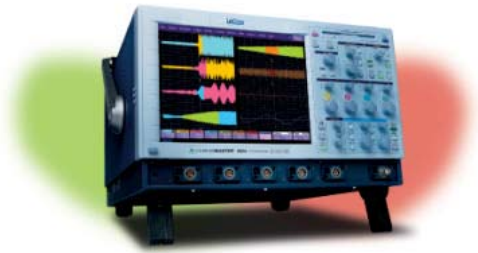


*LeCroy  
Corporation*

*World's Best  
Oscilloscope  
Technology*



## Performance Leadership:

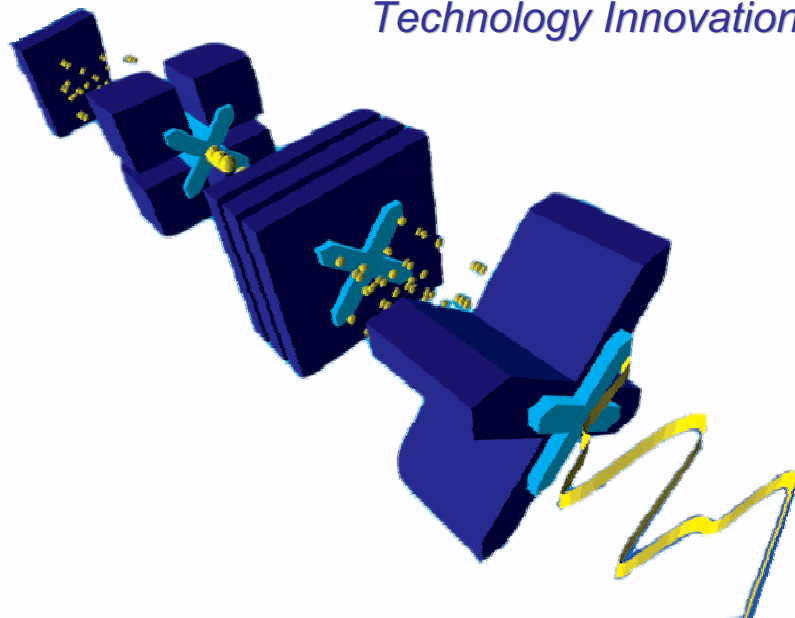


- 6 GHz Bandwidth
- 75 ps rise time
- 20 GS/s on 2 ch (10 GS/s on 4 ch)
- Up to 96 Mpt Memory
- Patented X-Stream Technology
- Patented XDEV Customization

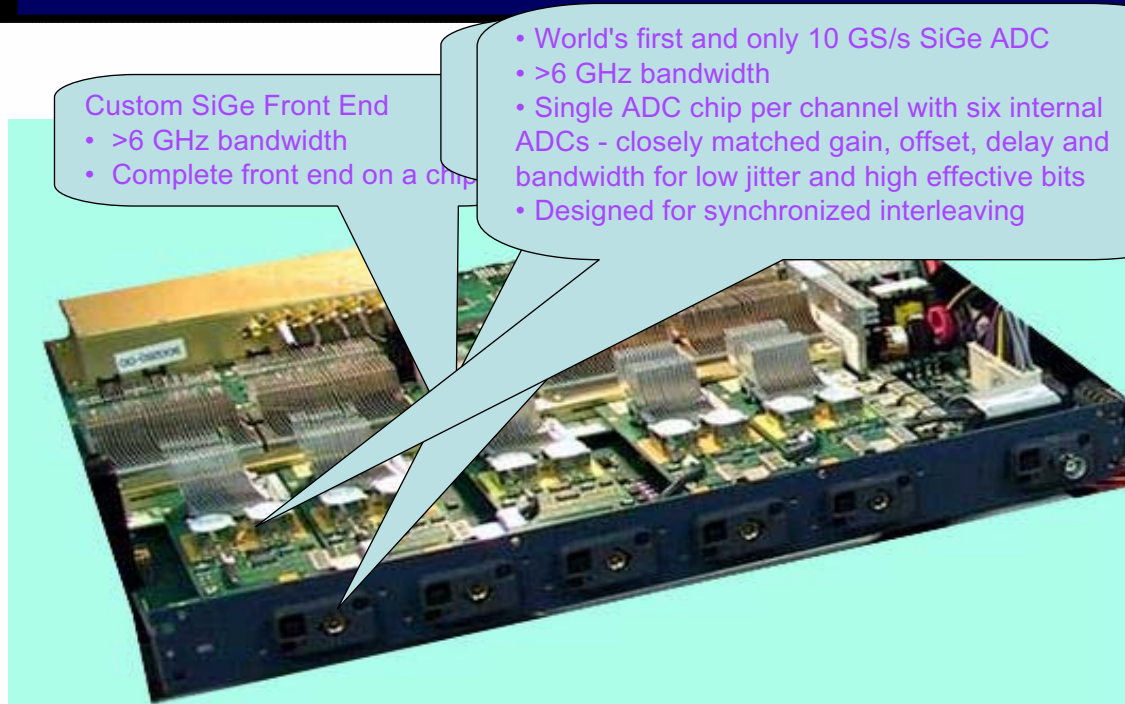


## *Hardware Overview*

*Technology Innovations*



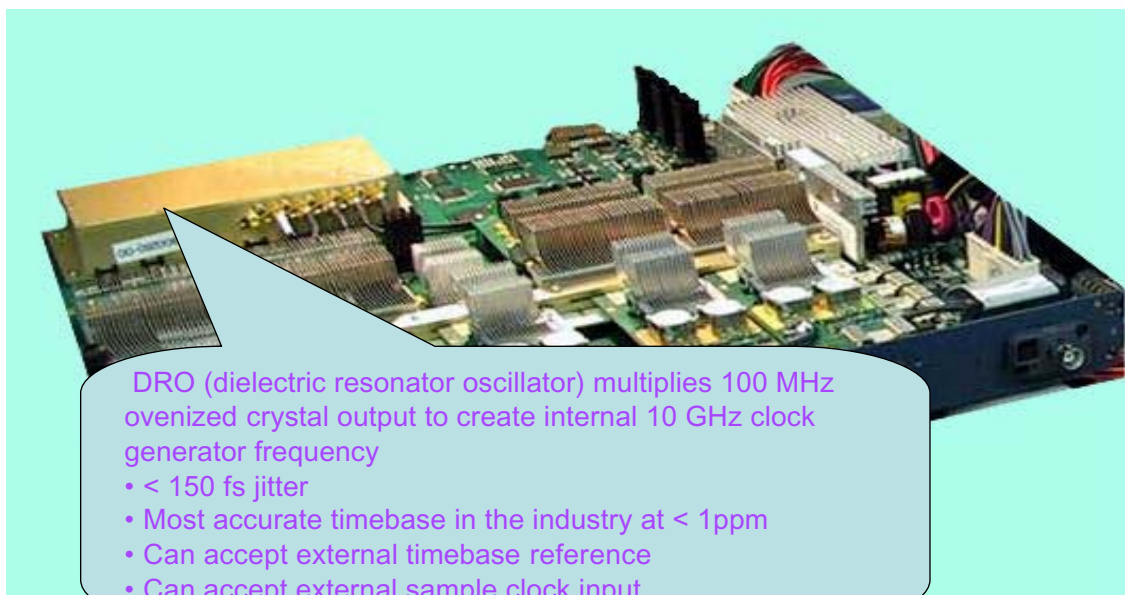
## Hardware Overview: System Front End



- Custom SiGe Front End
- >6 GHz bandwidth
  - Complete front end on a chip

- World's first and only 10 GS/s SiGe ADC
- >6 GHz bandwidth
- Single ADC chip per channel with six internal ADCs - closely matched gain, offset, delay and bandwidth for low jitter and high effective bits
- Designed for synchronized interleaving

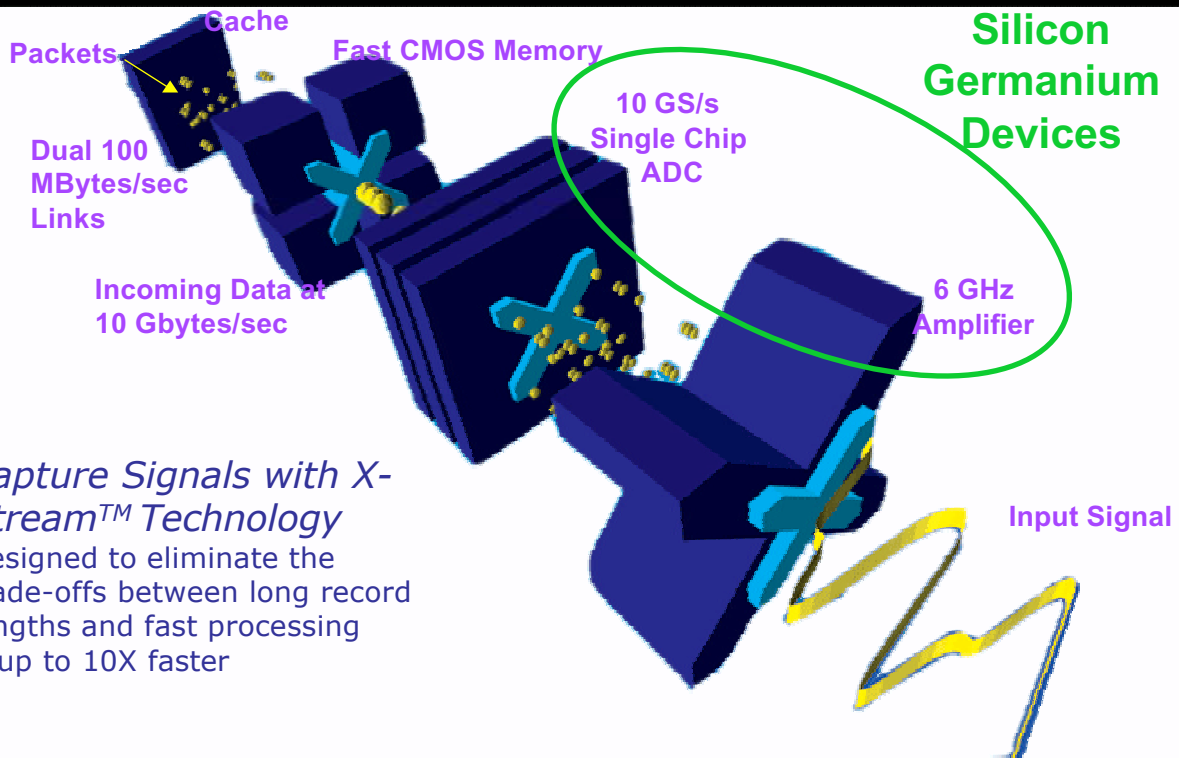
## Hardware Overview: Clock Design



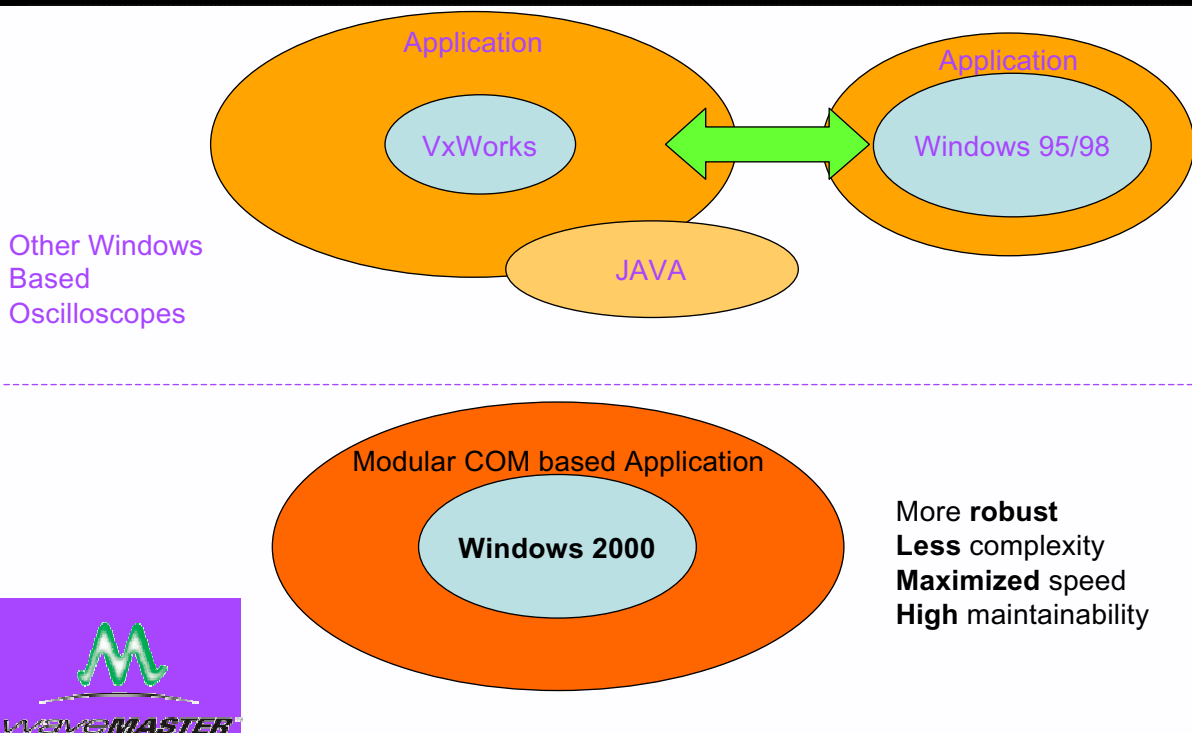
DRO (dielectric resonator oscillator) multiplies 100 MHz ovenized crystal output to create internal 10 GHz clock generator frequency

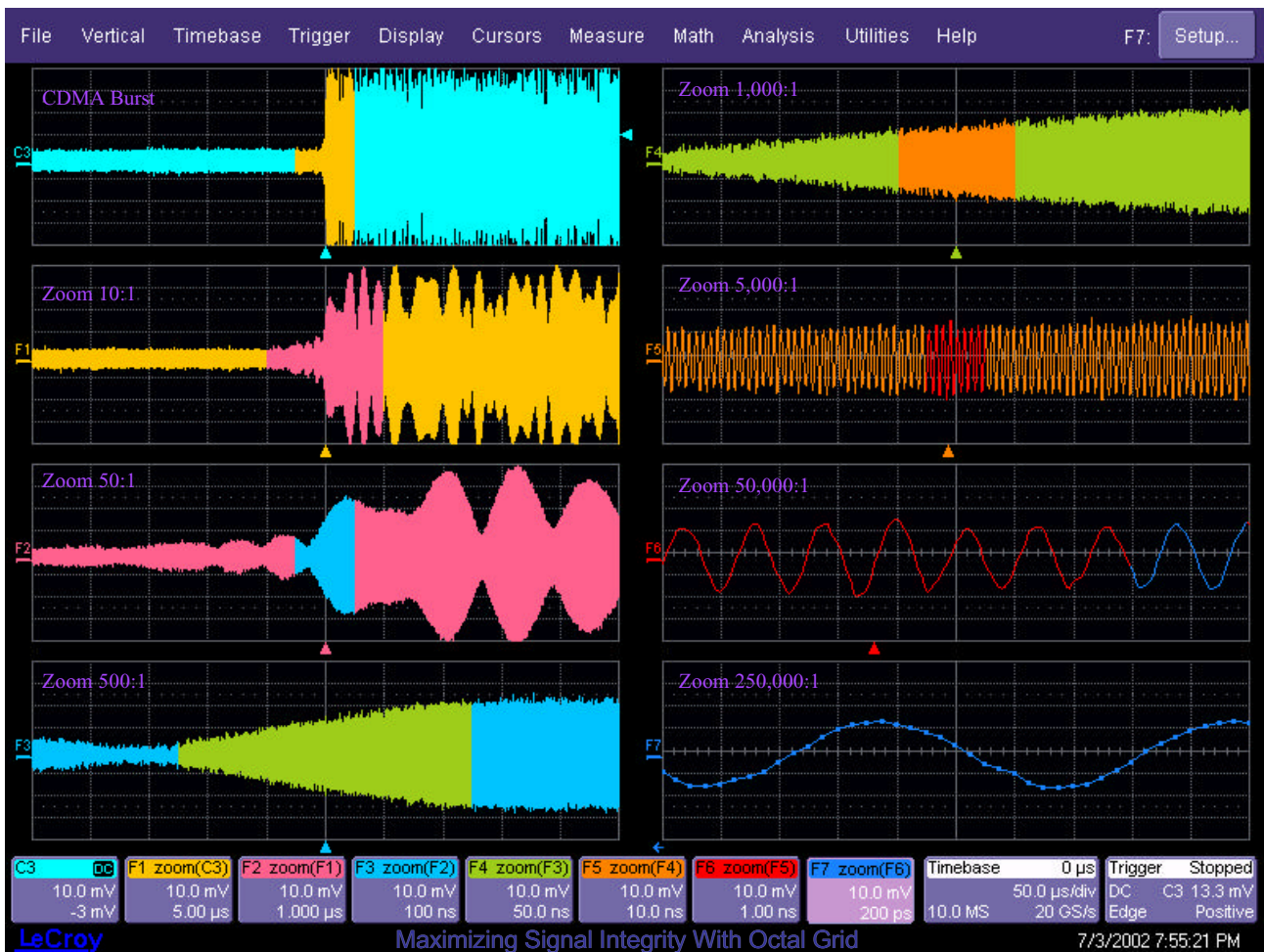
- < 150 fs jitter
- Most accurate timebase in the industry at < 1ppm
- Can accept external timebase reference
- Can accept external sample clock input

# X-STREAM Technology

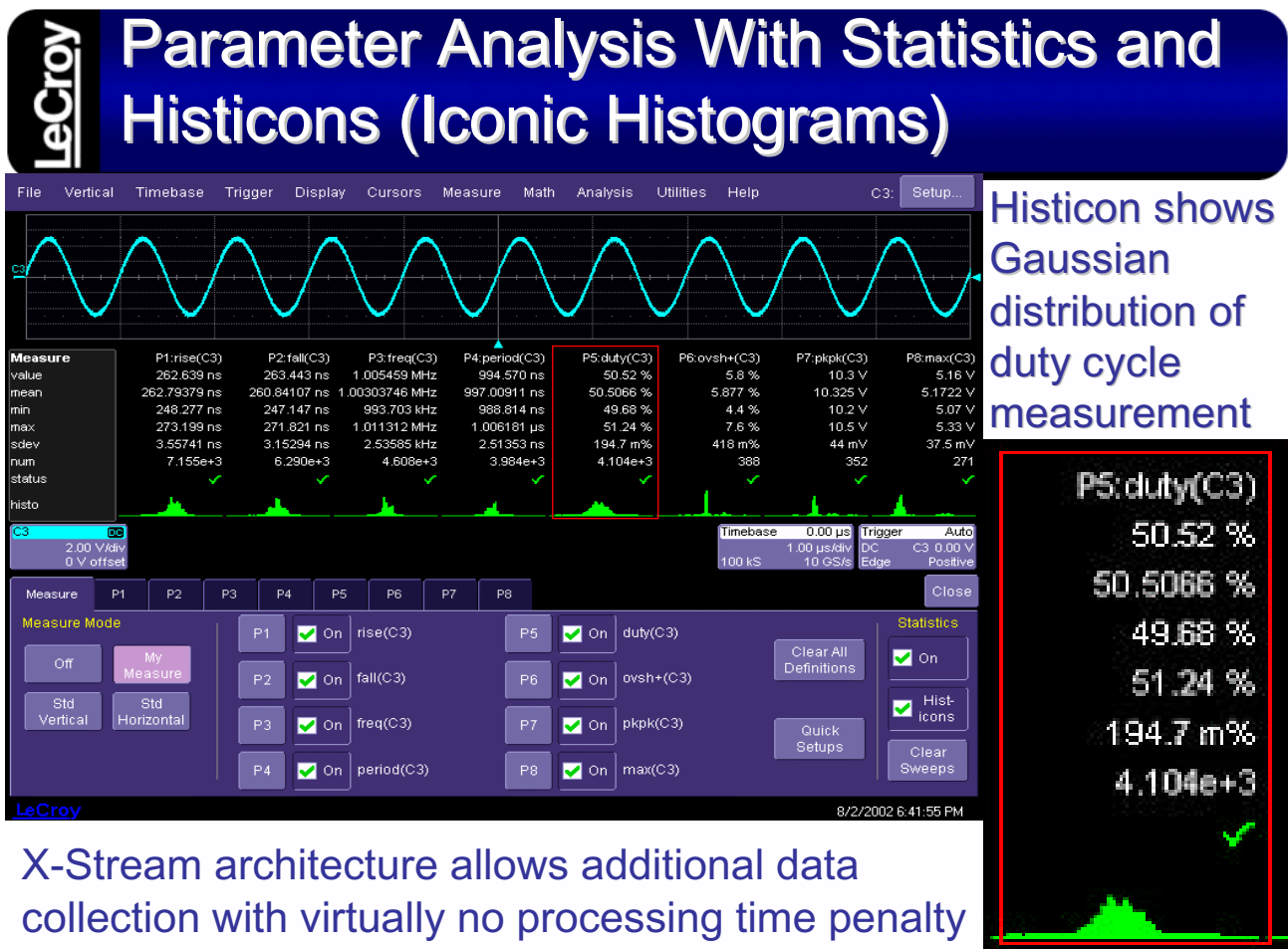
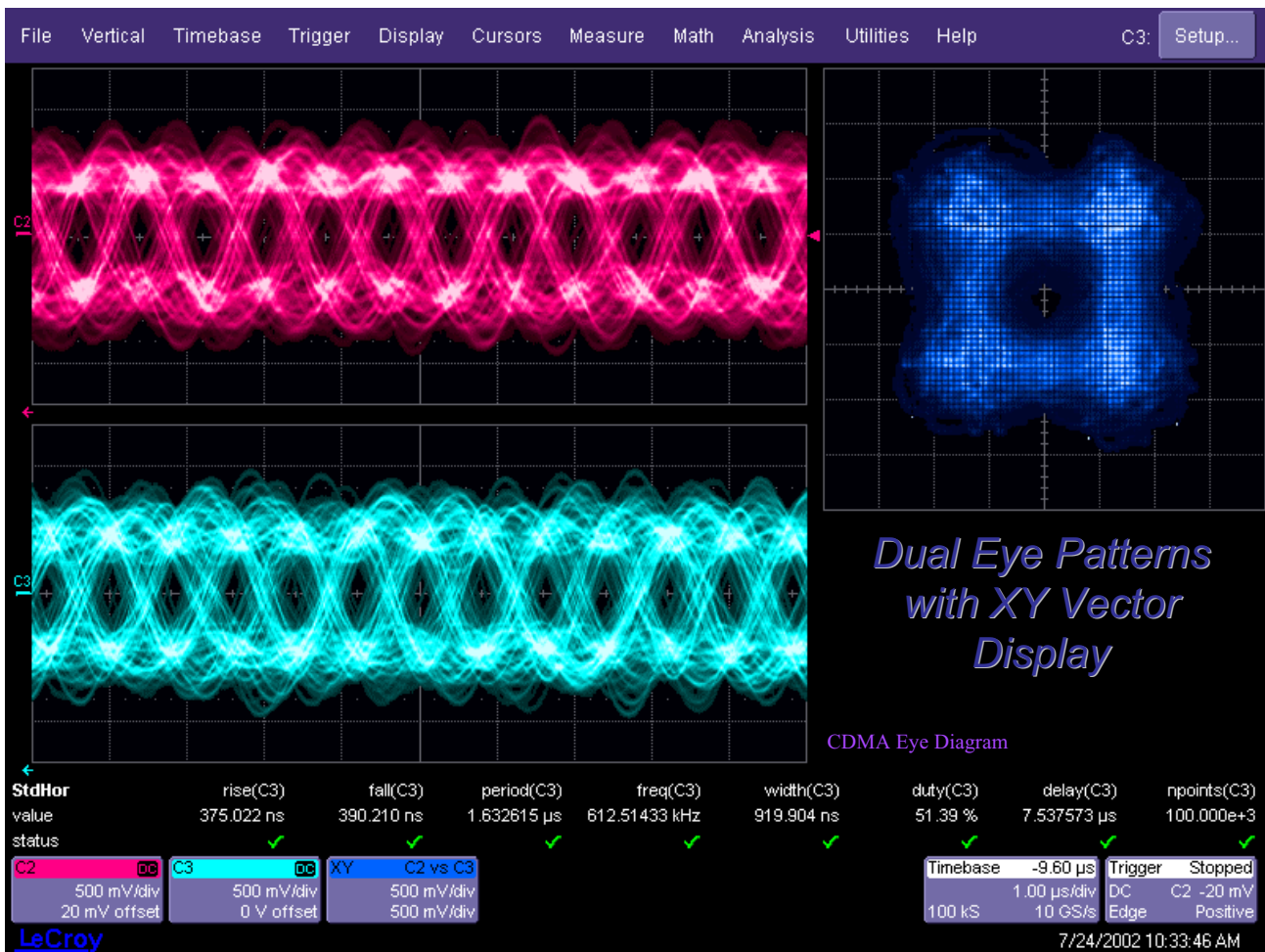


## Software Architecture

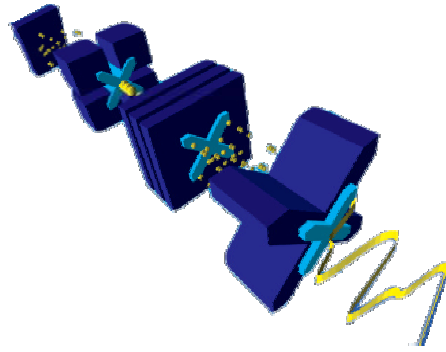








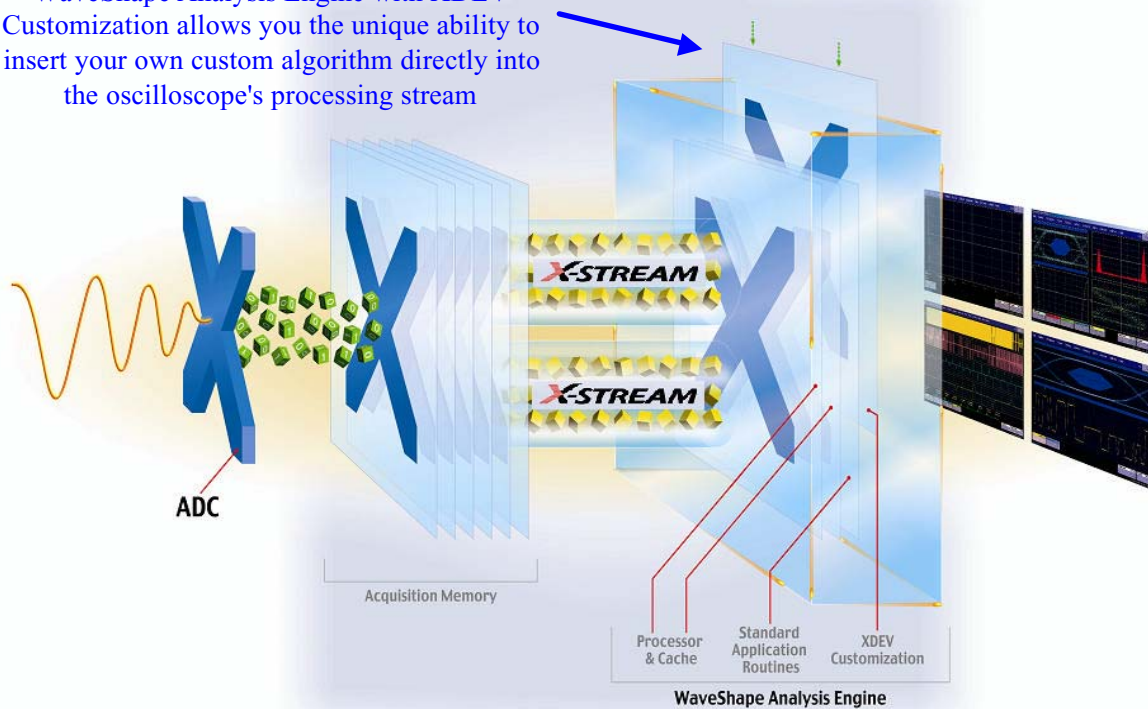
*Capture*  
*View*  
*Measure*  
*Analyze*  
*Document*



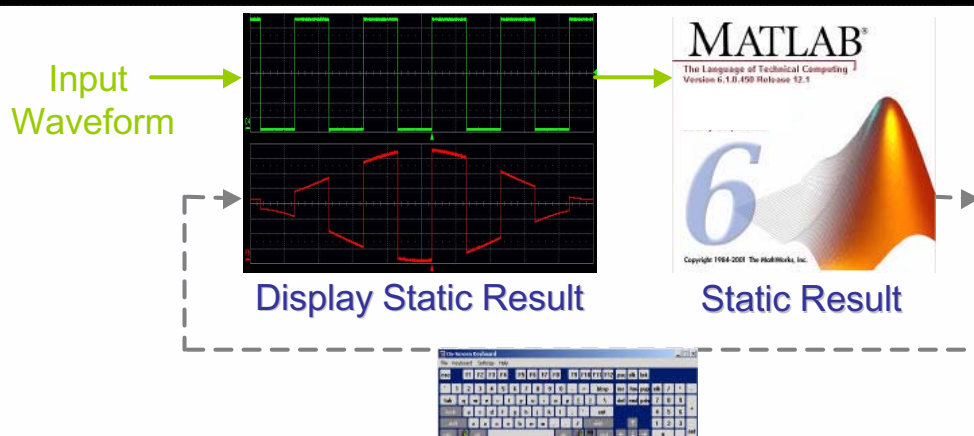
*Customization*

# XDEV Customization

WaveShape Analysis Engine with XDEV Customization allows you the unique ability to insert your own custom algorithm directly into the oscilloscope's processing stream

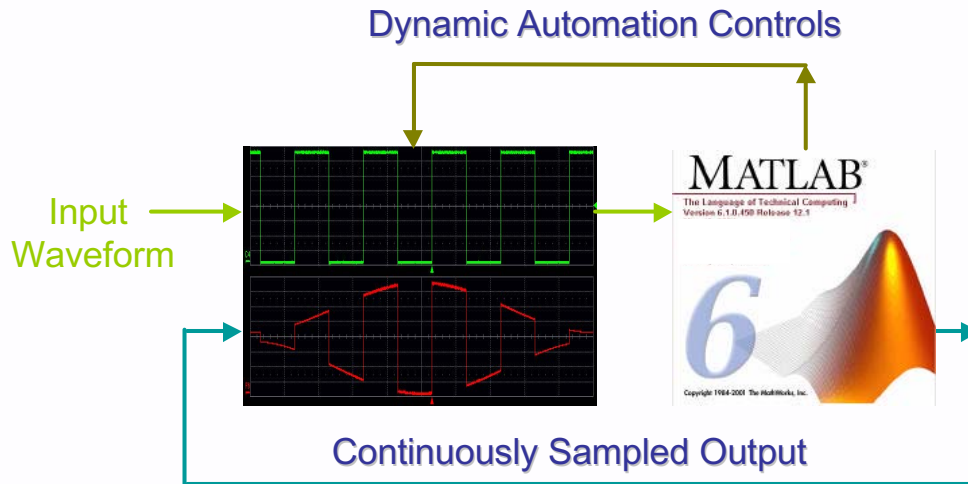


# Conventional Method



- User Steps:**
- Export waveform to Matlab
  - Start Matlab process on waveform
  - Convert Matlab result to binary file
  - Load binary file into scope trace memory
  - Display static result
  - Repeat process manually for each trigger

# LeCroy Patent-Pending Architecture



User Steps: • Runs Automatically

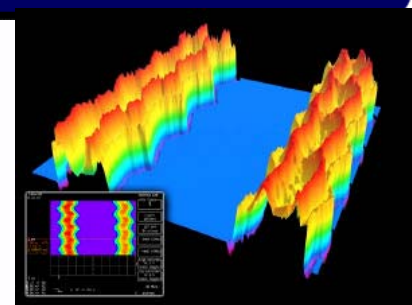
## Customization allows...



Custom Functions



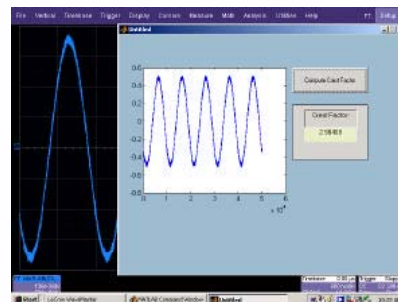
Arbitrary Waveforms



Unique Views



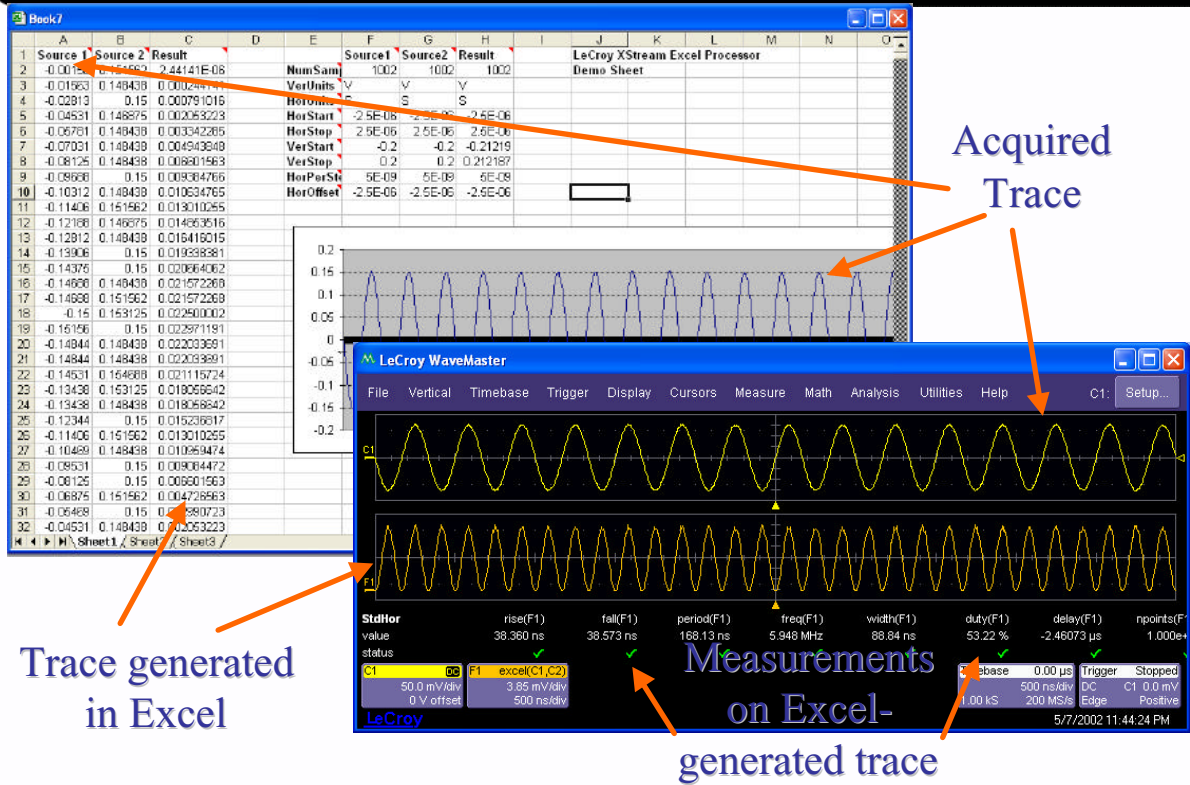
Dynamic Measurements



User-defined Interfaces

# Patented XDEV Customization

## Fully Integrates 3rd Party Processing

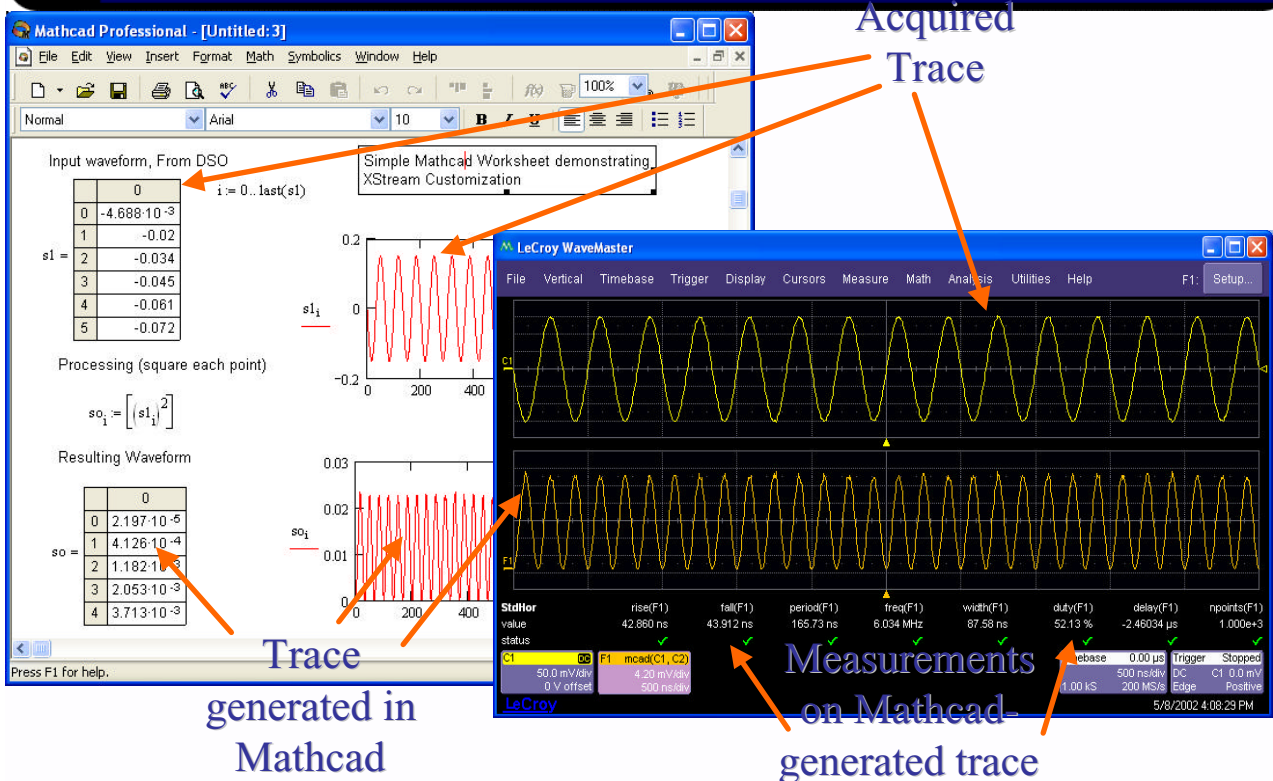


Trace generated in Excel

Acquired Trace

Measurements on Excel-generated trace

# XDEV Customization Integrates Math Software



Trace generated in Mathcad

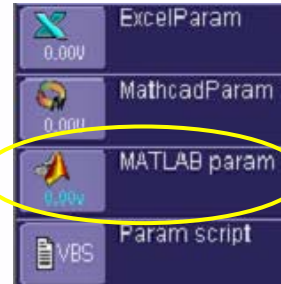
Acquired Trace

Measurements on Mathcad-generated trace

# Custom Measurements



You can add your own customized measurement or math function

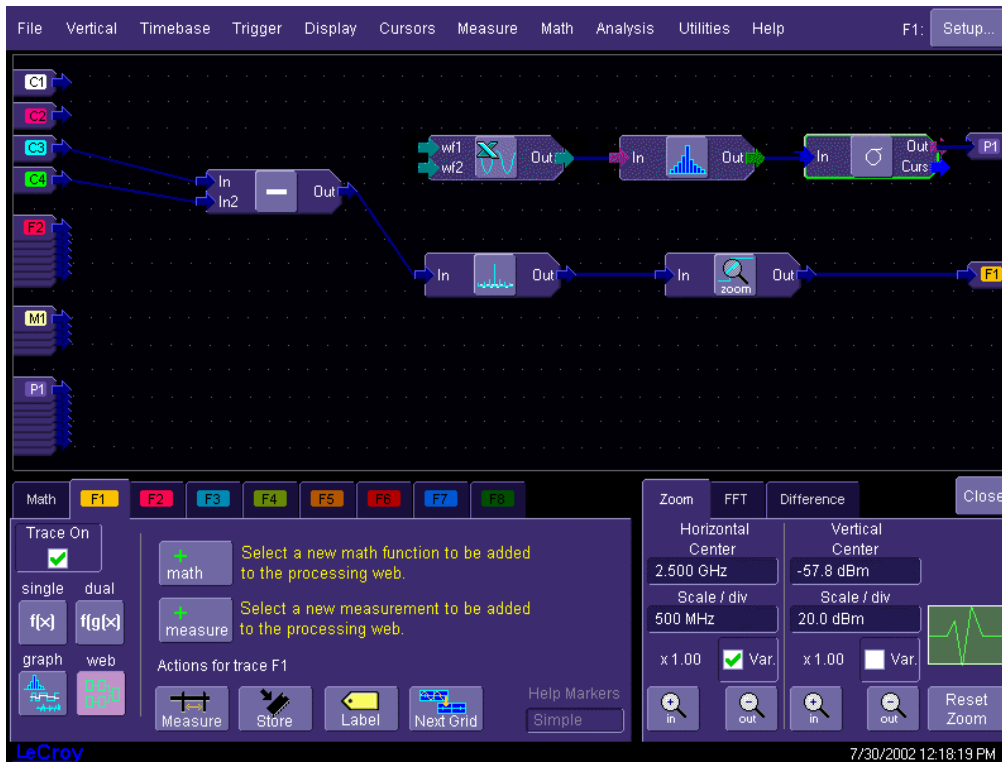


And the result appears in the scope program as a measurement or trace

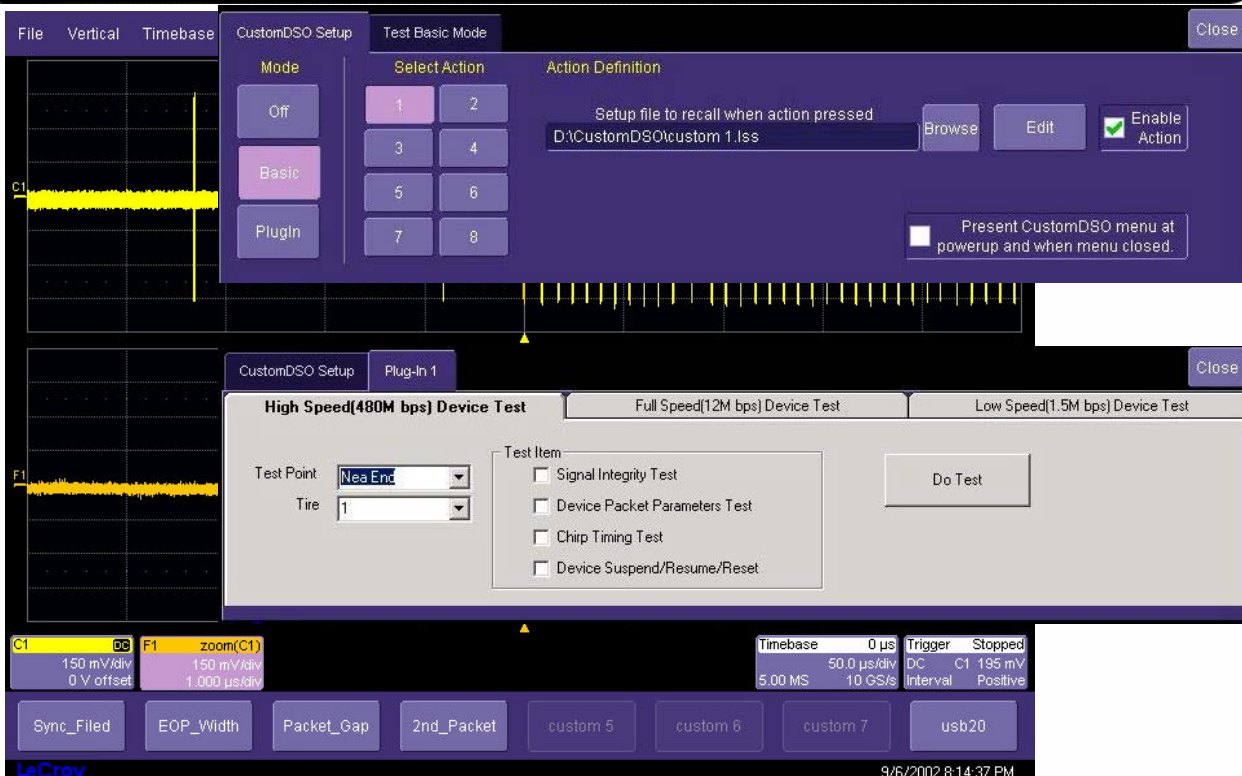
# Rapid and Precise Result



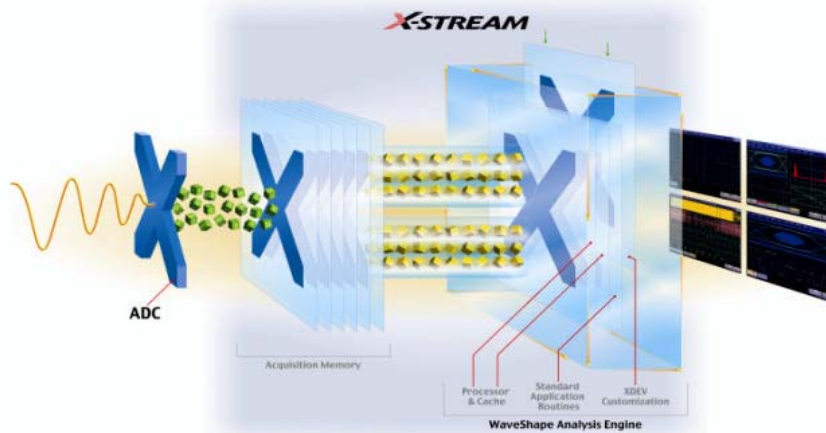
# XMATH Processing Web



# CustomDSO & Plug-Ins



## X-Stream Now Moves to the WavePro Product Line



- † WaveMaster brought X-Stream signal throughput 10 – 100X to the world
- † Now X-Stream Performance and LeCroy's Intuitive Interface is available in WavePro

## WavePro 7000 Series 3 and 1 GHz Oscilloscopes



- ✍ Brings X-Stream Performance to a Wider Audience
- ✍ Integrated Hi Z and 50 Ohm Front End with BNC
- ✍ 20GS/s on 2 ch (10 GS/s on 4 ch)
- ✍ Up to 24 Mpt Memory
- ✍ Performance at Excellent Price





The advertisement features three LeCroy oscilloscopes: a large model at the top left, a medium model at the bottom left, and a smaller model at the bottom right. The background is a dark blue and green gradient with circuit board patterns and glowing green waveforms. The LeCroy logo is at the top center, followed by 'WAVEFAMILY' in large yellow letters and 'HIGH PERFORMANCE & VALUE' in red. Below this, three models are listed: WAVEMASTER, WAVEPRO, and WAVERUNNER, each with a red square bullet point. A large number '2' is visible in a circle on the right side of the oscilloscope images.

# LeCroy

## WAVEFAMILY

HIGH PERFORMANCE & VALUE

- WAVEMASTER
- WAVEPRO
- WAVERUNNER

2

*Herzlichen Dank  
für Ihre  
Aufmerksamkeit!*

# IAONA & Ethernet Echtzeitkonzepte

Ralf Messerschmidt

Otto-von-Guericke Universität Magdeburg  
Center Verteilte Systeme am IAF

ralf.messerschmidt@mb.uni-magdeburg.de



## Agenda

- IAONA
- Ethernet und Echtzeit
- Konzepte und Architekturen
- Beispiele: Powerlink, IEEE 1588



# Gründung IAONA Europe

Gründungsveranstaltung 23. November 1999 (SPS/IPC/Drives)

- über 200 Teilnehmer
- sofort 20 Mitglieder



## Vision der IAONA

- Internationale Verbreitung von offenen Netzwerkstandards der Informationstechnik wie Ethernet in der Automatisierungstechnik zum Nutzen der Allgemeinheit und der Anwender.
- IAONA gründet weltweit Arbeitsgruppen, in denen Experten Ihr Wissen einsetzen, um eine für den Endnutzer vorteilhafte, einheitliche Lösung zu finden.
- IAONA wächst und engagiert sich dafür, mehr Endnutzer und andere Organisationen als Mitglieder zu gewinnen und fördert somit die Zusammenarbeit zwischen diesen.
- IAONA betreibt extensives Marketing

Die unabhängige Dachorganisation für offene, industrielle Netzwerkstandards

Standardisierung und Harmonisierung innovativer Technologien

Das Competence Center für: Information, Publikation und Training



# IAONA

- Mitglieder: Über 130, Memorandum of Understanding mit der IDA und der ODVA
- International, mit Zentrum in Deutschland
- Protokolle: Keine eigenen, versteht sich als Kommunikationsplattform. Unterstützt durch das MoU direkt Ethernet/IP und IDA
- Spezifikationen / Guidelines kostenlos
- Homepage: [www.iaona.org](http://www.iaona.org)



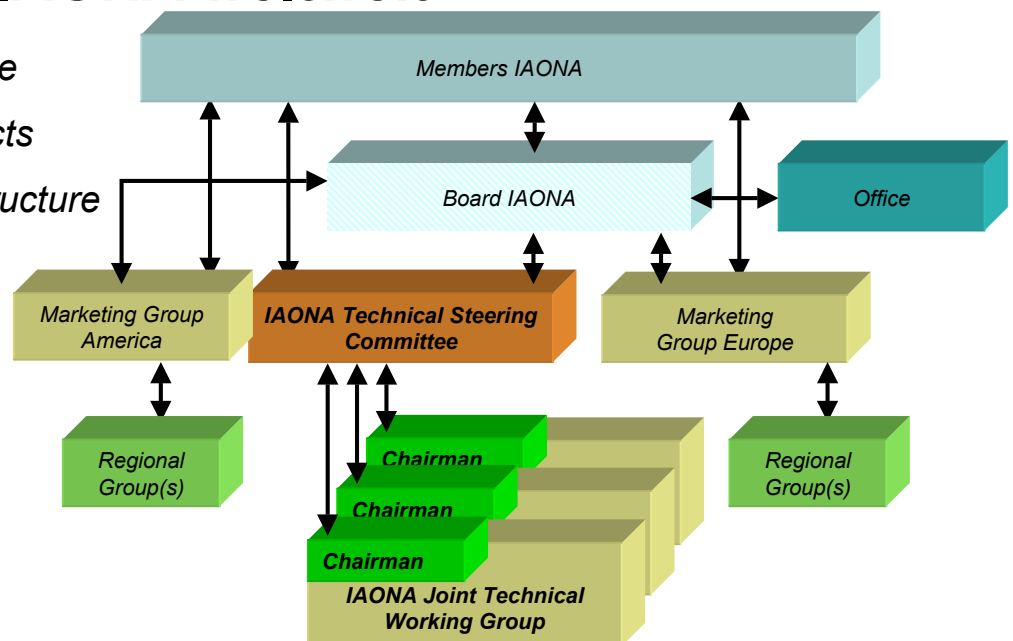
## Struktur der IAONA weltweit

*JTWG Hard Real-time*

*JTWG System Aspects*

*JTWG Wiring Infrastructure*

*JTWG Security*



## Mitglieder des Vorstandes

- **Bernard Dumortier (Schneider Electric S.A.)**
- **Michael Volz (HMS Industrial Networks GmbH)**
- **Reinhard Keller (Hirschmann Electronics GmbH)**
- **Heinrich Munz (Kuka Roboter GmbH)**
- **Katherine Voss (ODVA)**

## Geschäftsführung

**Dr. Axel Klostermeyer, Kai Lorentz**

**mit Sitz am IAF der Otto-von-Guericke-Universität, Magdeburg,  
Deutschland**



## Joint Technical Working Groups 1/ 2

### Hard Real Time Aspects

- Leitung: Prof. Reinhard Keller, Hirschmann
- Dokumentation der Echtzeitfähigkeiten zur Zeit verfügbarer Komponenten
- Benchmarking von TCP/IP Stacks

### System Aspects

- Leitung: Peter Klüger, Kuka Roboter GmbH
- Gemeinsame Regeln für die Nutzung von Web Technologien z.B. Styleguides und Zugang zu Echtzeitdaten
- Netzwerkdiagnose
- Plug&Play: Automatische IP-Adressvergabe

The screenshot shows the iaona website interface. At the top, there is a navigation bar with 'Home' and 'Product Catalogue' links. The main content area is titled 'Working Groups' and contains the following text:

**JOINT TECHNICAL WORKING GROUPS (JTWGs)**

To cope with the new tasks of an umbrella organization, the JTWGs have been established as continuation of the former work groups. Remarkable for the JTWGs is especially the collaboration regarding the technical aspects of Ethernet which embraces all partner organisations. Also IAONA invites all interested external experts to co-operate and work within these groups. The practical work of the JTWGs is done by usage of the latest internet technologies, thus a physical presence of the experts is not obligatory.

The convocation and closing of JTWGs lies within the responsibility of the TSC. It establishes the JTWGs according to the users', members' and partner organisations' demand. Further JTWGs are planned and their installation will be communicated to the public.

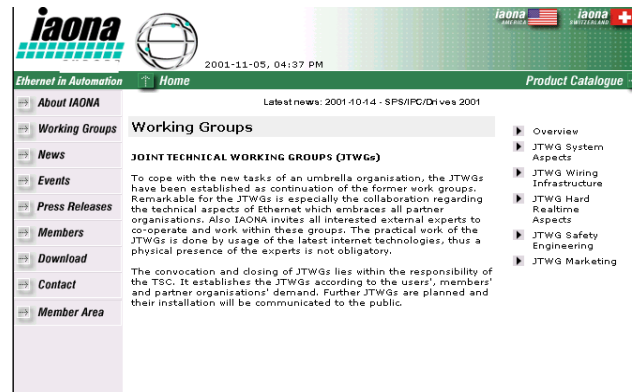
On the right side of the screenshot, there is a sidebar with a list of links: Overview, JTWG System Aspects, JTWG Wiring Infrastructure, JTWG Hard Realtime Aspects, JTWG Safety Engineering, and JTWG Marketing.



# Joint Technical Working Groups 2/2

## Security

- Leitung: Michael Dehof, Dehof Computertechnik
- Risikoanalyse
- Aufgaben von Infrastrukturkomponenten
- Methodendefinition für ein Basiskonzept
- Sicherheit in Embedded Systemen



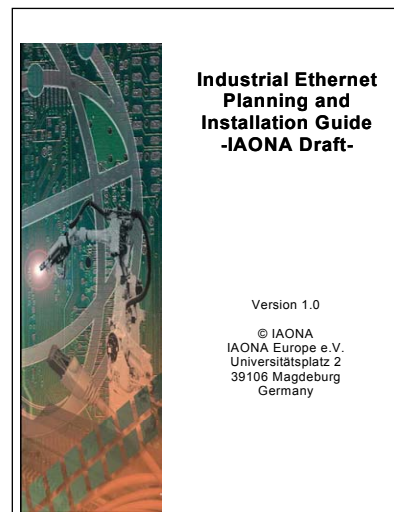
## Wiring Infrastructure

- Leitung: Dr. Günther Hörcher, Fraunhofer TEG
- Definition der internationalen Anforderungen an die industrielle Verkabelung
- Erarbeitung eines IAONA Installation Guide für Planung und Installation

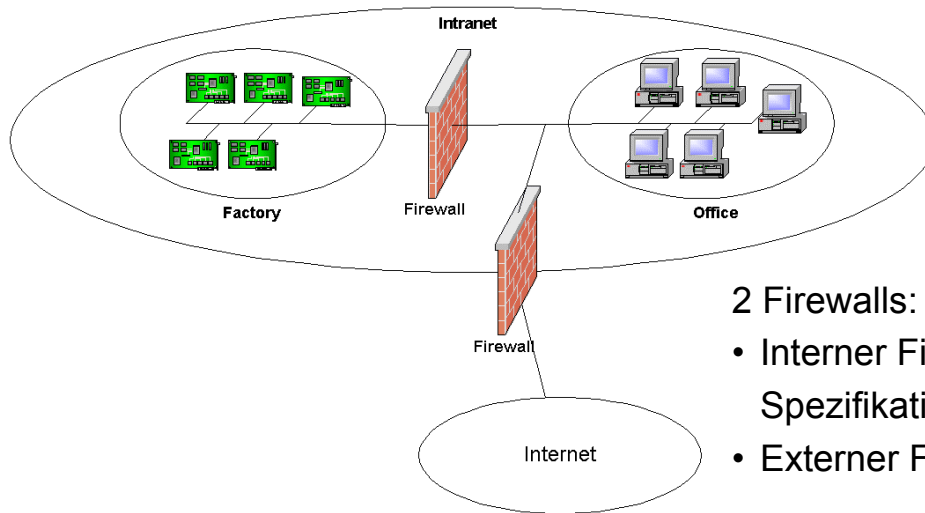


# JTGW Wiring

- *Beinhaltet Empfehlungen für den Aufbau von Netzen in der Fertigung*
- *Enge Zusammenarbeit der JTGW mit Standardisierungsgremien*
- *Release 2.0 geplant für Ende 2003*
- *Kostenlos herunterladbar von der IAONA website:  
[www.IAONA.org](http://www.IAONA.org)*



# JTWG Security



## 2 Firewalls:

- Interner Firewall (siehe IDA Spezifikation [www.ida-group.org](http://www.ida-group.org)! )
- Externer Firewall



# IAONA Real-time Classes

Aus Entwicklungssicht

Real-Time Class	Description	Time-Synchronisation: Maximum Jitter
1	properties of today available standard products	> 1 ms
2	real-time optimized products conform to todays standards	100 $\mu$ s to 3 ms
3	products with added new functionality realised in software combined with standard hardware	10 $\mu$ s to 400 $\mu$ s
4	products with added new functionality realised in hard- and software	0.5 $\mu$ s to 15 $\mu$ s



# Real-time Classes – Ein Ausblick

Zur Beurteilung von Produkten durch den Anwender

Erweiterung der bestehenden 4 Klassen in ein Spezifikationsschema bezüglich Synchronität, Latenz und Bandbreite: IAONA Realtime Classification – X – Y – Z

Wobei für Latenz (X):

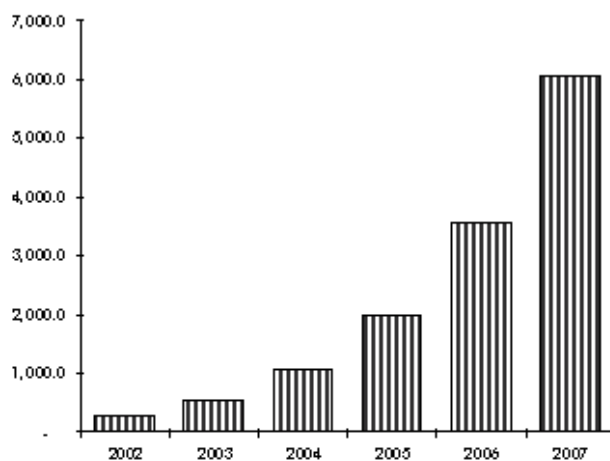
Keine Anforderungen	X
>100 ms	A
30ms – 100ms	B
10ms – 30ms	C
3ms – 10ms	D
1ms – 10ms	E
300µs – 1ms	F
100µ – 300µs	G

Wobei für Synchronität (Y):

Keine Anforderungen	X
>100ms	A
1ms – 10ms	B
100µs – 1ms	C
10µ – 100µs	D
1µ – 10µs	E



# ARC Prognose für Industrial Ethernet Geräte



Prognostizierte  
Wachstumsrate für Industrial  
Ethernet Geräte:

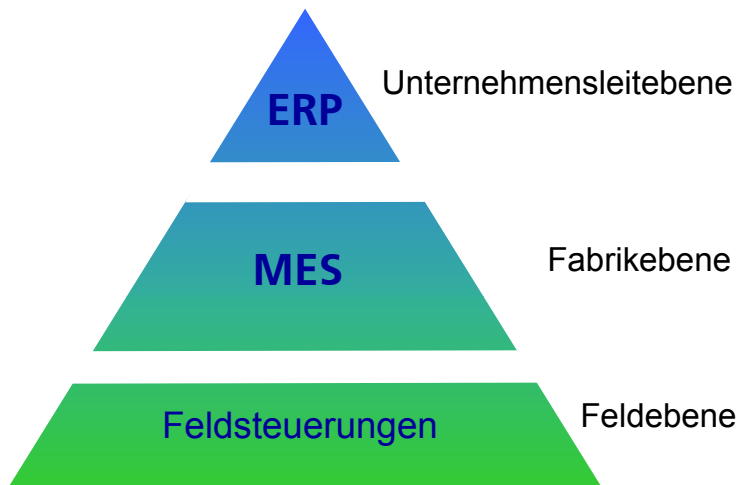
bis zu 84% jährlich

Shipments of Industrial Ethernet Devices  
(Thousands of Nodes)  
© 2003 ARC Advisory Group

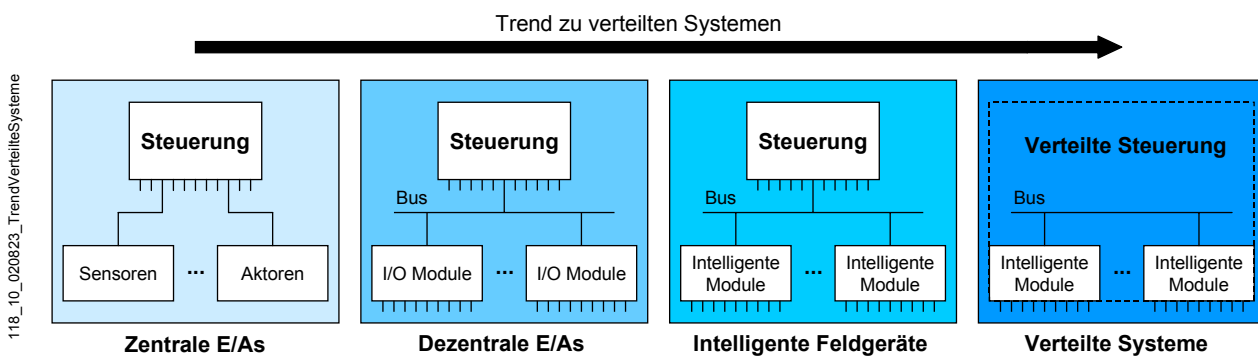




# Trends: Einheitliches Kommunikationsprotokoll auf allen Unternehmensebenen



# Trends: Verteilte Systeme

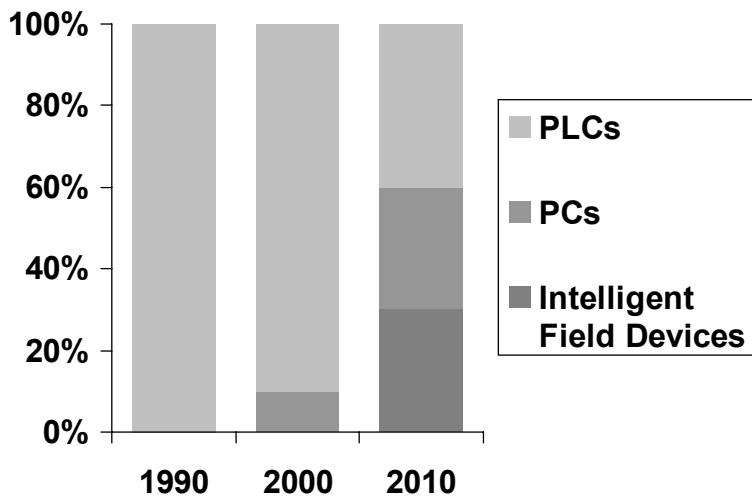


Das Bussystem wird bei verteilten Systemen immer wichtiger für den Hersteller, um sich von der Konkurrenz abzugrenzen

Steuerung und Netz verschmelzen



## Trends: Komponenten werden Intelligent



Bisher „dumme“ Komponenten des Automatisierungssystems (Busklemmen, etc.) werden zunehmend mit eigener Rechenleistung ausgestattet. Dadurch wird die Anforderung an den entsprechenden Feldbus ebenfalls steigen – ein weiteres Argument für Ethernet!

Quelle: PNO, 2002



## Ethernet Vorteile

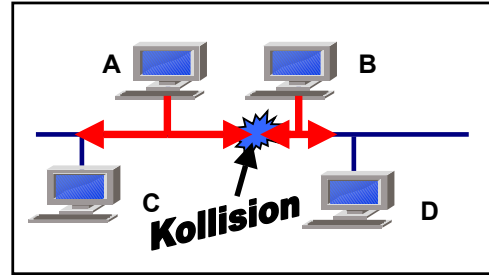
- Weltweiter Standard in der Büro-Welt
- Ethernet (Layer1&2) hohe Übertragungsgeschwindigkeit und -rate
- Offener Standard - Hohes Entwicklungspotenzial
- Ideal für Anforderungen verteilter Systeme
- Zusammen mit TCP/IP Kompatibilität zur Office Welt



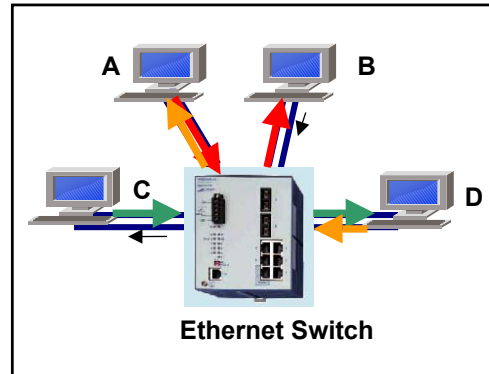
# Kollisionsfreies Ethernet Netzwerk

durch:

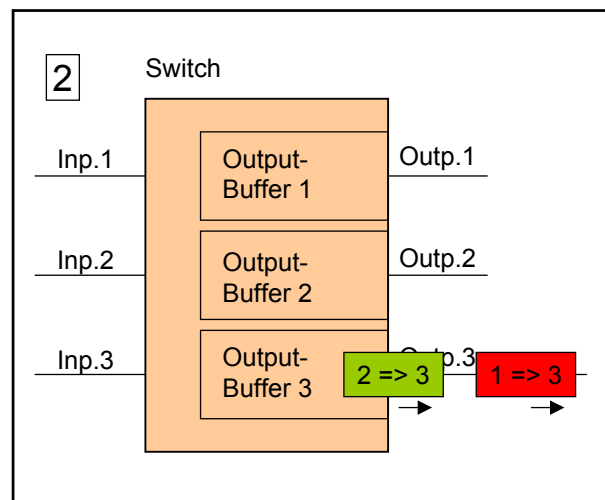
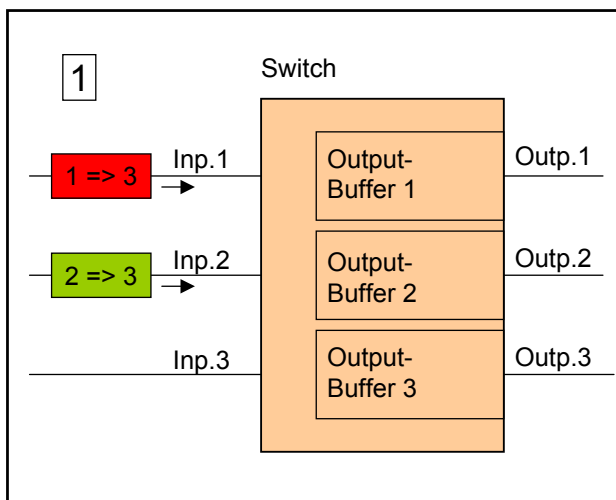
- Verwendung von Switches
- Betriebsart Vollduplex



Bleibendes Problem: Queuing

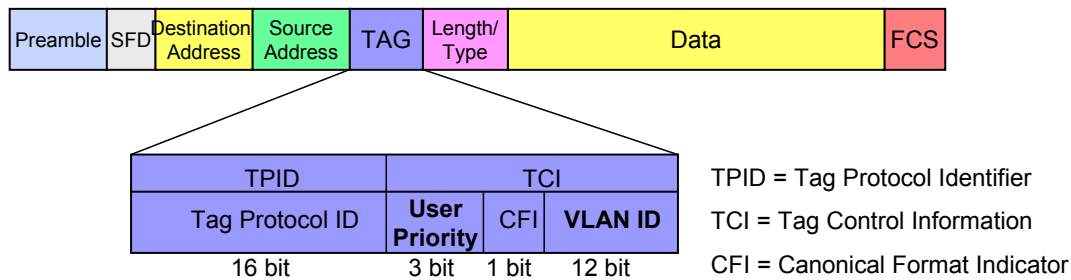


# Queuing



# Priorisierung nach IEEE 802.1p

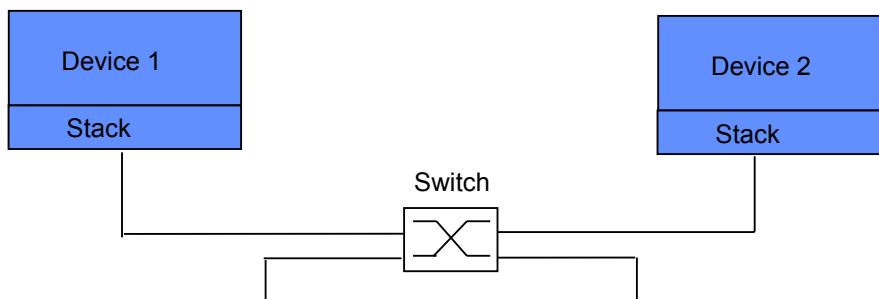
- zusätzliches Tag Feld im Ethernet frame



## Typische Ethernet TCP/IP Verzögerungszeiten

- Übertragungszeit:  $\sim 120\mu\text{s}$  (1522Byte, 100 MByte)
- Stack delay:  $\sim 200\mu\text{s}$
- Switch delay:  $\sim 10\mu\text{s}$

### Typische Architektur:



# Echtzeit – Determinismus

Der Bedarf nach Echtzeitfähigkeit leitet sich aus der Steuerungsaufgabe ab – *Bei Nichteinhaltung kann mechanischer oder schlimmstenfalls menschlicher Schaden eintreten!*

Ist ein System unter allen Umständen in der Lage, alle zeitlichen Anforderungen in Bezug auf eine bestimmte Applikation zu erfüllen, dann ist es bezogen auf diese Anwendung *echtzeitfähig*.

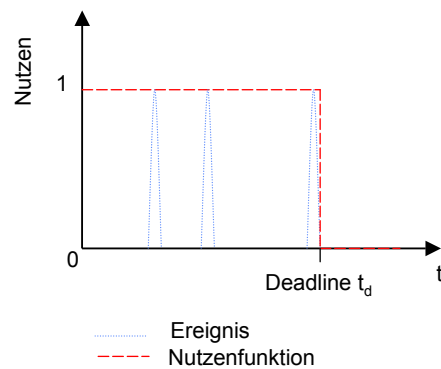
*Determinismus* beschreibt die genaue Vorhersagbarkeit des (zeitlichen) Verhaltens eines Systems.



# Echtzeitanforderungen von Anwendungen

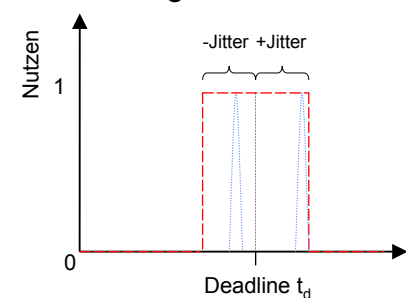
Zeit-Nutzenfunktion bei Forderung von:

Rechtzeitigkeit



• Deadline = Ausführungsdeadline

Gleichzeitigkeit



• Deadline = Ausführungszeitpunkt



# Powerlink

- Kollisionsfreiheit durch zyklische Kommunikation
- Umgehung von TCP/IP
- Slot Communication Network Management (SCNM): Zeitscheibenverfahren
- Master - Slave Architektur
- Basis ist Fast Ethernet (IEEE 802.3u)
- typische Zykluszeit: 400µs
- maximaler Netzwerkjitter: < 1µs
- Topologie: Stern oder Baum mit max. 10 Hubs (Switches sind nicht empfohlen)
- MAC-Adresse ist *immer* 00-60-65-00-49-XX, XX von 0 bis 255  
X=0: Manager, X=254: Special Services, X=255: Broadcast



# Powerlink

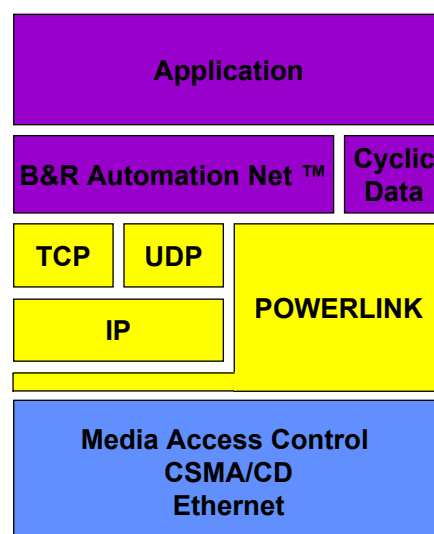
Vier Zeitscheibenarten im Echtzeitbetrieb:

Start Period – Synchronisationssignal vom Master

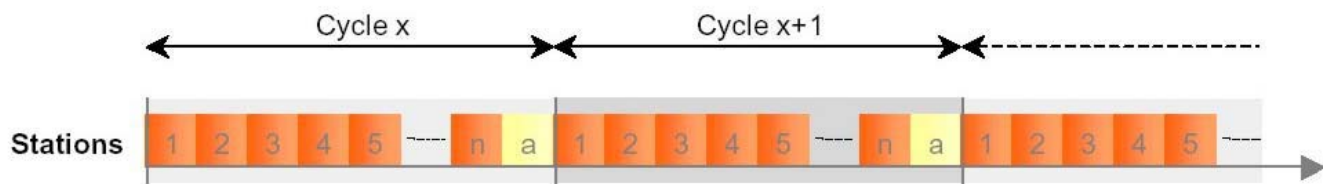
Cyclic Period – Zyklischer Datenverkehr aller Stationen

Asynchronous Period – Azyklischer (nicht Echtzeit) Datenverkehr (z.B.: TCP/UDP)

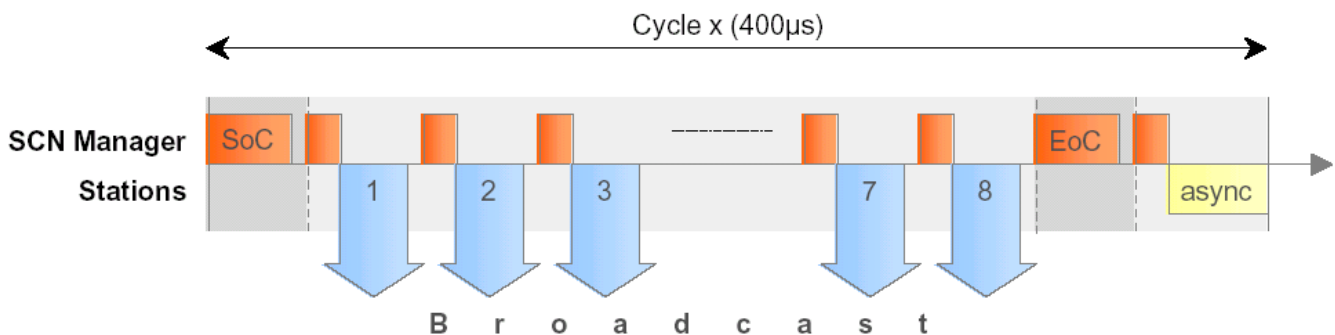
Idle Period – Kein Datenverkehr, beenden der Zeitscheibe



# Powerlink-Zyklus



# Powerlink-Zyklus im Detail



## Ethernet Powerlink Standardization Group

- Mitglieder: Bernecker + Rainer (B&R), Hirschmann, Lenze, Kuka, Zürcher Hochschule Winterthur (ZHW)
- Deutschsprachig orientiert (zur Zeit)
- Protokoll: Powerlink
- Zur Zeit Konsortium, kein Verein
- Zertifizierungsstelle / Kompetenzzentrum für Powerlink: ZHW, Institut für Mechatronische Systeme (Prof. Müller)
- Homepage: [www.ethernet-powerlink.org](http://www.ethernet-powerlink.org)



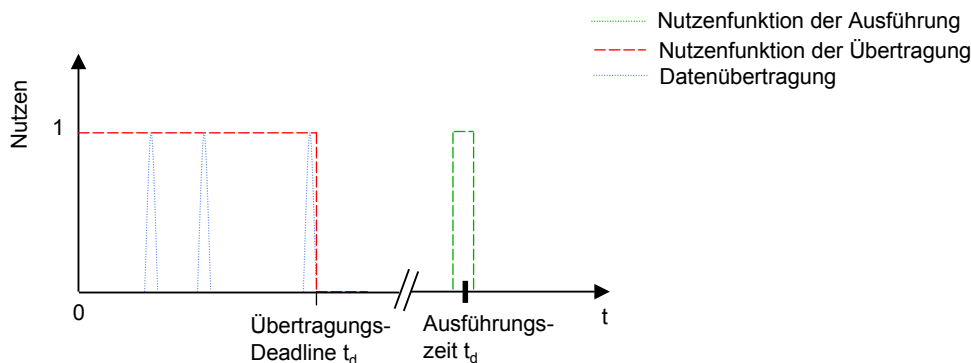
## Powerlink - Entwicklung

- Powerlink war ursprünglich ein Produkt von B&R
- Öffnung durch Gründung der EPSG ist erfolgt
- White Paper spezifiziert Layer 2b-4 (Auf der Homepage erhältlich)
- Erweiterung von Powerlink durch Applikationsprotokolle
- Anbindung an IEEE 1588





# Entkopplung von Kommunikation und Ausführung



- Synchronisation durch synchronen Uhren



# IEEE 1588 Precision Clock Synchronization Protocol for Networked Measurement and Control Systems

- Grundidee: Verwendung von Zeitstempeln
- Synchronisation von Echtzeit-Uhren im Sub-mikrosekundenbereich in Komponenten eines vernetzten und verteilten Mess- bzw. Steuerungssystems
- Vorgesehen für Industrielle Automation
- nicht beschränkt auf Ethernet – P1588 spezifiziert aber eine Implementierung auf Ethernet
- Einfache Installation ohne Administrationsaufwand
- Unterstützt Heterogene Systeme mit Uhren unterschiedlichster Präzision
- Geringer Ressourcenbedarf bezüglich Netzwerk und Host
- Mit entsprechender Hardware Synchronität  $<1\mu\text{s}$



## Status P1588

- IEEE Bestätigung September 2002
- IEEE Veröffentlichung November 2002
- IEEE Standard No. 1588-2002,  
<http://ieee1588.nist.gov/> oder  
<http://standards.ieee.org/catalog/ordering.html>
- List Price: \$ 90.00  
IEEE Member Price: \$72.00



## Vergleich mit anderen Protokollen

- P1588: Entworfen für Gruppen mit relativ stabilen Komponenten die lokal im Netz liegen.
- NTP: (Network Time Protocol, RFC 1305).  
Entworfen für Autonome Systeme die über einen weiten Bereich verteilt sind.
- GPS: (Global Positioning System): Entworfen für Autonome und sehr weit verteilte Systeme.



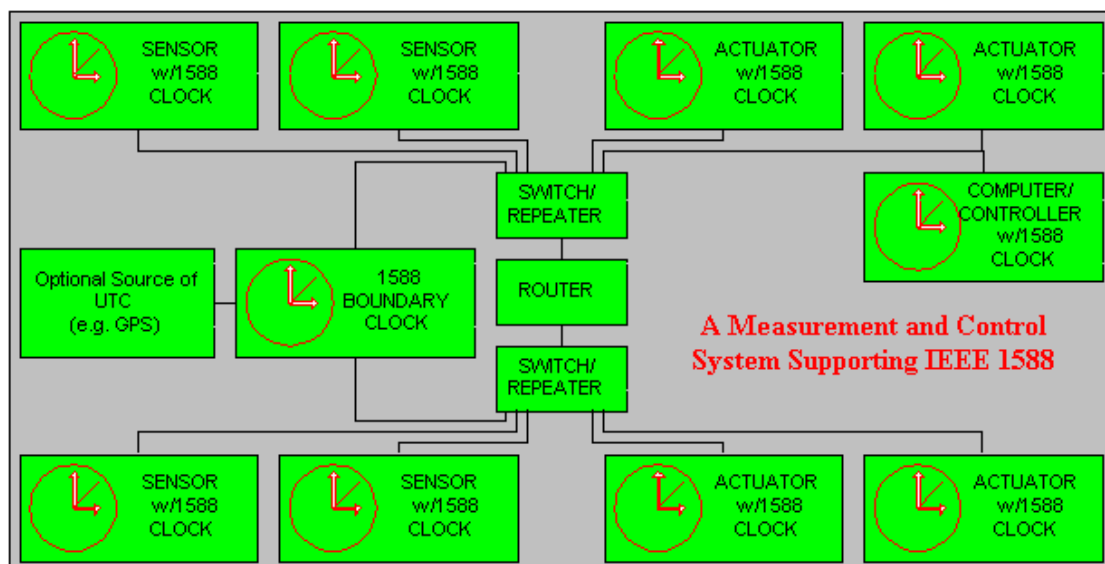
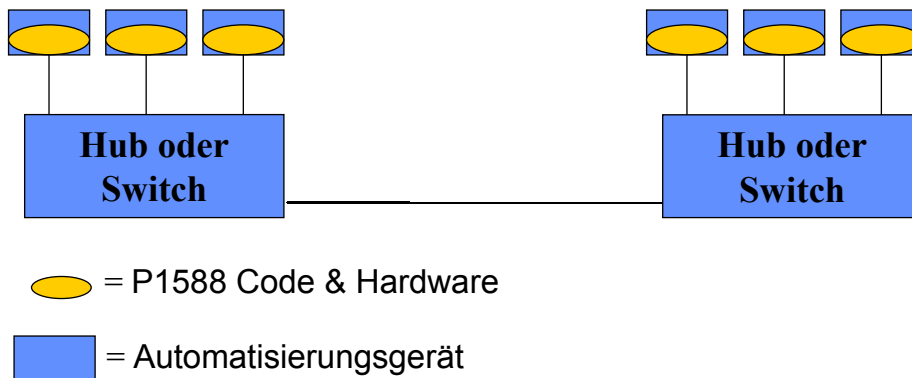
	P1588	NTP	GPS
Ausdehnung	Wenige Sub-Netze	Wide area	Wide area
Kommunikation	Network	Internet	Satellit
Genauigkeit	Sub-Mikrosekunden	Wenige Millisekunden	Sub-Mikrosekunden
Stil	Master/slave	Peer ensemble	Client/server
Resources	Geringe Bandbreite und geringer Rechenaufwand	Mäßige Bandbreite und mäßiger Rechenaufwand	Mittlerer Rechenaufwand



	P1588	NTP	GPS
Latenz Korrektur	Ja	Ja	Ja
Protokoll definiert Security	Nein	Ja	Nein
Administration	Selbstorga.	Konfiguriert	N/A
Hardware nötig?	Für hohe Genauigkeiten	Nein	Empfänger
Update interval	~2 Sekunden	Variiert	~1 Sekunde



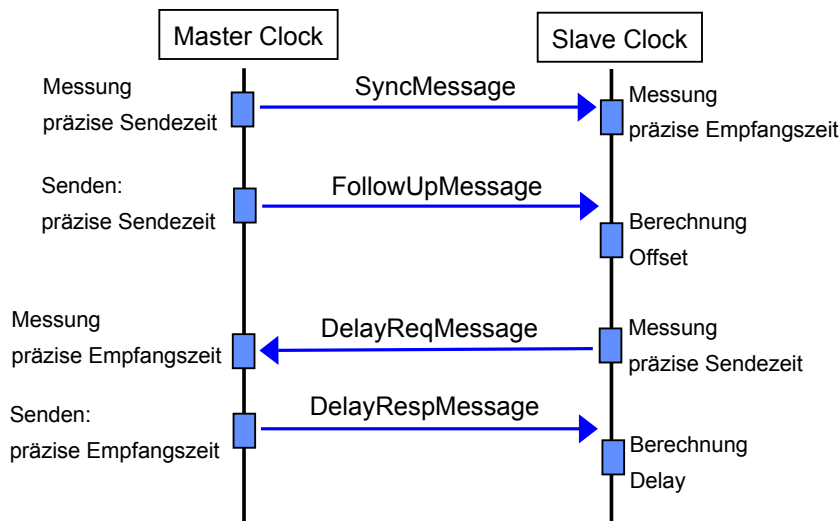
# P1588 Single Subnet Topologie



- Router muss IEEE 1588 Messages blockieren
- Die Boundary Clock ist der Standard für Timetransfer zwischen Sub-Netzen



# P1588 Messages zur Uhrensynchronisation



## JetSync – Grundlagen

- Clock synchronization in einem Ethernet TCP/IP Netzwerk
- Time stamp erfolgt im Ethernet driver
- Statistischer Algorithmus minimiert den Transfer-Jitter
- Protokoll für den asynchronen Datenaustausch ist noch nicht spezifiziert
- Ein optimierter Stack für den zeitkritischen Datenaustausch

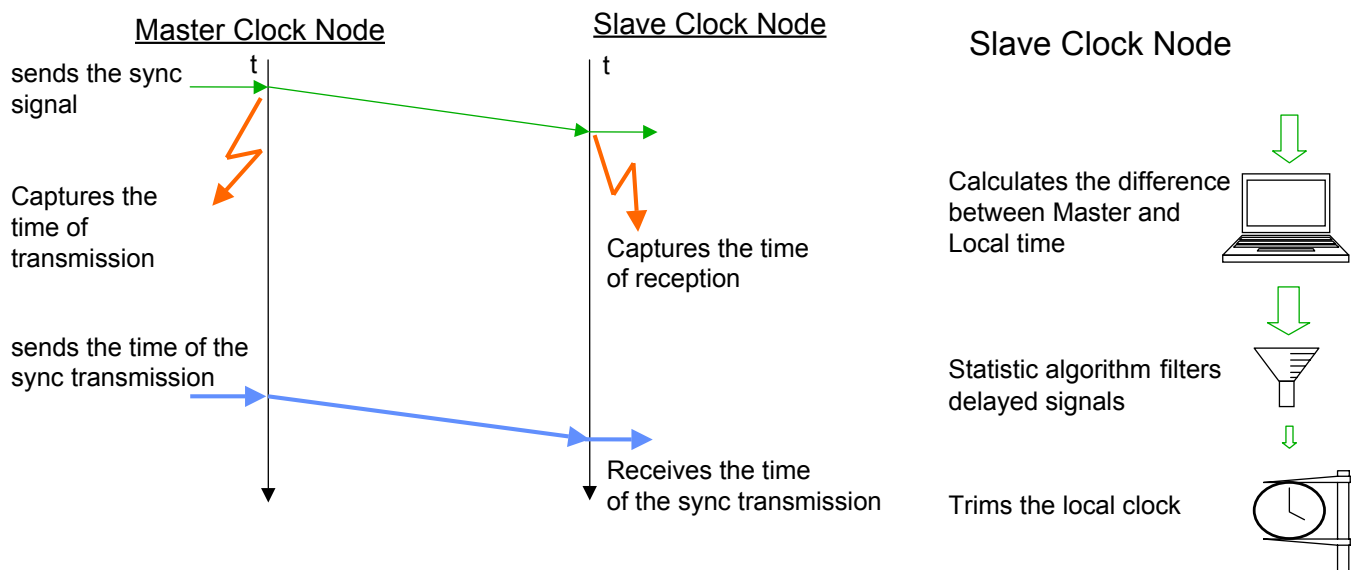


# JetSync - Eigenschaften

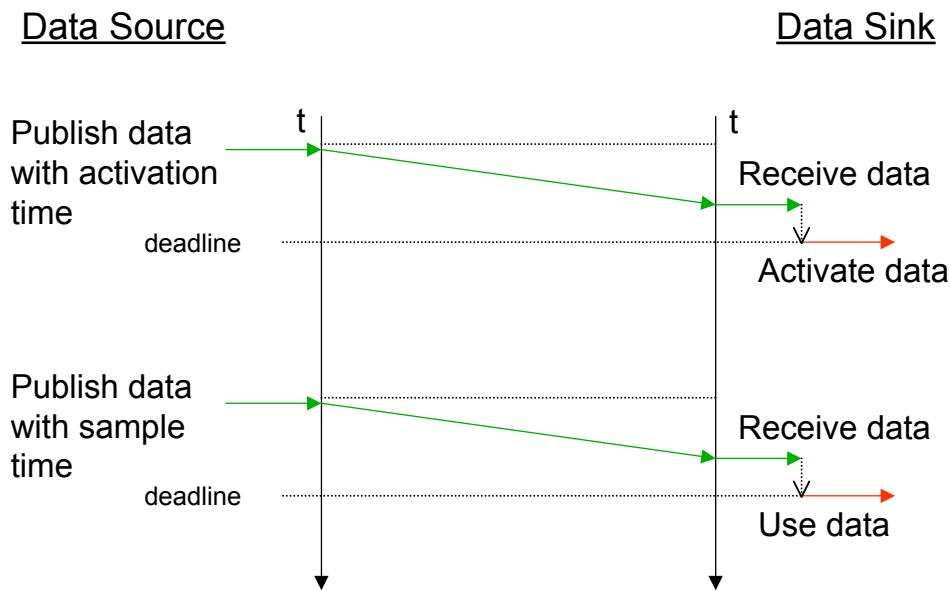
- Beliebige Topologien
- Standard-Komponenten sind einsetzbar
- Abgegrenztes Sub-Netz



# Prinzip der Uhrensynchronisation



# Data Transfer

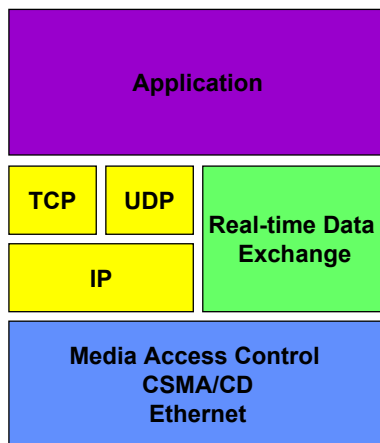


## Schutz gegen Überlast:

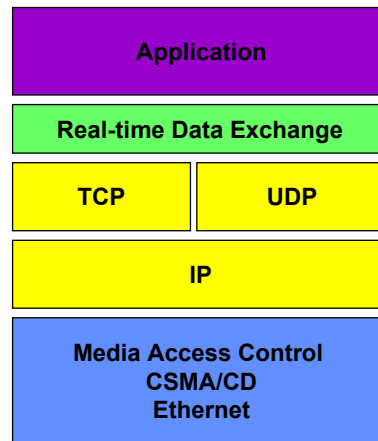
- Synchronisiertes Sub-Netz abgegrenzt durch Router
- Switch mit Broadcast limitation
- Prioritäten laut IEEE 802.1q
- Bandbreitenbegrenzung für zusätzlichen Verkehr



# Echtzeit Architekturen



Ersatz oder Erweiterung der Layer 3&4  
Profinet, Powerlink, Beckhoff



JetSync, IDA, Ethernet/IP,  
P1588, ModbusTCP



## Zusammenfassung

- Ethernet in der Fertigung ist nicht nur ein weiteres Bussystem. Es ermöglicht einerseits eine Vertikale Integration, andererseits ist es geschaffen für verteilte Systeme.
- Es wird nicht nur ein „Automatisierungsprotokoll“ geben, sondern mehrere
- Die Anwendbarkeit im Bereich „Weiche Echtzeit“ ist bereits gegeben
- Herstellerspezifische Lösungen für „Harte Echtzeit“ kommen derzeit an den Markt (Powerlink, Beckhoff, JetSync)
- ProfiNet um Echtzeitanteil erweitert
- Ethernet/IP wird eventuell um Synchronisationsmechanismus erweitert
- IDA optimiert den TCP/IP-Stack
- P1588 ist groß im Kommen
- Sicherheitsanforderungen müssen auf jeden Fall berücksichtigt werden
- IAONA steht als unabhängige Informationsplattform für alle zur Verfügung



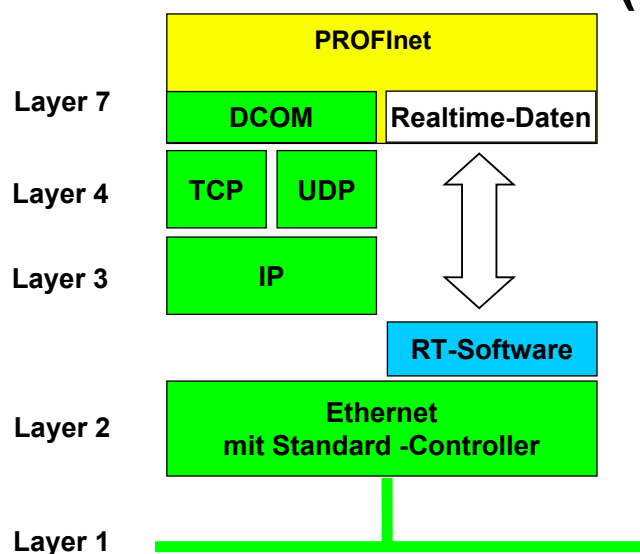


## Zusatzfolie: Wer macht es wie?

Beckhoff:	Umgehung TCP/IP Stack
Ethernet/IP:	Applikationsprotokoll, optimierter Stack
IDA:	Applikationsprotokoll, optimierter Stack
JetSync:	Uhren-Synchronisation
Powerlink:	Umgehung TCP/IP / zykl. Kommunikation (Zeitscheibenverfahren)
ProfiNet:	Applikationsprotokoll / Umgehung TCP/IP



## Zusatzfolie: ProfiNet – Echtzeitkommunikation (V2.0)



Neu in V2.0: optimierter Kommunikationskanal für Echtzeitdaten



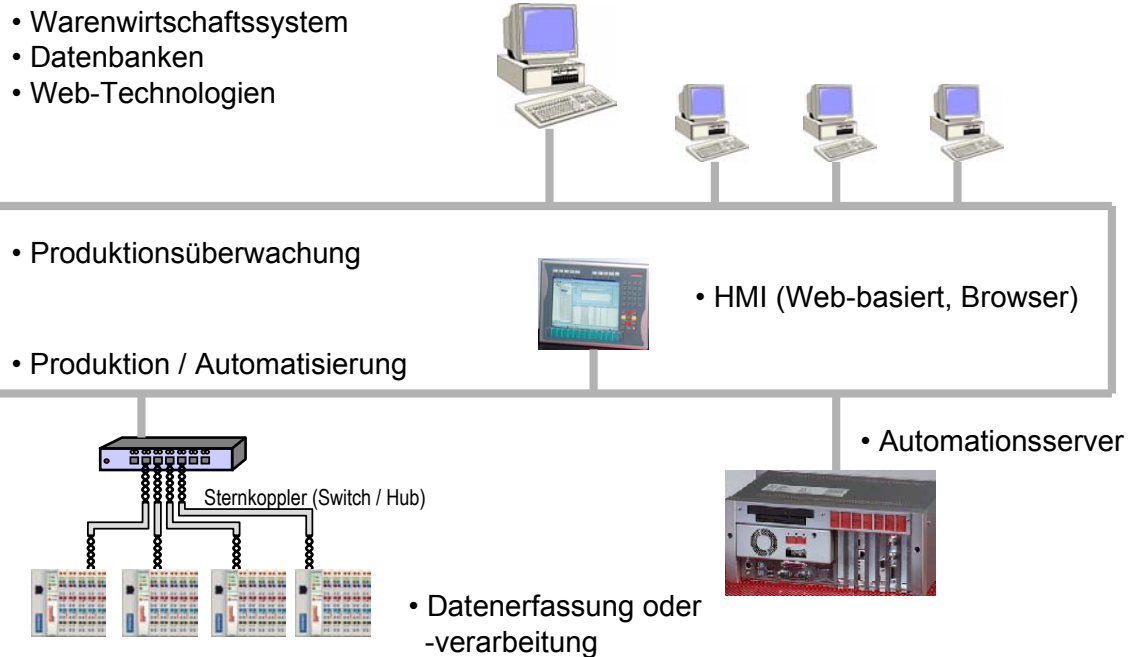
## Agenda

- Vertikale Integration mit Ethernet in der Automatisierung
- Ethernet mit Standardprotokollen (TCP/IP, UDP, ...)
  - Protokolleigenschaften / Kollisionsproblematik
  - Stacklaufzeiten
  - Switched Ethernet
  - Applikationen für Standard Ethernet
- Realtime Ethernet
  - B&R Powerlink
  - Beckhoff Realtime Ethernet

## Vertikale Integration mit Ethernet

- Ein Netzwerk vom Sensor bis zum Warenwirtschaftssystem
  - Einheitliche Kommunikation
  - Bekannte Schnittstellen
  - Plattformunabhängig (Protokollstacks in den meisten Betriebssystemen integriert)
  - Alle (Produktions-)daten unternehmensweit verfügbar
  - Einheitliche Netzwerkpysik → einheitliche Installation

## Vertikale Integration mit Ethernet



## Vertikale Integration mit Ethernet

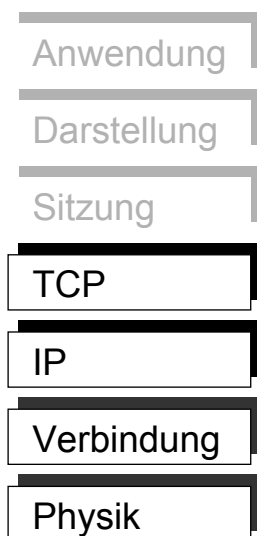
- Technologische Anforderungen werden in erster Linie durch die Applikation bestimmt
  - Zykluszeit
  - Datenmenge
  - Datendurchsatz
  - Determinismus / Echtzeitfähigkeit
  - Zyklische Kommunikation für Prozeßdaten
  - Azyklische Kommunikation für Parameterdaten
  - Ereignisgesteuerte Kommunikation
  - Räumliche Verteilung
- Applikationsbeispiele:
  - Gebäudeautomatisierung
  - Temperaturregelung (z. B. Extruder)
  - Positionsregelung zentral (schnelle Hydraulikregelung)
  - Positionsregelung dezentral (sehr schnelle el. Servos, z. B. Verpackungsmaschinen)

## Ethernet mit Standardprotokollen



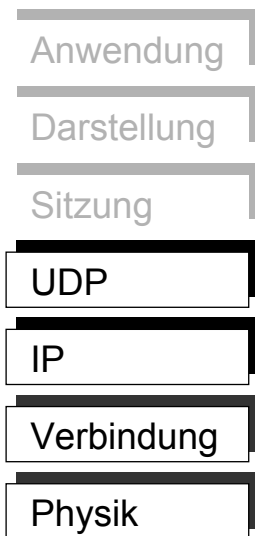
- Ethernet verwendet ein CSMA/CD Verfahren
  - Teilnehmer horcht am Bus, ob Leitung frei (Carrier Sense (CS))
  - Kanal frei → Daten senden
  - Kollisionserkennung (Collision Detect) beim gleichzeitigen Senden mehrerer Teilnehmer (Multiple Acces (MA))
  - Erneutes Senden nach zufälliger Wartezeit
- Kein Echtzeitverhalten ohne Zusatzmaßnahmen erreichbar

## Ethernet mit Standardprotokollen – TCP/IP



- Verbindungsorientiertes Transportprotokoll
  - Erkennung von Datenverlusten
  - Erkennung von fehlerhaften Daten
  - Fehlerbehebung
  - Relativ lange Stacklaufzeiten
- Nutzt die Dienste der Verbindungsschicht ohne Ergänzungen hinsichtlich „Echtzeitkonformer Busarbitrierung“
  - Kollisionsproblematik

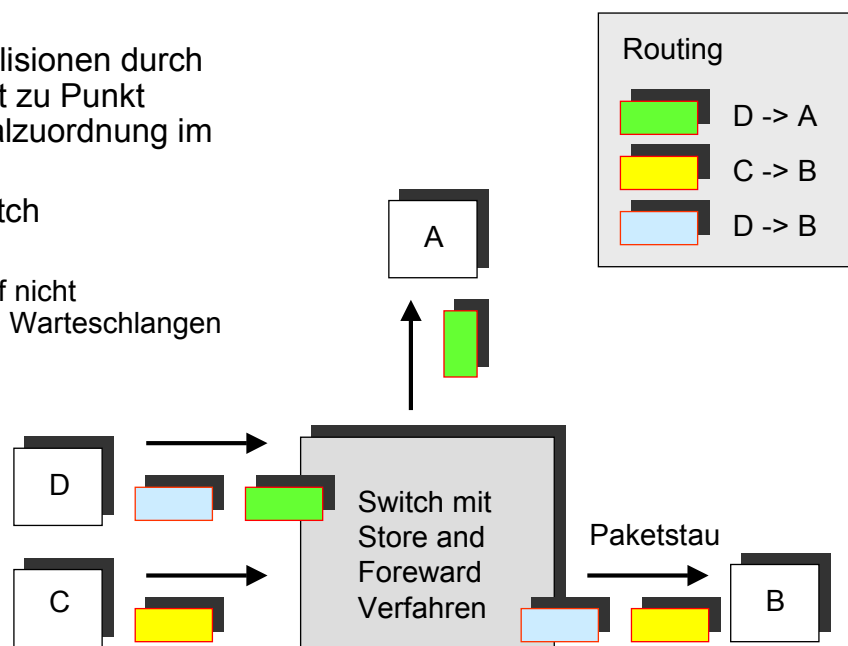
## Ethernet mit Standardprotokollen – UDP/IP



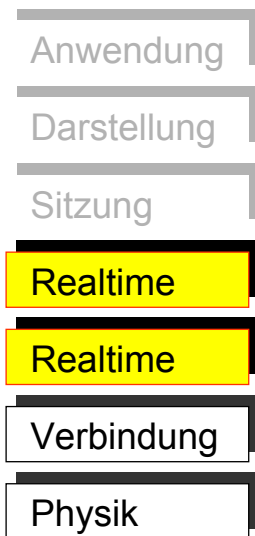
- Verbindungsloses Transportprotokoll
  - Fehlererkennung
  - Keine Fehlerbehebung, fehlerhaftes Paket wird verworfen
  - Vorteil: Kurze Stacklaufzeiten
- Nutzt die Dienste der Verbindungsschicht ohne Ergänzungen hinsichtlich „Echtzeitkonformer Busarbitrierung“
  - Kollisionsproblematik

## Echtzeitverhalten durch Kollisionsfreiheit – Switched Ethernet

- Vermeidung von Kollisionen durch Schaffung von Punkt zu Punkt Verbindungen (Kanalzuordnung im Switch)
- Latenzzeiten im Switch
  - Echtzeit erzielbar
  - Geschwindigkeit of nicht ausreichend durch Warteschlangen im Switch

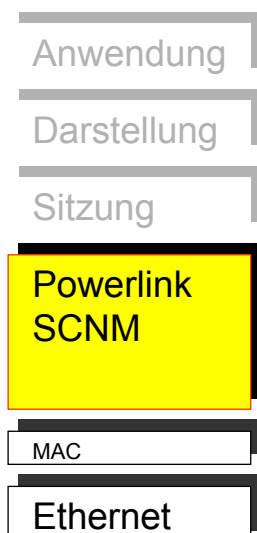


## Echtzeitverhalten durch Echtzeit-Protokolltreiber



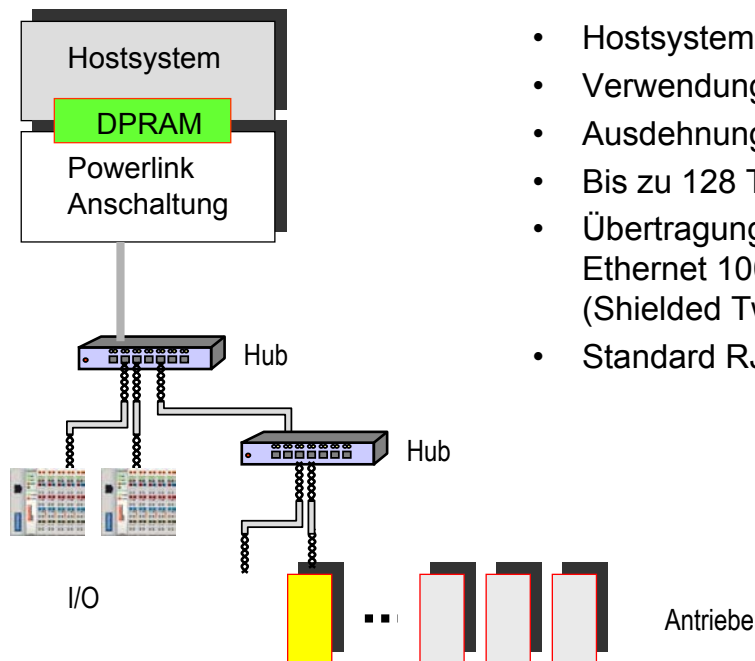
- Austausch der „Middleware“ TCP bzw. UDP sowie IP durch geeignete Protokolltreiber
  - Protokolltreiber regelt Buszugriff
  - Kollisionen werden vermieden, da zu einem bestimmten Zeitpunkt immer nur ein Teilnehmer das Zugriffsrecht auf das physikalische Medium besitzt
- Zyklische, deterministische Aktualisierung von Prozeßdaten im Submillisekundenbereich
- Azyklische Daten (Parametrierung, Diagnose, ...) im TCP/IP-Format
- Übertragung von Standard TCP/IP-Telegrammen

## B&R Powerlink



- Austausch der „Middleware“ TCP bzw. UDP sowie IP durch ein „Slot Communication Network Management“
  - Datenverkehr in vorgegebenen Zeitschlitzen je Teilnehmer à la SERCOS
  - Slot für azyklische Kommunikation auf Basis TCP/IP (fragmentiert über Powerlink)
  - Modus für Kommunikation mit unfragmentierten TCP/IP Frames
- Realisierung der Powerlink Anschaltung als intelligente Einteckkarte mit DPRAM

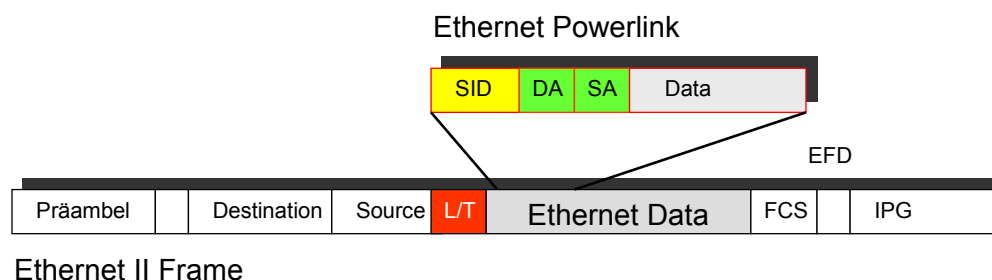
### Powerlink Topologie



- Hostsystem mit Powerlink Anschaltung
- Verwendung von bis zu 10 Hubs
- Ausdehnung: 100 Meter bei 100 Base-T
- Bis zu 128 Teilnehmer
- Übertragungsmedium: Standard Fast Ethernet 100 Mbit/s mit Cat5e (Shielded Twisted Pair)
- Standard RJ45 Anschlußstecker

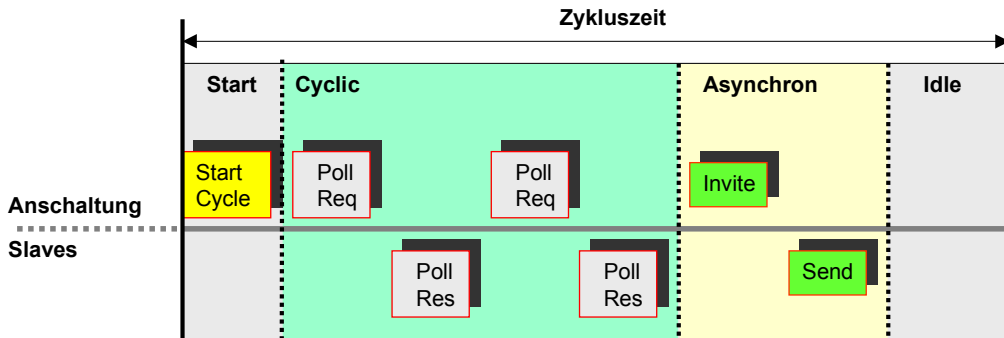
### Powerlink Telegrammstruktur

- Ethertype zur Identifikation eines Powerlink-Frames bzw. des Protokolltyps (TCP/IP, NetBEUI, Powerlink)
- Serice Identifier zur Auswahl des Powerlink Dienstes
  - Start of Cyclic
  - End of Cyclic
  - PollReq
  - PollRes
  - AsyncInvite
  - AsyncAckNack
- Powerlink Quell- und Zieladresse



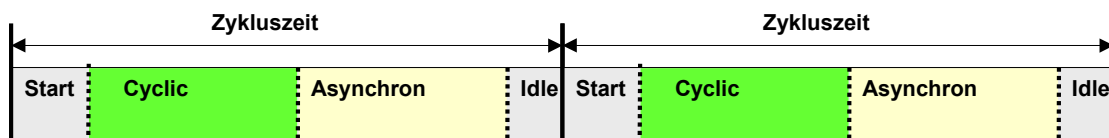
## Powerlink Protokollstruktur

- Powerlink Manager (Anschaltung) berechnet Zeitschlitz für Powerlink Slaves (Controller)
- Powerlink Manager pollt die Slaves (PollReq)
- Slaves senden Prozessdaten (PollRes)
- Zeitschlitz für Azyklische Daten (fragmentiertes TCP/IP)
  - Sendeberechtigung erteilen (Invite, nur Master)
  - Daten senden (Send, Master + Slaves)



## Powerlink zyklische Daten

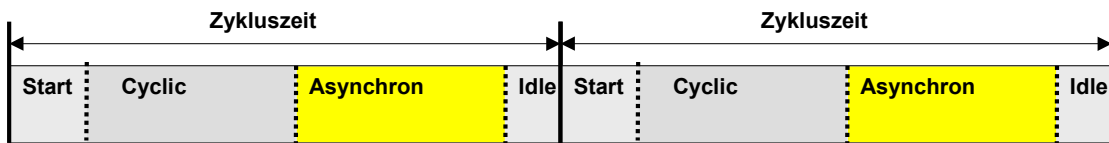
- Start of Cyclic-Frame ist die Zeitbasis für die Kommunikation
- Alle weiteren Frames sind ereignisgesteuert und werden lediglich überwacht (Timeout)
- Zykluszeitverletzungen sind kein regulärer Betriebszustand → Telegramme werden verworfen
- Nur der Master kann einen Poll-Req (zielgerichtet) an eine Station (Slave) senden
- Poll Response ist ein Broadcast Telegramm und kann von allen Stationen empfangen werden
  - Betriebsart Master/Slave: Master schickt Output-Daten per Poll-Req, Slave schicken Input Daten als Poll-Res
  - Betriebsart gemäß Kommunikationsbeziehung nach Publisher / Subscriber Modell: Verteilte Intelligenz, Busmanager fungiert rein als Taktgeber für den Synchronisationstakt



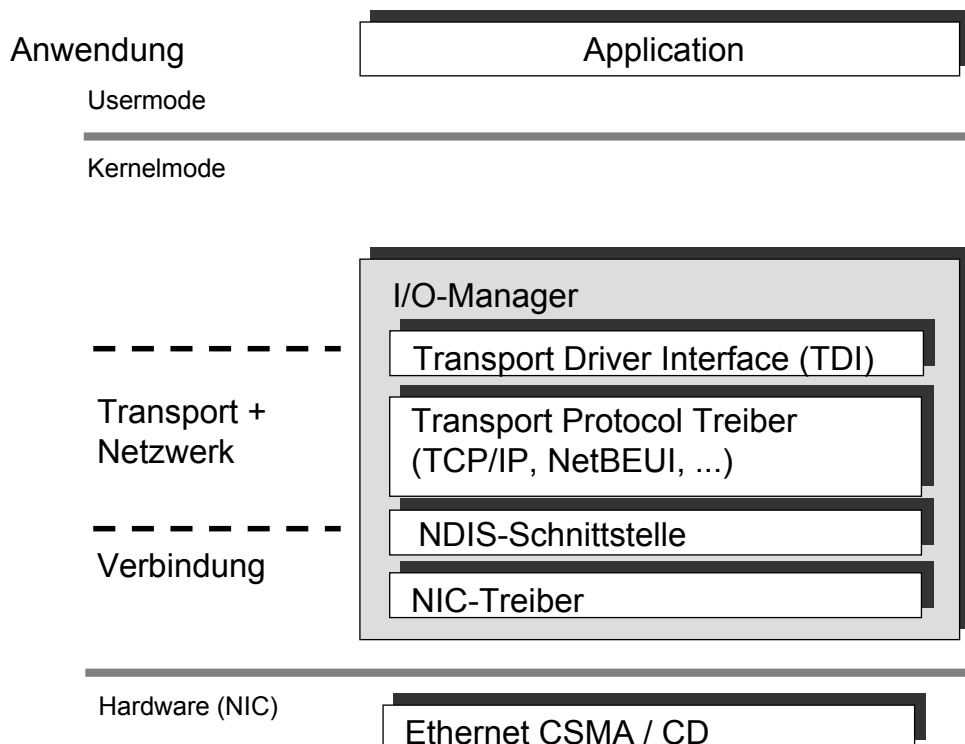


## Powerlink azyklische Daten

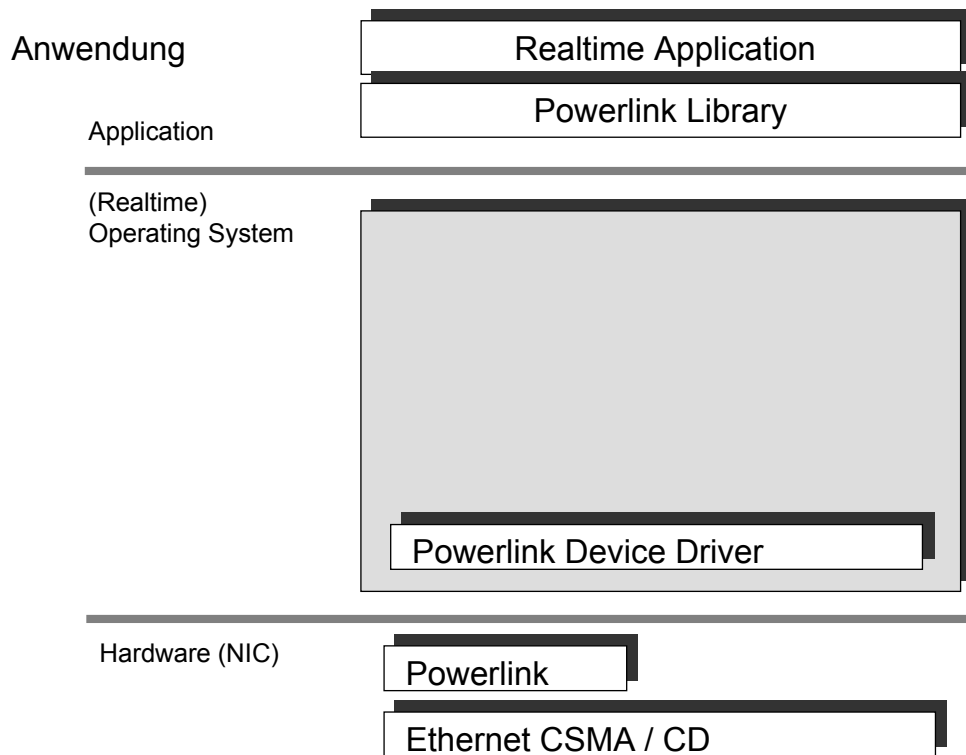
- Restzeit nach Bearbeitung der Echtzeitdaten wird für azyklischen Datentransfer benutzt
- Busmanager erteilt auch hier die Zuteilung der Sendeberechtigung, wenn ein Slave asynchrone Telegramme senden möchte (Anforderung der Sendeberechtigung im Salve Poll Response)
- Busmanager wählt aus allen anstehenden Sendeanforderungen für asynchrone Telegramme eine aus (prioritätsgesteuert) und erteilt Sendeberechtigung per „Asynchron-Invite-Frame“
- Station darf anschließend per „Asynchron-Send“ azyklische Daten senden



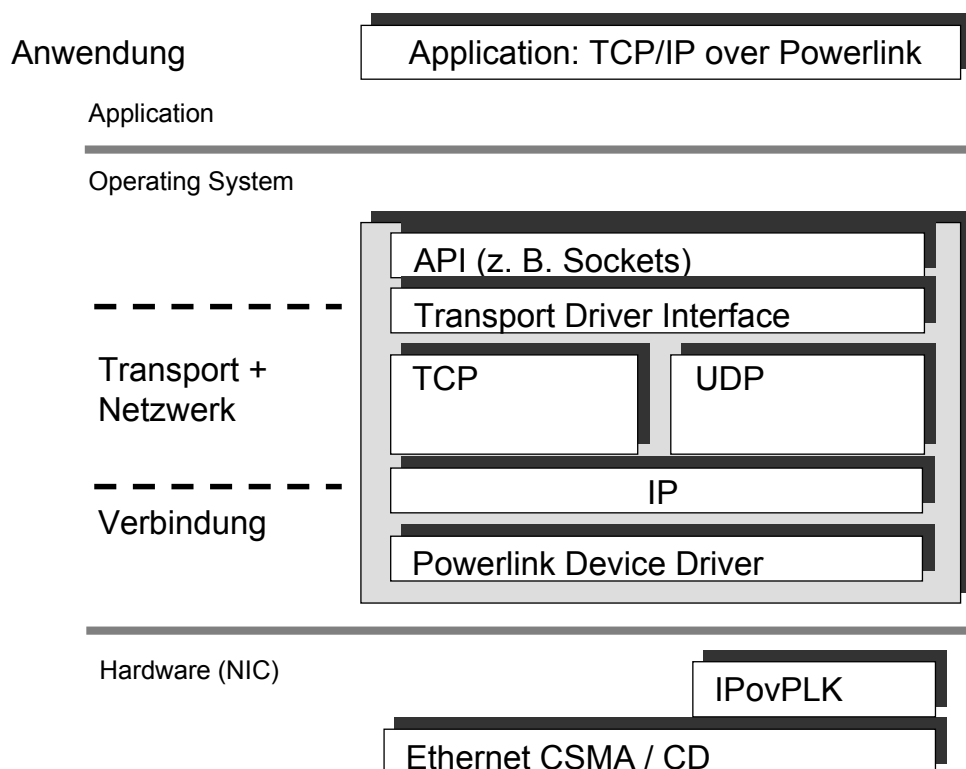
## Powerlink im OSI Schichtenmodell



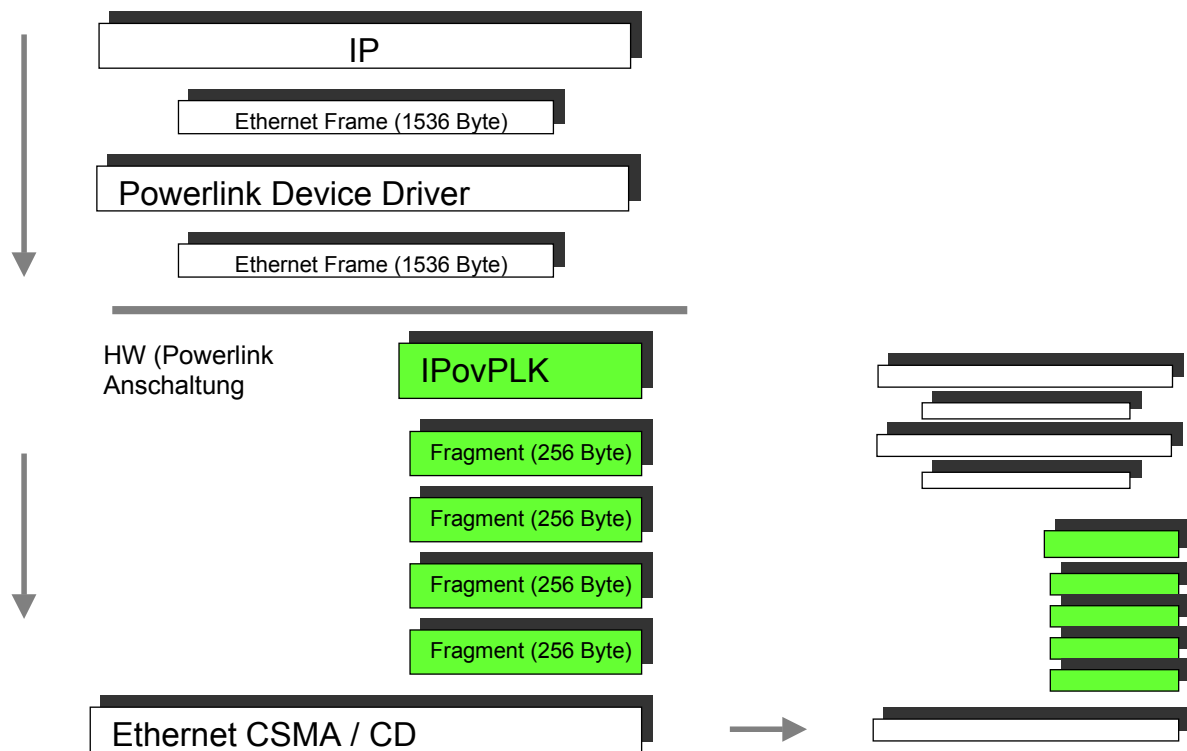
## Zyklische Daten über Powerlink



## Azyklische Daten: TCP/IP over Powerlink



## Sicherstellung der Echtzeit durch Fragmentierung



## Empfang beliebiger Ethernet Frames

- Powerlink Anschaltung muß in den Basic Ethernet Mode geschaltet werden
- Empfang beliebiger (unfragmentierter) TCP/IP Telegramme möglich
- Keine Powerlink-Übertragung und damit kein Realtime Ethernet mehr möglich

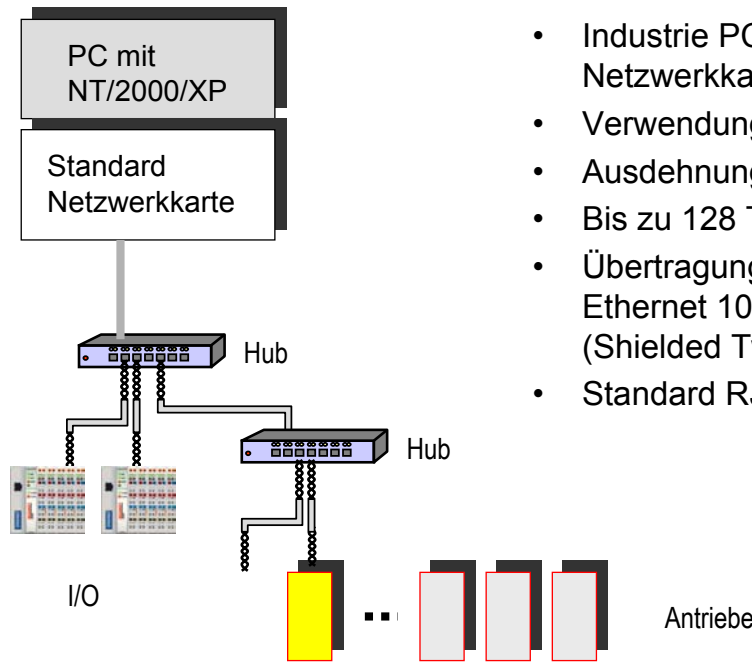
## Zusammenfassung

- Vorteile:
  - Nutzung von Standard Fast Ethernet als Datentransportmedium (Controller, Kabel, Stecker)
  - Dadurch kostengünstig (Installation) und sehr schnell (< 500 µs Zykluszeit bei 10 Stationen)
  - Intelligente Powerlink-Anschaltung stellt (im Powerlink-Mode) Echtzeitdatentransport für jedes Hostsystem sicher
  - Zyklischer Echtzeitdatentransport und azyklische Daten (fragmentierte Ethernet Frames) gleichzeitig möglich
- Nachteile
  - Ineffizientes Protokoll (Poll / Response), mangelhafte Ausnutzung der physikalischen Bandbreite, Zykluszeiten könnten wesentlich kürzer sein
  - Proprietäre Anschaltung, keine Standard Netzwerkhardware (Preis, Verfügbarkeit)
  - Empfang von Standard Ethernet Frames und Echtzeitbetrieb nicht gleichzeitig möglich

## Beckhoff Realtime Ethernet (RTE)

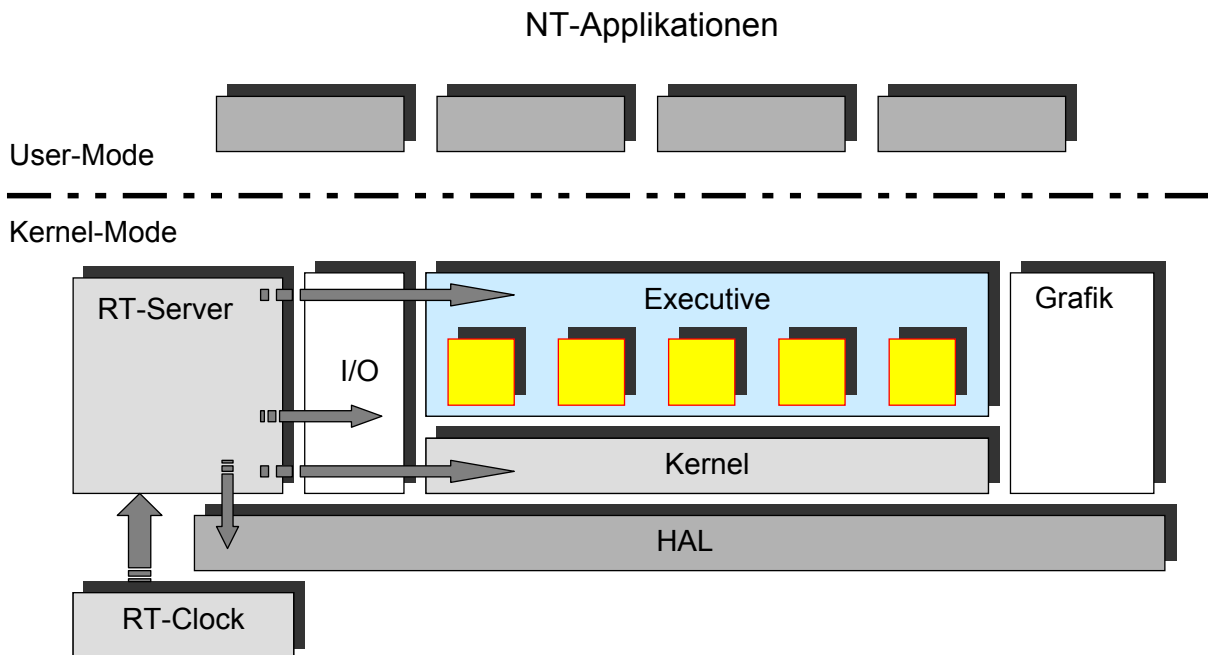
- Echtzeit Ethernet-Treiber auf Basis der TwinCAT Echtzeit-Erweiterung für Win2000/XP
  - Erweiterung des TWINCAT I/O-Treibers
  - NDIS-Miniport Treiber (für Ethernet Controller 8255x Intel)
  - NDIS-Protokoll-Treiber
- Nutzung von Standard Ethernet CSMA / CD als physikalisches Medium
- Nutzung einer Standard Netzwerkkarte als „Realtime-Ethernet-Anschaltung“
- Mehrere Transportprotokolle möglich
- Übertragung von Standard Ethernet Frames und Echtzeitbetrieb gleichzeitig möglich

### Beckhoff Realtime Ethernet Topologie



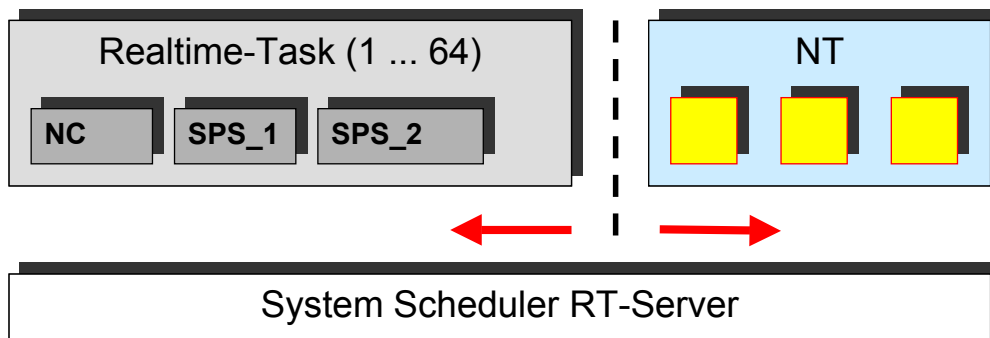
- Industrie PC mit Standard Netzwerkkarte
- Verwendung von bis zu 10 Hubs
- Ausdehnung: 100 Meter bei 100 Base-T
- Bis zu 128 Teilnehmer
- Übertragungsmedium: Standard Fast Ethernet 100 Mbit/s mit Cat5e (Shielded Twisted Pair)
- Standard RJ45 Anschlußstecker

### Echtzeitsystem für WinNT/2000/XP als Kernel-Treiber



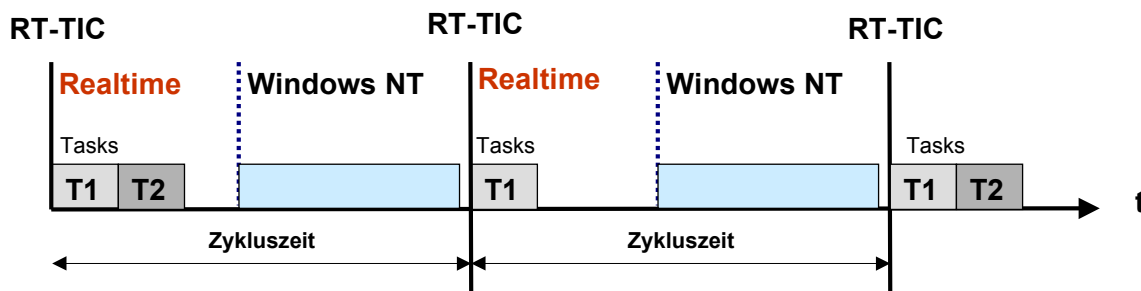
### Eigenschaften des Echtzeitsystems

- Preemptives Multitasking Echtzeitsystem, 64 Echtzeittasks
- Abarbeitung nach Zeitscheibenverfahren
- Tasks sind priorisierbar
- Verwaltung der CPU-Zeit durch den Realtime-Kernel
- Aufteilung der CPU-Zeit zwischen NT und Echtzeitsystem, einstellbar durch den Anwender
- NT-Systemdienste durch RT-System nutzbar, auch wenn NT nicht aktiv ist



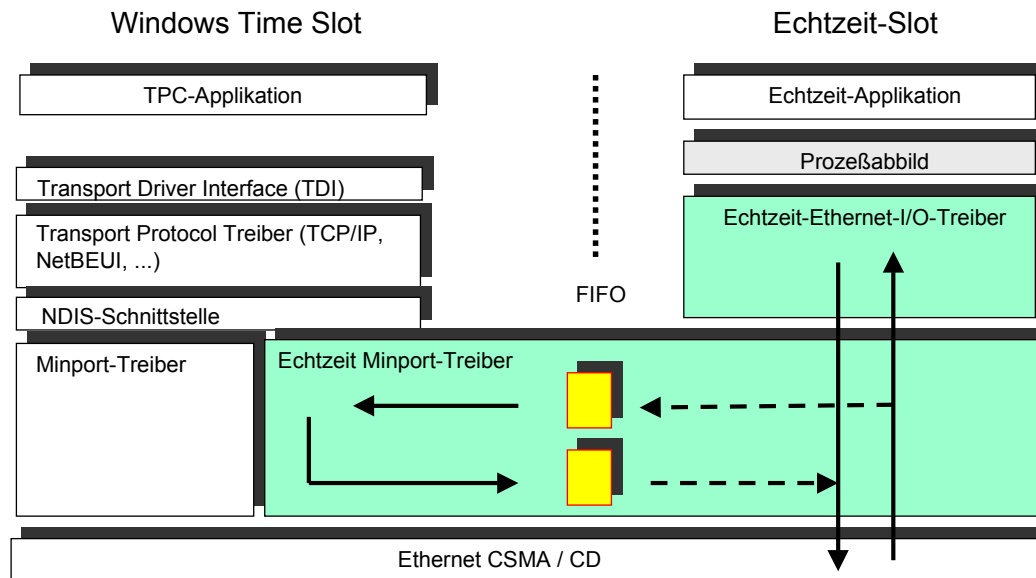
### Zeitverhalten – Echtzeitsystem

- Tasks synchronisieren sich auf Realtime Tic (RT)
- Verhältnis Echtzeit – NT wird vom Anwender konfiguriert
- Echtzeittasks werden zur Echtzeitkonfiguration von PC-Ressourcen (Netzwerkkarte benutzt)



## Echtzeitkonfiguration der Netzwerkkarte

- Erweiterung des Echtzeit I/O System um einen Echtzeit Ethernet Treiber
- Echtzeit-NDIS-Miniport Treiber als Schnittstelle zur Nichtezeit-Welt (Windows)

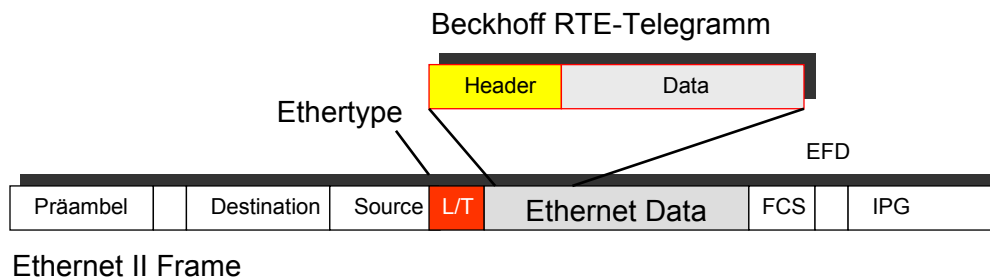


## Eigenschaften Beckhoff Realtime Ethernet (RTE)

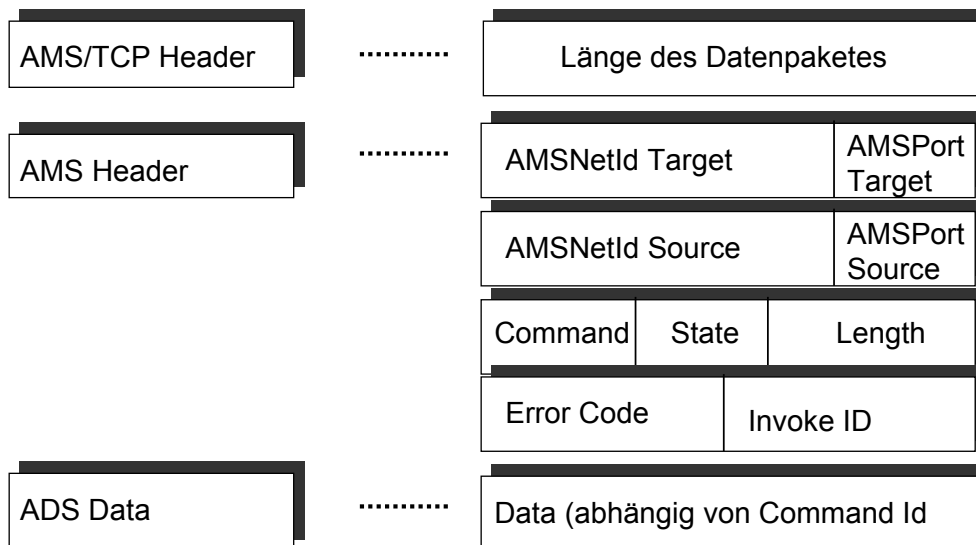
- Echtzeit Modus für den Ethernet Controller
  - Polling Betrieb des Controllers
  - Pufferung von TCP/IP-Frames in Sende und Empfangs-FIFOs
  - HW-Zugriffe durch Standard NDIS-Treiber werden unterbunden
- Übertragung von Echtzeitdaten im Echtzeit-Timeslot des überlagerten Echtzeitsystems (TwinCAT Realtime Kernel)
- Mehrere Protokolle für Echtzeitübertragung möglich
  - ADS
  - I/O (Prozeßdaten)
  - Netzwerkvariablen (Echtzeit PC zu PC Kommunikation)
  - FLB
- Übertragung von (im FIFO gepufferten) Standard TCP/IP Telegrammen im Windows-Slot des Echtzeit Schedulers nach Abarbeitung der Echtzeitdaten

## Beckhoff RTE Telegrammstruktur

- Ethertype 88A4 zur Identifikation eines RTE-Frames und Auswahl. des Echtzeit-Protokolltyps
  - ADS (Vernetzung von Steuerungen, Transportprotokoll für Online-Change, Programm Upload, -download usw.)
  - I/O
  - Netzwerkvariable (PC zu PC-Kommunikation)
  - FLB (hocheffizientes I/O-Protokoll)

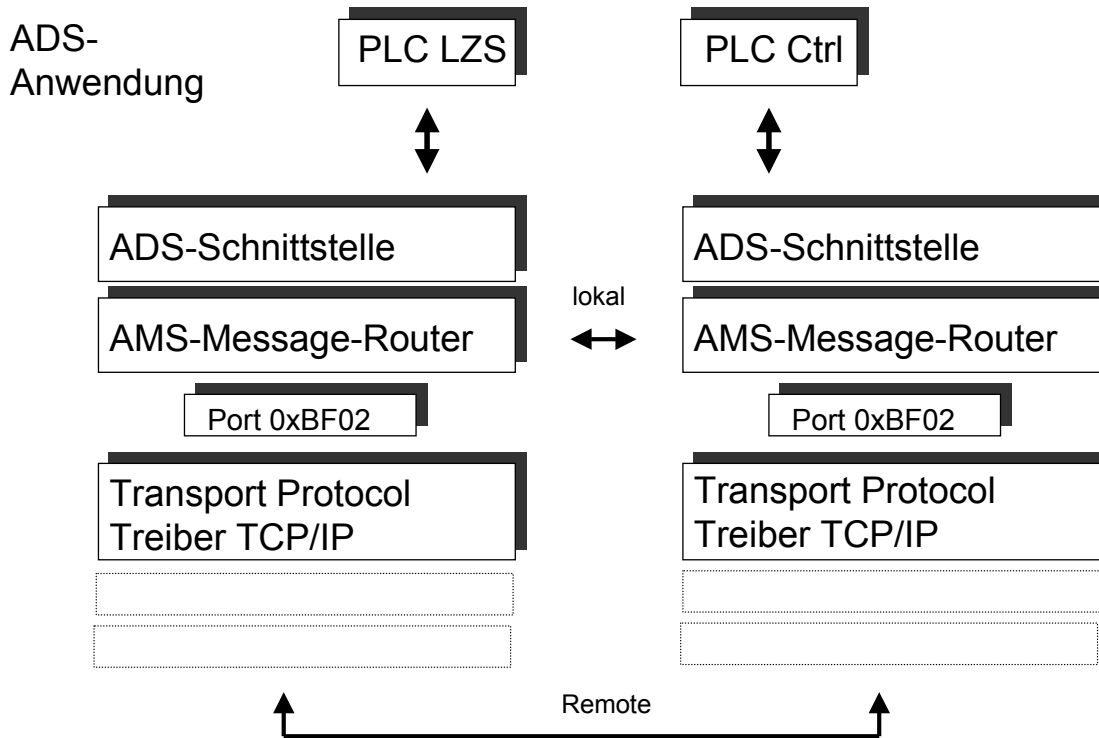


## AMS-Telegrammstruktur

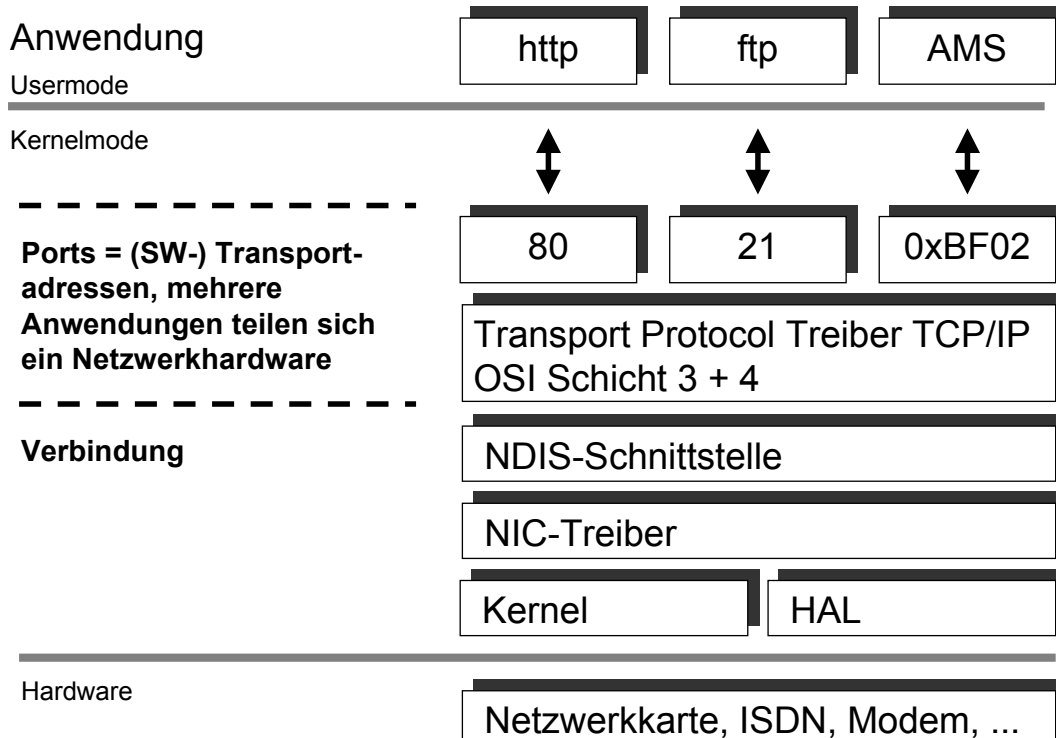




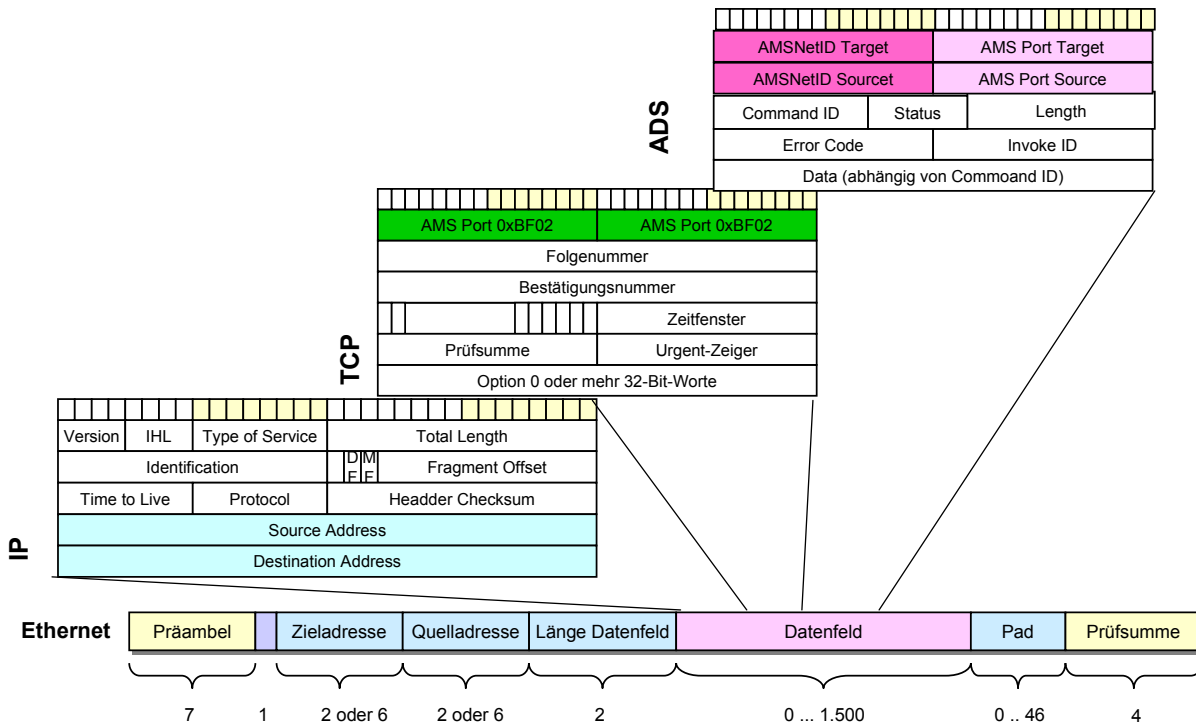
### AMS-Schichtenmodell



### ADS/TCP-Kommunikation in der Windows Architektur

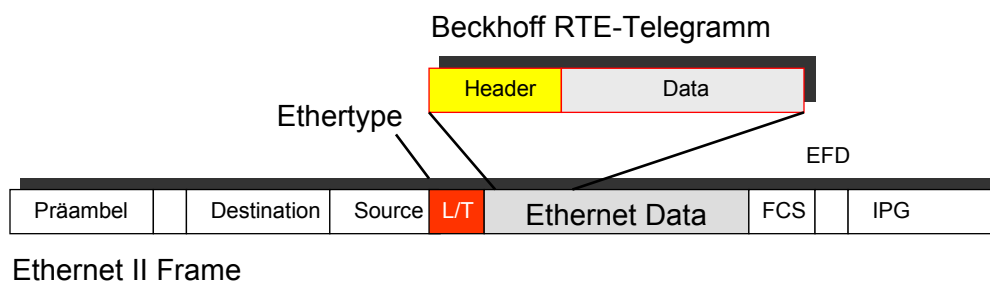


### Integration von ADS in ein TCP/IP Telegramm



### I/O-Protokollstruktur

- 32 Bit Header, danach direkt Input und Output Daten des entsprechenden Teilnehmers
- Abfrage aller Teilnehmer im Poll Request – Poll Response Verfahren

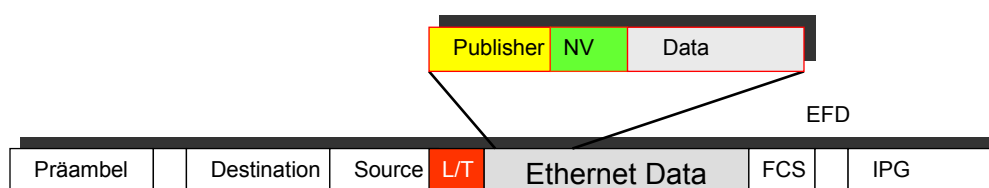


## Eigenschaften des Netzwerkvariablen Protokolls

- Versand der Netzwerkvariablen nach dem Publisher / Subscriber Modell
  - Broadcast
  - Multicast
  - Unicast
- Bidirektionale Kommunikation (Fullduplex) durch gegenseitiges Publishing
- Garantierte Antwortzeiten für Rechner-Rechner-Kommunikation via Ethernet im Bereich  $\leq 1$  ms
  - Vernetzung verketteter Anlagen (Handshaking)
  - Pressenstrassen
  - Schweißstrassen

## Netzwerkvariablen - Protokollstruktur

- Publisher Header
  - AmsNetId
  - Telegrammlänge (inkl. Daten)
  - Inkrementierender Zähler zur Erkennung verlorener oder doppelt ausgewerteter Frames
- NV Header
  - ID (Festlegung der Eigenschaften eine NV)
  - Hash
  - Length
  - Quality (Alter der Daten)
- Daten



Ethernet II Frame

## Zusammenfassung

- Vorteile:
  - Nutzung von Standard Fast Ethernet als Datentransportmedium (Controller, Kabel, Stecker), Kostenvorteile bei der Installation
  - Hocheffizientes Protokoll für I/O-Daten ermöglicht Zykluszeiten < 150  $\mu$ s
  - Nutzung von Standard Ethernet Netzwerkkarten
  - Zyklischer Echtzeitdatentransport und Standard TCP/IP gleichzeitig über dieselbe Netzwerkhardware möglich
  - Deterministische Rechner-Rechner-Kommunikation über Ethernet möglich
- Nachteile
  - Echtzeiteigenschaften des Realtime Ethernet hängen unmittelbar von der Qualität des verwendeten Echtzeit Schedulers bzw. Echtzeitbetriebssystems ab

# Kontrollierte Mitkopplung – Ein Beitrag zur Modelltheorie der Evolution

Gerd Nowack

Lehrstuhl für Datenverarbeitung, Fakultät für Elektrotechnik und Informationstechnik, Ruhr-Universität Bochum,  
IC 4/146, D-44780 Bochum [Nowack@etdv.ruhr-uni-bochum.de](mailto:Nowack@etdv.ruhr-uni-bochum.de)

## 1. Abstracts

Bei einem Evolutionsprozeß ist der Endzustand unbekannt. Er hängt ab von der Struktur des Systems und seinen Parametern, sowie von der Größe der Mit- und Gegenkopplung und der Eingangsgröße selbst. Der Verlauf des Evolutionsprozesses kann auf der Modellebene genau mit Hilfe stabiler, mitgekoppelter Systeme kontrolliert werden. Dazu sind besonders Wirtschaftsprozesse geeignet, da sie durch wirtschaftspolitische und volkswirtschaftliche Steuerungsmechanismen gezielt und erfolgreich beeinflusst werden können.

Nach Jahren des Nahe-Nullwachstums in Deutschland scheinen die Möglichkeiten der Wirtschaftssteuerung in Vergessenheit geraten zu sein. Die Folge ist ein weiterer, wirtschaftlicher Niedergang durch Untätigkeit und Kopfllosigkeit.

Anhand eines elektrischen Strukturmodells werden die Möglichkeiten der gezielten Steuerung mitgekoppelter Evolutionsprozesse gezeigt.

## 2. Einleitung

Evolutionsprozesse gibt es nicht nur in der Biologie, sondern auch in der Wirtschaft oder auch als Genetische Algorithmen in der Programmierung. Ihnen gemeinsam ist die Wirkung eines Auslesemechanismus, dessen Ergebnisse zum Teil wieder über eine Mitkopplung zu Ursachen für einen neuen Zyklus werden. Darin unterscheiden sich Evolutionsprozesse von Wachstumsprozessen, die in der Regel durch eine lineare Differentialgleichung beschrieben werden können. Hierbei ist die Größe des Gradienten davon abhängig, inwieweit der aktuelle Zustand von seinem Endzustand entfernt ist. Bekannt ist das Wachstumsgesetz einer einschwingenden e-Funktion.

Welche Möglichkeiten in kontrollierten Mitkopplungsschaltungen liegen, zeigt ein Vergleich zwischen gegengekoppelten und mitgekoppelten Strukturen. Gegenkopplung bedeutet die Rückführung des Ausgangssignals zur Reduktion der inneren Ansteuerspannung eines „leerlaufenden“ Verstärkers. Diese Reduktion verringert einerseits die Betriebsverstärkung, aber verbessert andererseits alle anderen Spezifikationen wie Bandbreite und Nichtlinearität. Die Sprungantwort eines solchen Systems ergibt eine aperiodisch einschwingende e-Funktion, deren Endwert sich aus der Sprunghöhe  $U_0$  und der Betriebsverstärkung  $v_{B,\infty}$  ergibt. Die Betriebsverstärkung ist der negative Quotient aus Ankoppel- und Rückkoppelfaktor, falls die innere Verstärkung unendlich groß ist:

$$v_{B,\infty} = - \frac{A}{k} \Big|_{v_0 \rightarrow \infty} \quad \text{mit} \quad A = \frac{U_d}{U_e} \Big|_{U_a=0} \quad \text{und} \quad k = \frac{U_d}{U_a} \Big|_{U_e=0}$$

Die Stabilität des Systems ist gegeben, wenn die Phasenreserve größer als Null ist. Die Phasenreserve ist die Differenzphase zwischen der Phase der Ringverstärkung (bei der Frequenz der Transitfrequenz der Ringverstärkung) und der Mitkopplungsphase:  $\varphi = 0 \pm n * 360^\circ$ . Im Falle des aperiodischen Einschwingens beträgt die Phasenreserve  $\varphi_{\text{res}} \approx 63^\circ$ .

Die Verwendung komplexer Widerstände im Gegenkopplungsnetzwerk erweitert den Katalog der Übertragungsfunktionen erheblich. Diese Schaltungen nennt man aktive Filterschaltungen.

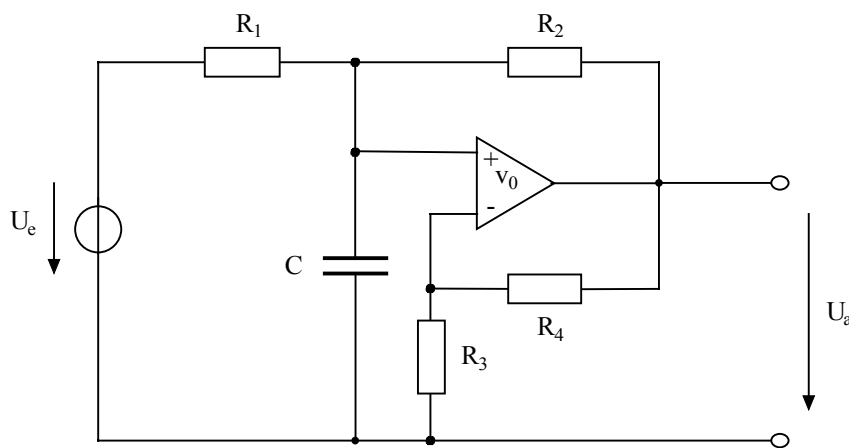
Alle diese Schaltungen besitzen die Eigenschaft, daß der Gradient der Impuls- oder Sprungantwort mit zunehmender Zeit gegen Null geht.

Diese Eigenschaft macht gegengekoppelte Schaltungen als Modellschaltungen für Evolutionsprozesse unbrauchbar. Eine einmal in Gang gesetzte Evolution kann durchaus ein Ergebnis liefern, das eine exponentielle Zunahme hat. Trotz des übermäßigen Anstiegs läßt sich der Vorgang modellmäßig beschreiben, also kontrollieren. Ein typisches Beispiel ist die exponentielle Steigerung des Bruttosozialprodukts in Zeiten eines Wirtschaftsbooms. Die Hauptschwierigkeiten liegen nun darin, bestimmte Wirtschaftsprozesse als mitgekoppelt zu verstehen und die Parameter der Prozesse quantitativ zu bestimmen. Bei der Systemidentifikation wird der eigentliche Prozeß als Black-Box betrachtet, dessen Verhalten durch ein Modell simuliert wird. Modell- und Parameteridentifikation werden in der Regel durch einen Computer mit dem Ziel geleistet, daß am Ende Prozeß- und Modellverhalten möglichst übereinstimmen.

### 3. Analyse der untersuchten Schaltung

#### 3.1. Motivation für die untersuchte Schaltung

Abbildung 1 zeigt das Schaltbild der untersuchten Schaltung.



**Abb. 1: Simulationsschaltung für Evolutionsprozesse**

Im Mittelpunkt der Schaltung steht ein Operationsverstärker. Er sei ideal bis auf seine endliche Verstärkung  $v_0$ . Sie ist das Verhältnis der Ausgangs- zur Differenzeingangsspannung  $U_d$ . Über den Spannungsteiler  $R_3$  und  $R_4$  wird ein Teil der Ausgangsspannung  $U_a$  auf den invertierenden Eingang des Operationsverstärkers zurückgeführt. Dadurch wird die Differenzeingangsspannung reduziert, was der Wirkung einer Gegenkopplung entspricht. Über den Spannungsteiler  $R_1$  und  $R_2$ , sowie der Kapazität  $C$ , wird ein Teil der Ausgangsspannung  $U_a$  auf den nicht-invertierenden Eingang des Operationsverstärkers zurückgeführt. Dadurch wird die Differenzeingangsspannung vergrößert, was der Wirkung einer Mitkopplung entspricht. Da es sich um ein vereinfachendes Modell des Wirtschaftens handeln soll, müssen die elektrischen Größen und Bauelemente realen Phänomen zuordbar sein. Der Operationsverstärker steht für eine (idealerweise grenzenlose) Bereitschaft, wirtschaftliche Profite zu realisieren. Die Bereitschaft zu sparen, zu investieren und zu arbeiten liege also (realistisch betrachtet) weit über dem gegenwärtigen Niveau. Über den Gegenkopplungsmechanismus ( $R_3$  und  $R_4$ ) wird daraus eine endliche Verstärkung der Spannung  $U_c$  an der Kapazität von:

$$v_{B,\infty,G} = \frac{U_a}{U_C} = - \frac{A}{k_G} \Big|_{v_0 \rightarrow \infty} = 1 + \frac{R_4}{R_3} \quad \text{mit} \quad A = \frac{U_d}{U_C} \Big|_{U_a=0} = 1 \quad \text{und} \quad k_G = \frac{U_d}{U_a} \Big|_{U_c=0} = \frac{-R_3}{R_3 + R_4}$$

Um die Zunahme der Bereitschaft zu sparen, zu investieren und zu arbeiten im Modell darzustellen, muß also das Widerstandsverhältnis  $R_4/R_3$  vergrößert werden.

Die Spannung am nicht-invertierenden Eingang des Operationsverstärkers läßt sich als Summenspannung aus den überlagerten Wirkungen der Ein- und Ausgangsspannung bestimmen. Sie stellt für den nachfolgenden, gegengekoppelten, nicht-invertierenden Verstärker die Sollwertvorgabe dar, d.h. Störungen der Ausgangsspannung werden durch die Gegenkopplung unterdrückt. Hierin zeigen sich die Möglichkeiten der Stabilisierung von Wirtschaftsdaten.

Der Anteil der Eingangsspannung an der Spannung  $U_C$  läßt sich bestimmen aus dem Ankoppelfaktor der Eingangsspannung:

$$A = \frac{U_d (= U_C)}{U_e} \Big|_{U_a=0} = \frac{R_2 \frac{1}{j\omega C}}{R_2 + \frac{1}{j\omega C}} = \frac{R_2}{R_1 + \frac{R_2}{1 + j\omega CR_2}} = \frac{R_2}{R_2 + R_1(1 + j\omega CR_2)}$$

Für den Mitkoppelfaktor der Ausgangsspannung ergibt sich:

$$k_M = \frac{U_d (= U_C)}{U_a} \Big|_{U_e=0} = \frac{R_1}{R_1 + R_2(1 + j\omega CR_1)}$$

Daraus folgt für die Betriebsverstärkung der Gesamtschaltung:

$$v_{B,\infty} = - \frac{A}{k_G + k_M} \Big|_{v_0 \rightarrow \infty} = \frac{-R_2(R_3 + R_4)[R_1 + R_2(1 + j\omega CR_1)]}{[R_1R_4 - R_2R_3(1 + j\omega CR_1)][R_2 + R_1(1 + j\omega CR_2)]}$$

Um diese Formel vorstellbar zu machen, wird folgender Sonderfall untersucht:

$$R = R_1 = R_2 = R_3 = R_4$$

Für die Betriebsverstärkung folgt dann:

$$v_{B,R} = \frac{2}{j\omega CR}$$

Dieses ist die Übertragungsfunktion eines Integrators. Achtung: Nicht zu verwechseln mit der bekannten OP-Integratorschaltung, deren Übertragungsfunktion beträgt bekanntlich:

$$v_{B,\infty,I} = \frac{-1}{j\omega CR}$$

Die untersuchte Schaltung hat einen gegengekoppelten Verstärkerteil mit der Verstärkung 2 und eine Mitkopplungsdämpfung von 0,5. Legt man eine Sprungfunktion an den Eingang, dann wächst die Ausgangsspannung positiv linear mit der Zeit. Nach der Zeit  $\Delta t = RC/2$  hat die Ausgangsspannung die Größe der Eingangsspannung  $U_0$  erreicht und steigt dann solange weiter solange die Eingangsspannung  $U_0$  beträgt. Geht die Eingangsspannung auf Null zurück, geht die Ausgangsspannung wieder rampenförmig auf Null.

Die Betriebsverstärkung der Gesamtschaltung kann übersichtlicher dargestellt werden mit Hilfe zweier „Verstärkungen“:

$$v_x = 1 + \frac{R_4}{R_3} \quad \text{und} \quad v_y = \frac{R_2}{R_1}$$

Dann gilt:

$$v_{B,\infty} = - \frac{A}{k_G + k_M} \Big|_{v_0 \rightarrow \infty} = \frac{v_x v_y}{(1 + v_y - v_x) \left(1 + j\omega \frac{C R_2}{1 + v_y - v_x}\right)}$$

Jetzt soll ein zweiter „Sonderfall“ untersucht werden:  $v_{\text{gleich}} = v_x = v_y$

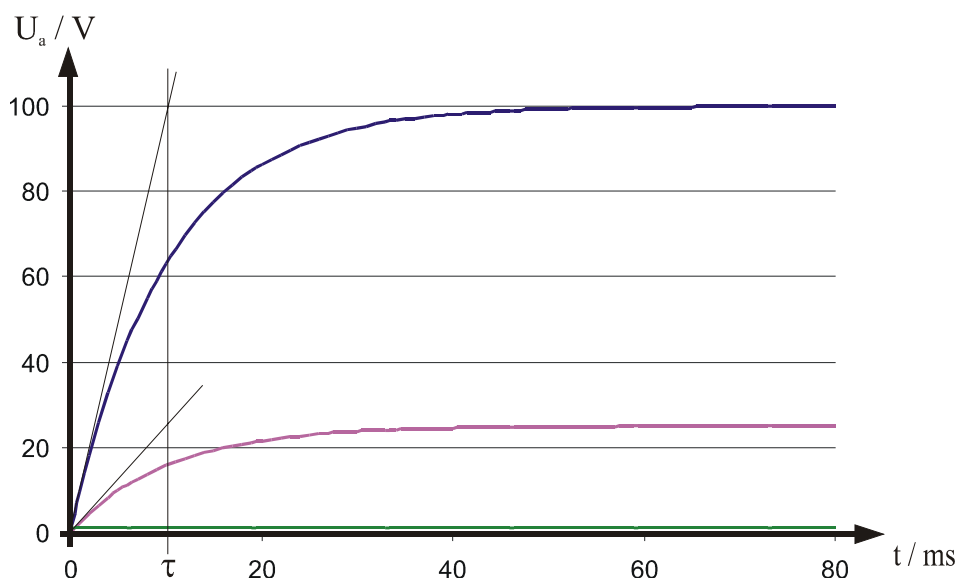
Damit folgt:

$$v_{B,\text{gleich}} = \frac{v_{\text{gleich}}^2}{1 + j\omega C R_2}$$

Dies ist die Übertragungsfunktion eines aktiven Tiefpasses mit der Grenzfrequenz:

$$f_g = \frac{1}{2\pi C R_2}$$

Die folgende Abbildung zeigt zwei Sprungantworten bei unterschiedlichen Dimensionierungen, aber  $R_2 = 10 \text{ k}\Omega = \text{const}$ :



**Abb. 2: Überwiegende Gegenkopplung**

Der Fall einer kontrollierten Mitkopplung mit den Verstärkungen:  $v_x = 4$  und  $v_y = 1$  ergibt sich bei folgender Dimensionierung:

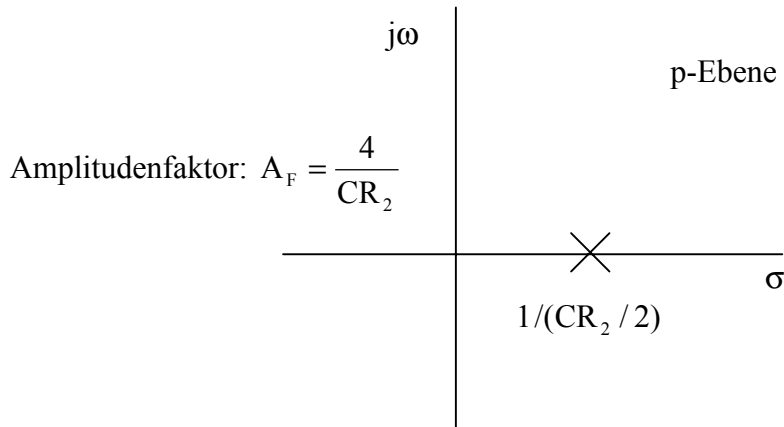
$$R_4 = 2 R_3 \quad \text{und} \quad R_2 = R_1$$

Die Übertragungsfunktion lautet:

$$v_{B,4,1} = \frac{4}{j\omega C R_2 - 2} = \frac{4}{C R_2} \frac{1}{p - \frac{2}{C R_2}}$$



Die Pol/Nullstellen-Darstellung dieser Funktion zeigt die folgende Abbildung:



Die positive Polstelle der Übertragungsfunktion ist ein deutlicher Beweis für die Instabilität des betrachteten Systems, allerdings bleibt das System steuerbar und beobachtbar. Das sind wichtige systemtheoretische Eigenschaften: /1: Rolf Unbehauen: Systemtheorie, Oldenburg Verlag, 1983, 4. Auflage, S. 90 –98/

Die Impulsantwort ergibt sich als Rücktransformation von:

$$u_a(t) = L^{-1}\{U_a(p)\} = L^{-1}\{U_e(p) \times H(p)\} = L^{-1}(A_t \times v_{B,4.1}) = \frac{4 A_t}{CR_2} e^{\frac{2t}{CR_2}}$$

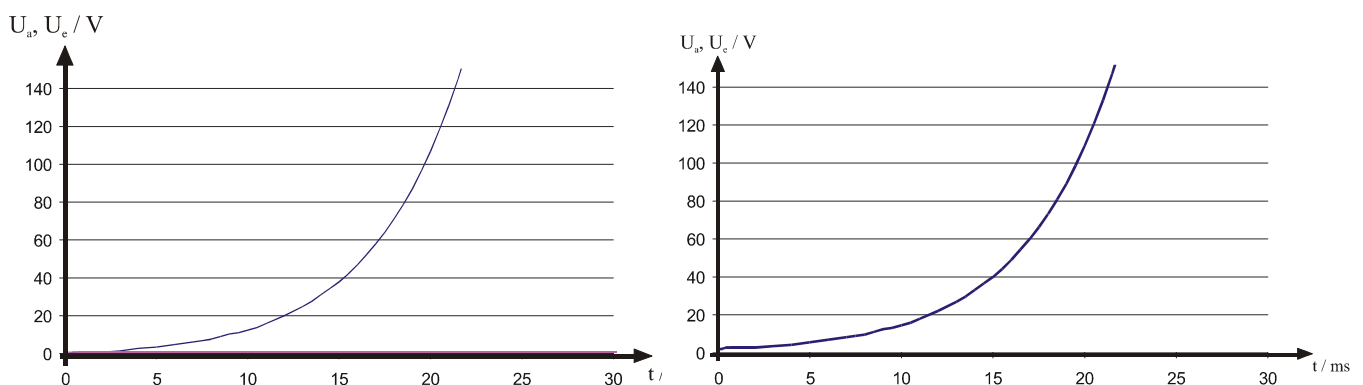
Die Impulsantwort springt bei  $t=0$  auf den Wert  $(4A_t/CR_2)$  und steigt dann exponentiell an. Dieses Verhalten läßt sich als eigendynamisch und evolutionär bezeichnen. Durch eine starke Mutation und Auslese verbessern sich die Parameter rasant.

Für die Sprungantwort ergibt sich:

$$u_a(t) = L^{-1}\{U_a(p)\} = L^{-1}\{U_e(p) \times H(p)\} = L^{-1}\left(\frac{U_0}{p} \times v_{B,4.1}\right) = 2 U_0 \left(e^{\frac{2t}{CR_2}} - 1\right)$$

Diese Funktion geht durch den Ursprung und steigt ebenfalls exponentiell an.

Für die Rechteckantwort ergibt sich eine Funktion, die im Englischen als Cusp-Funktion bezeichnet wird. Nach der Rückflanke fällt die Ausgangsspannung exponentiell wieder auf Null.



**Abb. 3: Überwiegende Mitkopplung: (a) Sprungantwort, (b) Impulsantwort mit  $\frac{4 A_t}{CR_2} = 2V$ ,**

$$A_t = 5 \text{ mVs}, CR_2 / 2 = 5 \text{ ms}, C = 1 \mu\text{F}, R_2 = 10 \text{ k}\Omega$$

### 3.2. Stabilität der Schaltung im Falle: $R = R_1 = R_2 = R_3 = R_4$

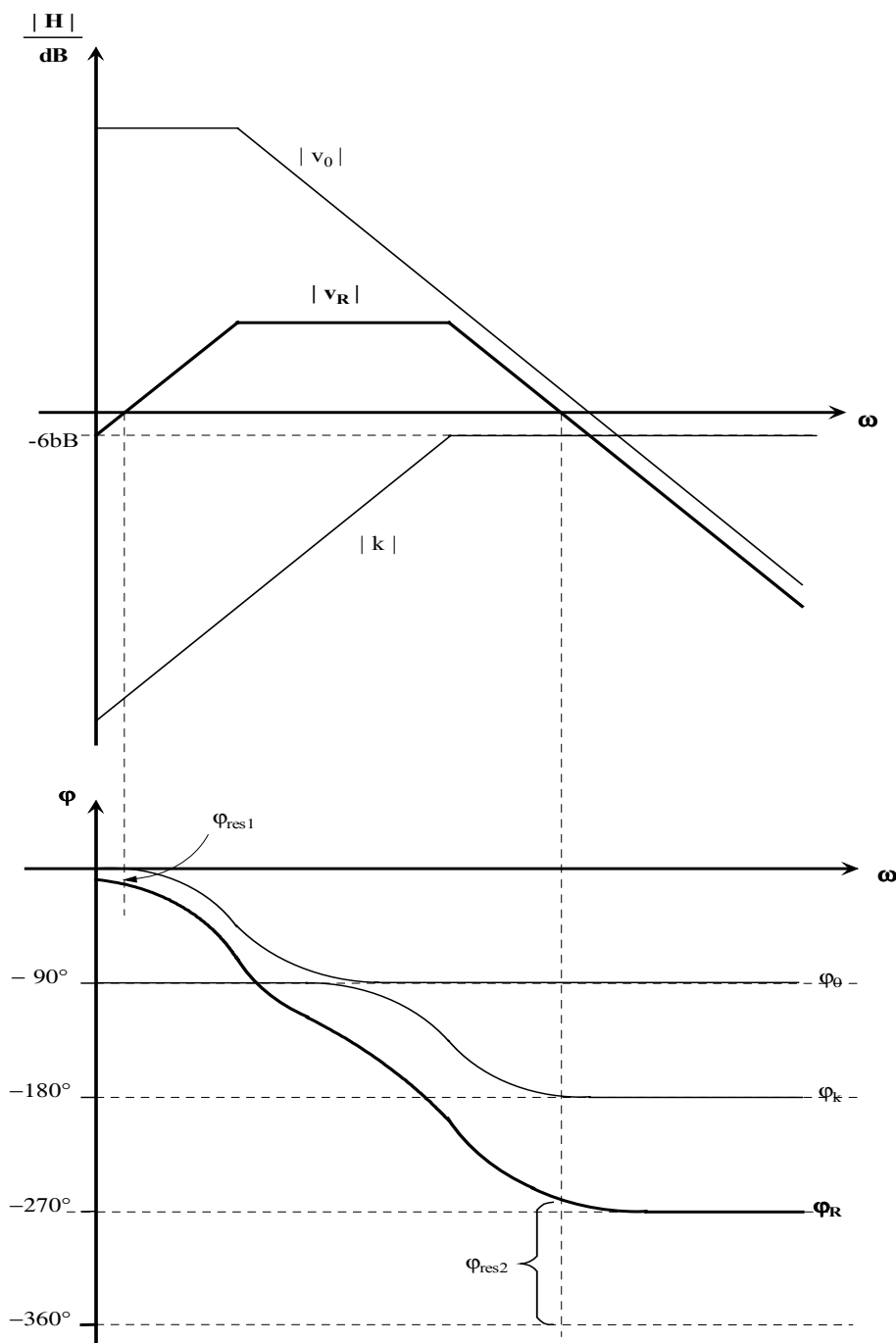
Die Stabilität der Schaltung wird bestimmt durch die Phasenreserve der Ringverstärkung:

$$v_R = k \times v_0 = (k_G + k_M) \times v_0$$

Darin bedeutet  $v_0$  die Leerlaufverstärkung des frequenzkompensierten Operationsverstärkers. Für den Fall identischer Widerstände ergibt sich für den Rückkopplungsfaktor  $k$ :

$$k = \frac{-1}{2} \frac{p\tau}{1+p\tau} \text{ mit } \tau = \frac{CR}{2}$$

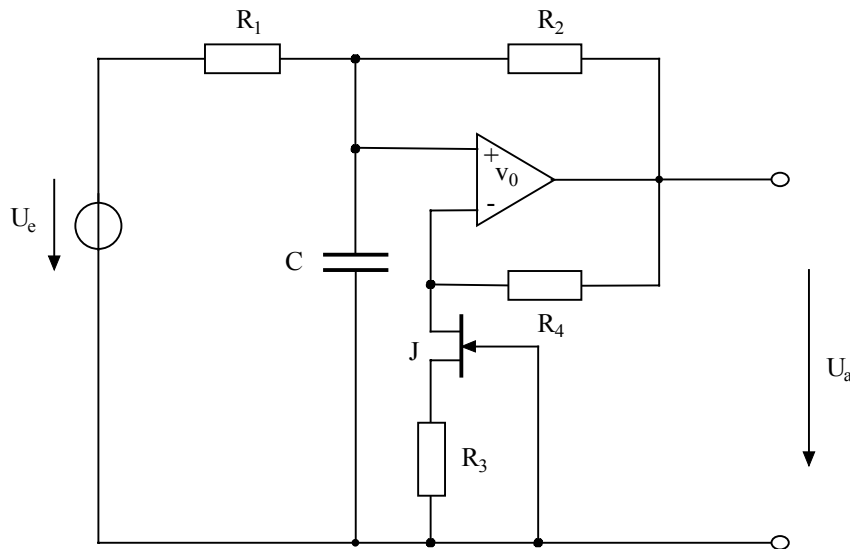
Die folgende Abbildung zeigt die Verläufe der Leerlauf- sowie der Ringverstärkung. Außerdem werden an den Transitfrequenzen der Ringverstärkung die beiden Werte der Phasenreserve bestimmt. Der obere Wert mit über  $90^\circ$  ist vollkommen ausreichend für die Stabilität. Außerdem werden keine Überschwingungen im Verlauf der Betriebsverstärkung bzw. in den Sprungantworten auftreten. Der untere Wert ist mit ca.  $10^\circ$  recht niedrig. Der Verstärker ist stabil, aber die Sprungantwort des Systems ist keine ideale Integration, sondern die rampenförmige Ausgangsspannung ist nach einem parabelförmigen Beginn parallel nach rechts verschoben. Das entspricht dem zu erwartenden realen Verlauf.



**Abb. 4: Ringverstärkung und Phasenreserve**

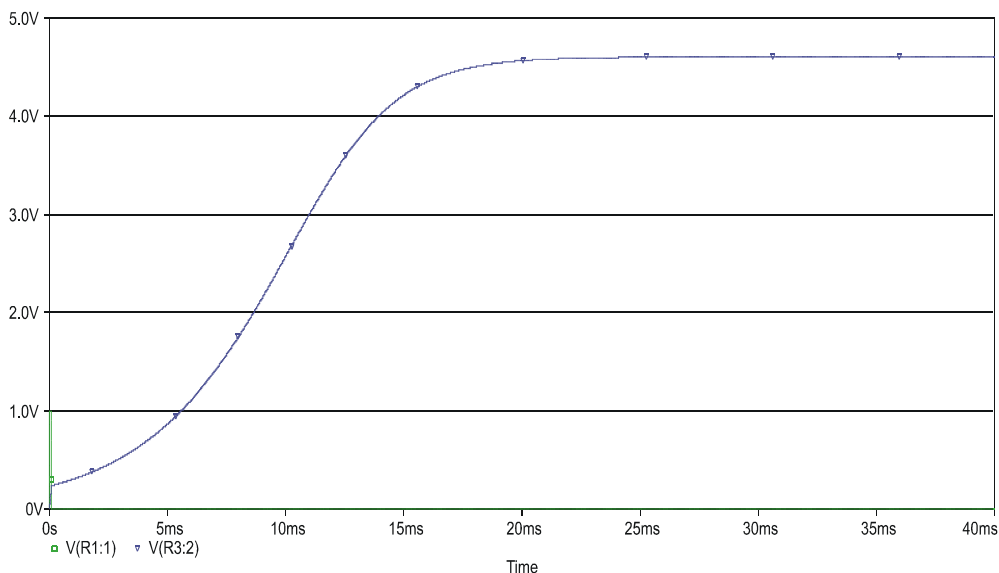
#### 4. Dynamische Entwicklung unter dem Einfluß geänderter Parameter

Die exponentielle Zunahme der Ausgangsspannung (des Bruttosozialproduktes) im Falle kontrollierter, mitgekoppelter Systeme kann nicht grenzenlos sein. Im einfachsten Falle werden Grenzwerte erreicht, die den Anstieg abrupt abbrechen, so daß im weiteren ein konstanter Verlauf auftritt. Interessanter ist der Fall, daß konstante Marktparameter unter dem Einfluß der geänderten Ausgangsspannung ihren Wert verändern. Es soll hier angenommen werden, daß die dynamischen Kräfte des Marktes mit steigendem Einkommen zurückgehen. Das bedeutet, daß die Verstärkung im System zurück geht. Im Modell kann dies durch einen nichtlinearen Widerstand berücksichtigt werden. Dazu wird der spannungsabhängige Kanalwiderstand eines Feldeffekt-Transistors ausgenutzt, der an die Stelle des Widerstandes  $R_3$  tritt. Die folgende Abbildung zeigt die geänderte Schaltung  $R_1 = R_2 = R_4 = 1\text{k}\Omega$ ,  $R_3 = 650\Omega$ , 2N3819:



**Abb. 5: Simulation von dynamischen Parametern**

Die Wirksamkeit dieses Mechanismus wird am besten durch die Impulsantwort beschrieben:



**Abb. 6: Impulsantwort des Systems**

Nach dem exponentiellen Anstieg greift der Verstärkungsrückgang immer mehr, d.h. die Mitkopplungskomponente verkleinert sich. Das bedeutet nach einem vorübergehenden linearen Anstieg ein Einschwingen auf einen Endwert (Nullwachstum).

## 5. Zusammenfassung

Es wurde gezeigt, welche Vorteile eine modelltheoretische, elektrotechnische Darstellung hat. Speziell gesamtwirtschaftliche Prozesse können recht gut simuliert werden. Als Ergebnis kann gesagt werden, daß es vonnöten ist, Wirtschaftssegmente zu suchen, in denen Mitkopplungsmechanismen existieren. Hier reicht ein kurzer Anstoß, um eine wirtschaftlich positive Entwicklung auszulösen. Der Wirtschaftspolitik kommt nun die Aufgabe zu, die Systemparameter so zu steuern, daß sich ein gewünschter Verlauf ergibt. Dabei sind die Zustände: exponentieller Anstieg, linearer Anstieg und Einschwingen auf einen konstanten Endwert erreichbar.

## 6. Danksagung

Ein letzter Dank gilt Professor Weber, der jetzt emeritiert ist, aber meine Forschungen immer mit Wohlwollen beobachtet hat. Die Zukunft wird zeigen, ob die Freiheit eines Akademischen Oberrats zu forschen weiterhin Bestand hat. Es wäre doch sehr zu wünschen, da die Ratsstellen an den Universitäten ohnehin entfallen werden.

## 7. Literatur

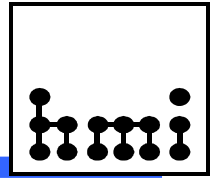
- /1/ Unbehauen, Rolf: Systemtheorie, Oldenburg Verlag, 1983, 4. Auflage, S. 90 –98
- /2/ Wiener, Norbert: Cybernetics (Grundlagen der Kybernetik), Wiley, N.Y., 1948
- /3/ Boole, George: Laws of Thought, Collected Logical Works, Chicago, 1940
- /4/ Turing, Alan M.: Intelligent Machinery, N.P.L.-Report, 1948
- /5/ Shannon, Claude E. und Weaver, Warren: The Mathematical Theory of Communication, Urbana: University of Illinois Press, 1949
- /6/ Samuelson, P.A.: Foundations of Economic Analysis, Harvard University Press, 1948
- /7/ Minsky, Marvin: Computation: Finite and Infinite Machines, Prentice Hall, 1967
- /8/ Simon, Herbert A.: Die Wissenschaften vom Künstlichen, Springer-Verlag, New York, 2.Aufl., 1981, Original: The Sciences of the Artificial, MIT, 1969
- /9/ Frenkel, Michael und Hemmer, Hans-Rimbert: Grundlagen der Wachstumstheorie, Verlag Wahlen, München, 1999

## 8. Anhang: Texte über gesamtwirtschaftliche Zusammenhänge

- (1) Geschichte der Wachstumstheorie
- (2) Definitionen zum Wachstumsmodell

Wer sich dafür interessiert, möge sich bei mir melden. Die Texte wurden auf der Tagung präsentiert.

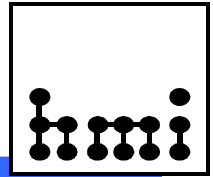
[Nowack@etdv.ruhr-uni-bochum.de](mailto:Nowack@etdv.ruhr-uni-bochum.de)



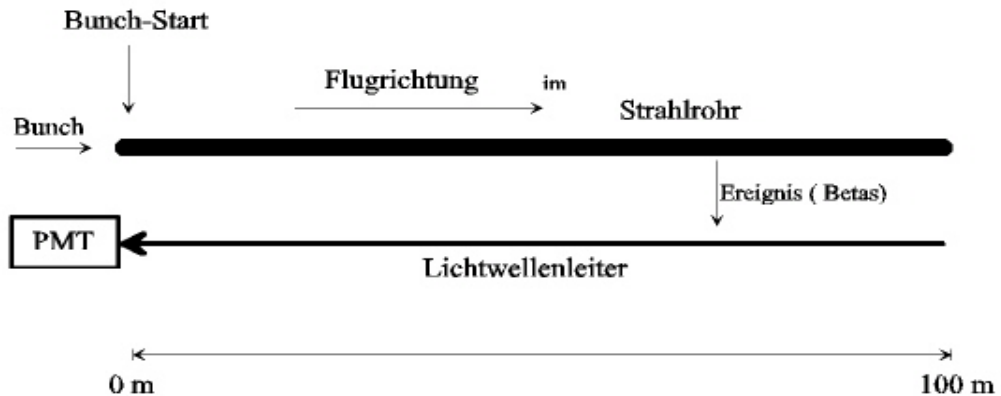
# **Anwendung schneller AD-Wandler Karten im Projekt 'Beam Loss Monitor'**

**Walter Goettmann 3.2003**





## Beam Loss Monitor mit LWL und PMT Detektion von Cerenkov-Strahlung



Flugzeit im Strahlrohr	:	300 ns
Laufzeit im LWL	:	500 ns
Messzeit	:	800 ns

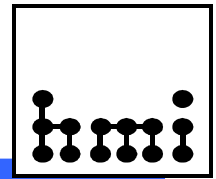
# of Samples b. 1GS/s	:	800
# of Samples pro Meter im Strahlrohr	:	8

AD-Wandlung der PMT-Signale mit Auswertung der Pre- und Post-Trigger Werte

Gemessen werden sollen die Strahlverluste am LINAC. Austretende Elektronen-Schauer generieren Cerenkov-Strahlung in LWL, die mit Hilfe eines Fotomultipliers (PMT) in elektrische Signale umgewandelt wird.

Nach einer AD-Wandlung kann eine quantitative Verlust-Aussage gemacht werden, und es kann, über die Laufzeit der Signale, auch eine Aussage über den Ort der Verluste gewonnen werden.

Wichtig ist eine hohe Sampling-Rate( $\geq 1\text{GS/s}$ ) und ein grosser Einstellbereich für die Triggervverzögerung (Triggerdelay), sowohl positiv ( post-trigger datas) und auch negativ ( pre-trigger datas).



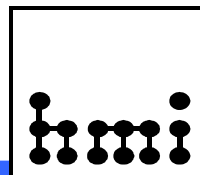
Übersicht high speed ADCs und Scope				3.03
	Gage CS82G-PCI	Acqiris-PCI DP214	Le Croy PXD512	Tek-Scope TDS 3054
# Chann.	2	1	2	4
GS/s	2 (bei 1 chann)	2	1	5
Speichertiefe MB	16	16	4	10.000 Samples
Transferrate MB/s (unter Lab View)	35	35	tbd.	Ethernet 10 Base T
Y-Auflösung	8 bit	8 bit	8 bit	9 bit
Preise TEU	13,9	13	14,5	11,8
Komment.	viele Lab-View Vis		RIS- Mode time stamps	

Im Vergleich waren die drei o.g. AD-Wandlerkarten, PCI-Teile und CPCI; als Referenz dazu einige Daten des bekannten TEK 3054 Scope.

Die Karten waren sehr unterschiedlich gut mit Software versorgt; Le Croy ist offensichtlich gerade erste dabei, auf den Markt zu kommen; es gab hier nur eine Demo-Scope-Software.

Im Vordergrund stand die Wandlungsrate, der Trigger-Delay-Bereich, die Karten-Speichertiefe und die Transferrate zum PC-Arbeitsspeicher (**alles im Burst-Mode unter Lab View gemessen**).





	<b>Gage CS82G</b>	<b>Acqiris PCI</b>	<b>Le Croy PXD</b>	<b>TEK- Scope</b>
Power Dissip. (W)	Typ. 54	25 (?)	41	
BW (MHz)	500	1000 (?)	500	500
+/- Input für Full Scale bei 50 R	200 mV... 4 V	50 mV... 5 V	5 mV ... 4 V	4 mV... 4 V
Trigg-Level min.	+/- 10 % of Full Scale	+/- 50 % of Full Scale		
OS	Alle ausser Linux	Win xx	Win xx	
Pre-Trigg.	Voll	0...100% of Aqisition time	0...100% of Aqisition time	10000 samples
Post-Trigg	Voll	0...20 M- Samples	0...10.000 Divisions ?)	10000 samples
Rearm -time (ns) im MR- Mode	<<<500 ns	< 800 ns < 500 ns		
Extras	Ext. U-Versorg. multiple-record- mode	time-stamps multiple-record- mode	RIS-Mode time-stamps multiple-record- mode	

Der Strombedarf aller Karten verlangt ein leistungsfähiges Netzteil (auch bei der PXD-Karte gab es da Probleme). Die Gage Karte hat ein separates Versorgungskabel zum Netzteil, Acqiris verlässt sich auch bei den hohen Strömen auf die PCI-Kontaktleiste.

Der Trigger-Delay-Bereich und die Trigger-Zeitauflösung (1 ns) war bei Gage am komfortabelsten (entgegen der Datenblatt-Ansage; pre-trigg. praktisch nur durch die Speichergrösse beschränkt). Bei Acqiris und Le Croy ist der Pre-Trigger-Bereich auf das Aquisition Window eingeschränkt; das Aqu-Window muss also u.U. grösser als der interessierende Datenbereich eingestellt sein.

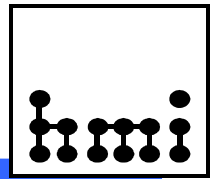
Time Stamps gibt es bei Acqi und L.C. ; wird aber bei beiden kaum dokumentiert.

Die rearm-time (delay zw. zwei aufeinanderfolgenden Messungen) ist deutlich am geringsten bei Gage-Tek; bei L.C. so gross angegeben, dass es eigentlich nicht wahr sein kann. Der Multi-Record-Mode ist nicht immer eine Lösung für dieses Problem.





## Übertragungszeiten Karte >> PC-Speicher



Datenmenge	Gage CS82G	Acqiris PCI	Le Croy PXD	TEK-Scope
1 MB	28 ms	29 ms	*)	**)
100 kB	10 ms	3 ms		
1 kB	8 ms	0 ms ***		
Gemessen unter Lab-View, im Burst-Mode			*** Lab View gibt nur 1 ms Zeitauflösung	

Die Aquisitionszeit für 1 MB (hier: sampeln und ablegen im Karteninternen Speicher) beträgt bei allen Karten natürlicherweise 1 ms bei 1 GS/s .

Die Übertragung der Daten in den PC-Speicher geht bei weitem nicht so zügig, wie laut Datenblatt zu erwarten. Es werden, unter Lab View etwa 30...40 MB/s erreicht. Überproportional langsamer bei grösseren Datenmengen.

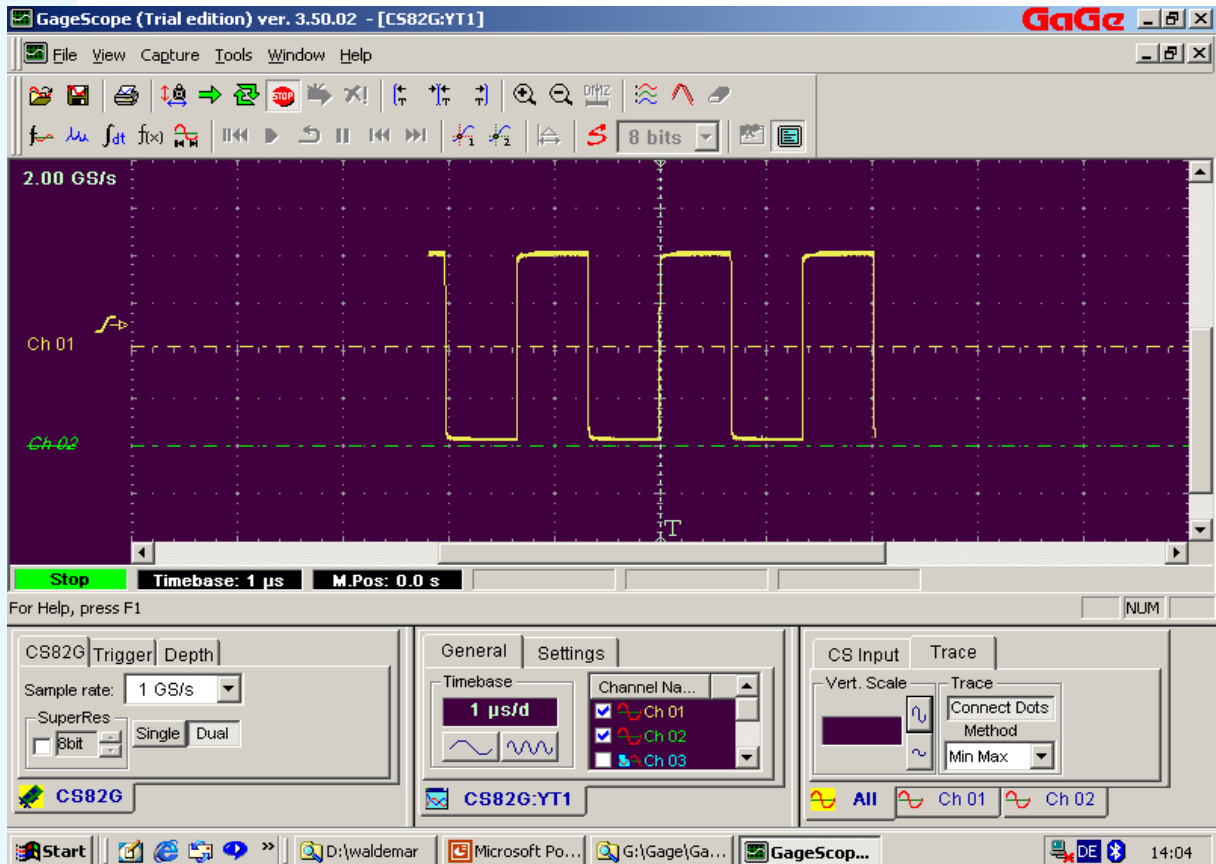
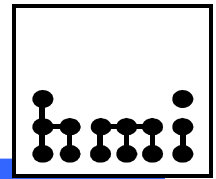
Gage zeigt hier einen Sockelzeitbedarf, der angeblich vermeidbar ist, wenn der Benutzer das Power-Management der Karte selbst steuert ( ist allerdings nicht ganz unkritisch, und die Ansagen von Gage zu diesem Thema sind z.T. widersprüchlich ).

\*) Bei L.C. konnte diese Messung softwarebedingt im Moment nicht gemacht werden.

\*\*\*) Das Tek-Scope bietet im Moment nur einen 10-BaseT Ethernetanschluss



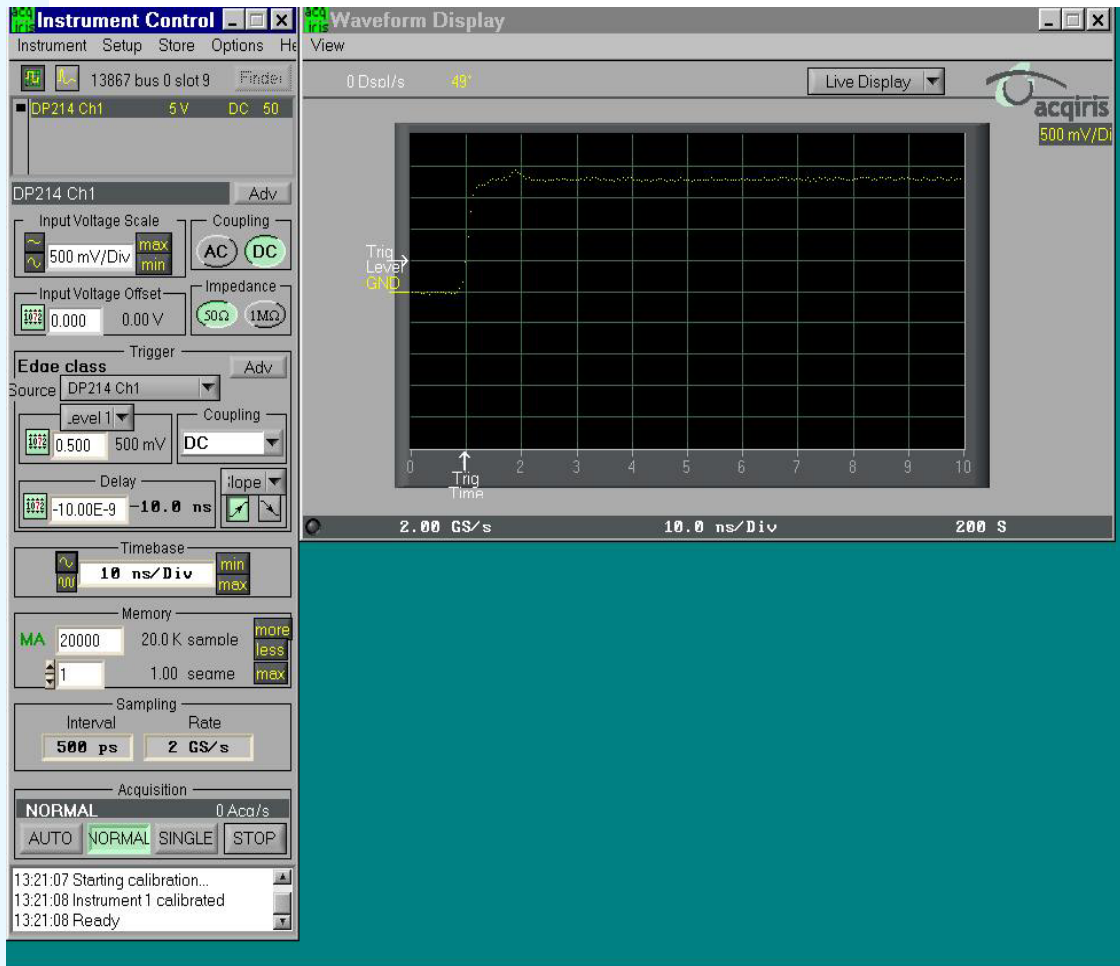
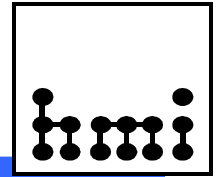
# Die Oberfläche von Gagescope



Es werden die Scope-üblichen Features zur Verfügung gestellt. Die Sample-rate verteilt sich allerdings auf die Anzahl der Kanäle.

Das Tek-Scope 3054 bietet mit seinen 4 Kanälen (jeder einzeln 5 GS/s) insgesamt wesentlich interessantere Messmöglichkeiten; nur nicht die Speichertiefe und die relativ schnelle Datenauslagerung.

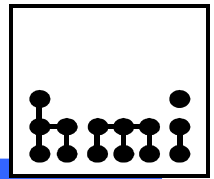




Es werden die Scope-üblichen Features zur Verfügung gestellt. Die Sample-rate verteilt sich, wie bei der Gage-Karte, auf die Anzahl der Kanäle.

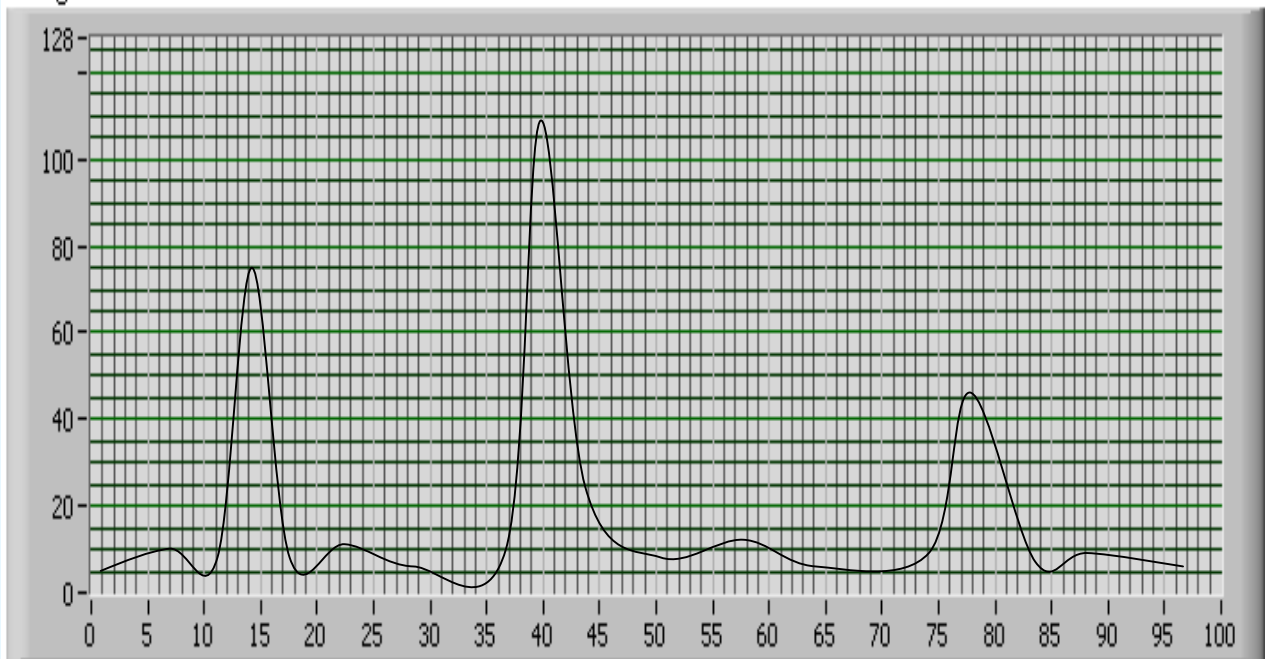
Le Croy bietet eine Scope-Anwendung mit ähnlicher Funktionalität.





## Cerenkov-Ereignisse im Lichtwellenleiter

Ereignis-Intensität



LWL-Mess-Strecke m

Pre-Trigger-Zeit ns



Stop



Waiting for Trigger

Parameter-Eingabe



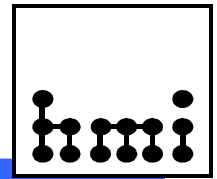
Die Lab View Oberfläche der Eingangs dargestellten Messaufgabe:

„Darstellung der Strahlverluste über der Länge des Strahlrohres“

In Abhängigkeit von den real vorliegenden Zeiten zw. Bunch-Start und Triggersignal am ADC, und den zusätzlichen Delays in den ableitenden LWLs und Koax-Kabeln, muss entsprechend post- oder pre-Trigger-Verzögerung einstellbar sein, mit einer Zeitauflösung im ns-Bereich.

Nur dann ist eine echte Zuordnung der Störereignisse zu den angegebenen x-locations auf dem Strahlrohr (LWL-Mess-Strecke) gegeben.



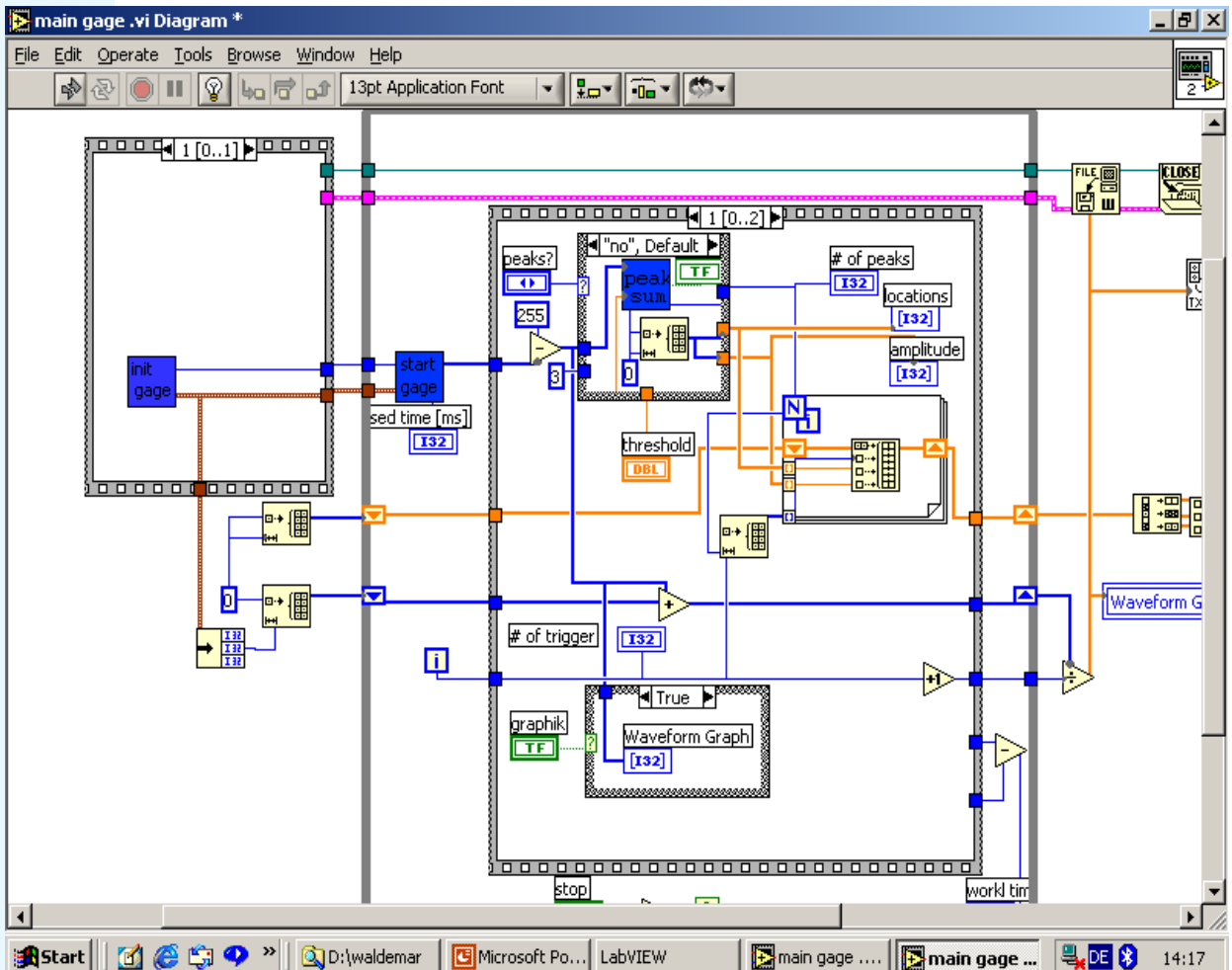
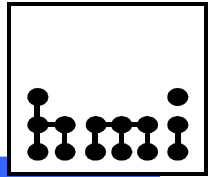


Die Einstellmöglichkeiten bei der Gage-Karte (unter Lab View) um bei unterschiedlichsten Umgebungsbedingungen ( Länge der Mess-Strecke; diverse unterschiedliche Delays) eine ortsgenaue Darstellung der Verlustereignisse zu erreichen.

Bei Acqiris und Le Croy lassen sich die Trigger Delays nur in erheblichen Schrittgrößen einstellen ( 128 bzw. 256 ns; bei 1GS/s; gem. Angaben im Manual).



# Ein Lab View Diagramm

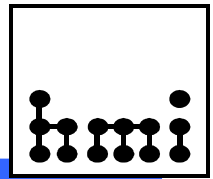


Ein Beispiel eines Lab View Diagramms. Die blau gekennzeichneten Sub-Vis ( virtual instruments) sind Karten-spezifisch und müssen vom Kartenhersteller geliefert werden. Der Rest ist Programmieraufgabe des Benutzers.

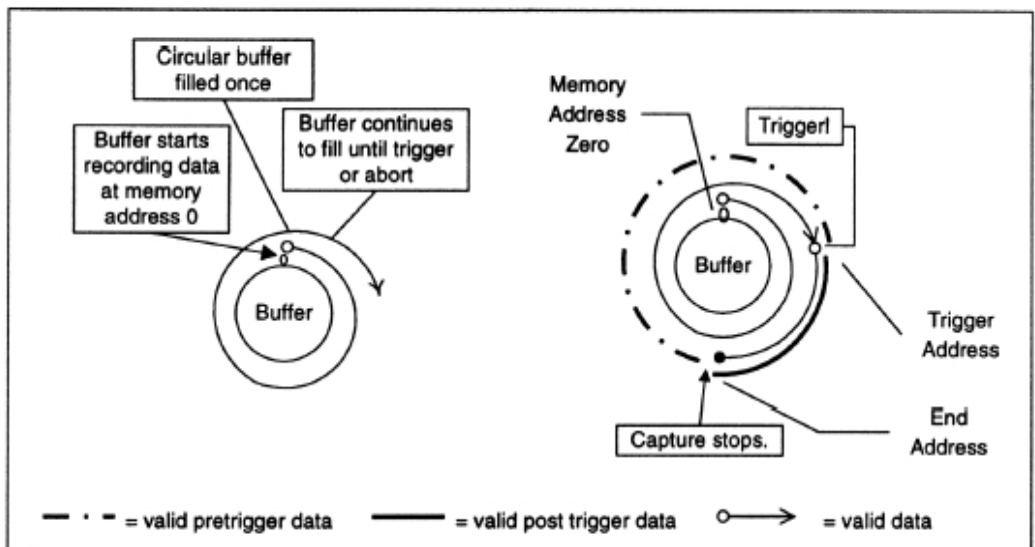
Bei der Le Croy Karte fehlten gerade diese Teile; weshalb die Karte nicht unter Lab View getestet werden konnte.



# Die ‚circular‘ Speichertechnik der CS82G -Karte



A graphical representation of the above sequence is as follows:



*Figure 11: Pre-Trigger: All Data Points in Buffer Valid*

Nach dem Start der AD-Karte im Normalmodus werden Daten akquiriert und im Kartenspeicher abgelegt; permanent, mit der angesagten Speicherrate. Wird die Obergrenze des Speichers erreicht, wird circular vom „untersten“ Speicherplatz aus weitergespeichert.

Erscheint während dieses Ablaufs ein Triggersignal, wird die aktuelle Speicheradresse gemerkt, markiert, und die Menge Messdaten gemäss post- und pre-Trigger-Ansage und der angesagten gesamten Datenmenge ( capture depth) als gültiger Datensatz angesehen.

Daraus folgt, dass angesagte pre-Trigger-Daten nach einem Rundlauf überschrieben werden, d.h. , dass die maximal sinnvolle pre-Trigger-Einstellung der Grösse des Speichers entsprechen kann.

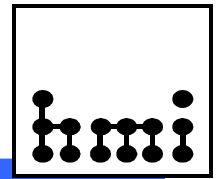
Post-Trigger-Delay kann hingegen mehrere Speicherrundläufe betragen.

Nach der Generierung eines gültigen Datensatzes muss dieser vor der nächsten Aquisition gerettet werden.

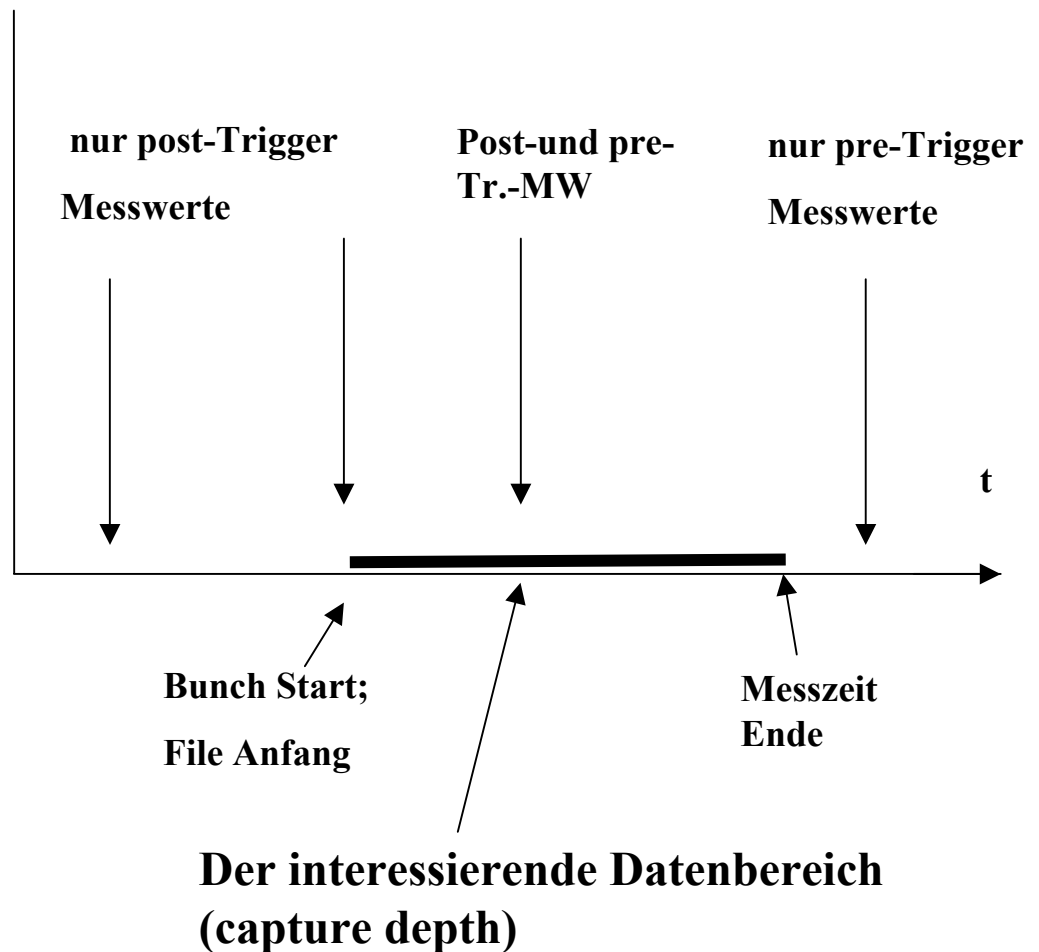
Grosse interne Speichertiefen geben damit einen grösseren Spielraum, was post- und pre-Trigger-Ansagen Betrifft.



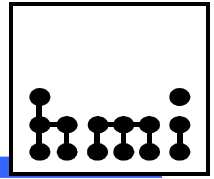
# Pre-und Post-Trigger linear dargestellt



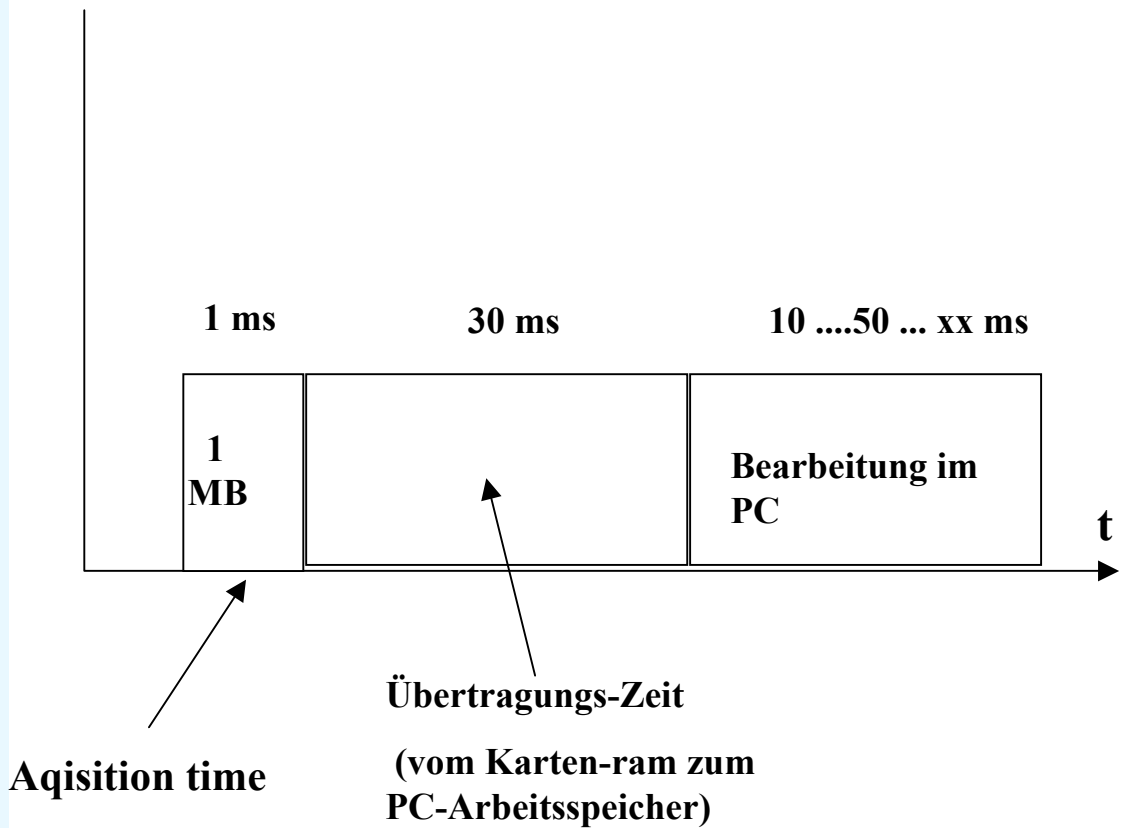
## Verschiedene Triggerzeitpunkte







## Zeitbedarf für 1 MB Daten sampeln und zum PC schaufeln und ggf. weiterbehandeln; mit Lab View



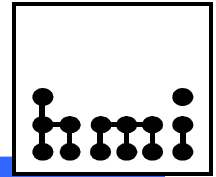
Der Flaschenhals im System AD-Karte / PC ist in jedem Fall in der Übertragung der Daten vom Karten-Speicher zum PC-Speicher zu sehen.

Ein 16 MB Kartenspeicher ist bei 1GS/s in 16 ms vollgeschrieben. Dann muss gerettet werden, was unter Lab View ca. 600 ... 800 ms dauern kann.

RT-Windows bringt hier angebl. eine Verbesserung auf die halbe Zeit.



# Ein Blick auf Preis und Leistung

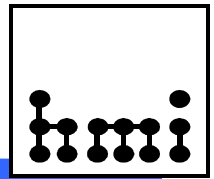


Übersicht high speed ADCs und Scope				3.03
	Gage CS82G-PCI	Acqiris-PCI DP214	Le Croy PXD512	Tek-Scope TDS 3054
# Chann.	2	1	2	4
GS/s	2 (bei 1 chann)	2	1	5
Speichertiefe MB	16	16	4	10.000 Samples
Transferrate MB/s (unter Lab View)	35	35	tbd.	Ethernet 10 Base T
Y-Auflösung	8 bit	8 bit	8 bit	9 bit
Preise TEU	13,9	13	14,5	11,8
Komment.	viele Lab-View Vis		RIS- Mode time stamps	

Wenn man noch die zusätzlichen Kosten ( PC; PXD-Crate etc. pp.) bei einer „Kartenlösung“ in Erwägung zieht, dann ist von der Kosten-Seite her gesehen das Tek-Scope eine sehr günstige Lösung (vielleicht kommt da auch irgendwann 100 BaseT zur Übertragung).

Die Karten / Lab-View Lösung gibt allerdings die grössere Variabilität.





## Zusammenfassung

**Das Tek-Scope 3054 bietet "aus dem Stand heraus" unglaublich viele Messmöglichkeiten; vergleichbar mit den Teilen der anderen bekannten Hersteller, wie z.B. Agilent und Le Croy.**

**Die Einsteckkarten ADCs sind bei ihren Scope Funktionen eher etwas schwächlich. Ihre Stärke ist bei der Einbindung in Lab View zu finden, bei der Bearbeitung komplexer Messabläufe. Und/oder wenn grössere Datenmengen schnell zwecks Weiterbearbeitung zum PC transferiert werden sollen. Leider steht die Übertragungsgeschwindigkeit in keinem guten Verhältnis zur Samplingrate.**

**Die ADC-Karten sind relativ teuer.**



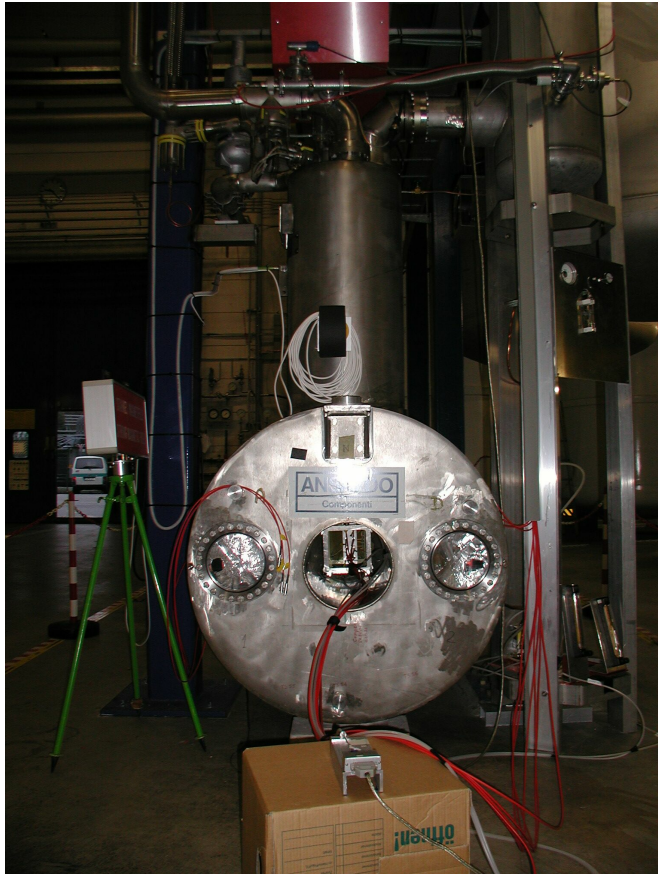
# Betrieb eines supraleitenden Magneten

Vortrag FZJ Jülich, 26.3.2003

Dieter Notz

Deutsches Elektronen-Synchrotron, DESY, Hamburg, Germany

EMAIL: [Dieter.Notz@desy.de](mailto:Dieter.Notz@desy.de)



Für zukünftige Experimente am Linearbeschleuniger TESLA werden Experimente vorbereitet, bei denen große Zeitprojektionskammern (TPCs, time projection chambers) in einem Magnetfeld von 4 – 5 Tesla eingesetzt werden sollen. Normalleitende Magnete arbeiten bis etwa 1.5 Tesla (15 kGauss). Bei einer 1.20 m langen Spule und 1000A Strom braucht man 5000 Windungen, um ein Feld von 5 T zu erreichen. Für 1000 A benötigt man ein Kabel mit  $3 \cdot 185 \text{ mm}^2$  Querschnitt. Man kann sich leicht vorstellen, wie groß man einen entsprechenden Magneten bauen müsste. Bei einem Supraleiter kommt man mit einem Kabel von  $4.3 \cdot 2.9 \text{ mm}^2$  aus. Es liegt also nahe, einen Supraleitenden Magneten zu benutzen. Beim ZEUS Experiment bei DESY wurde im Rahmen des Umbaus zur Erhöhung der Luminosität der Compensationsmagnet (zum Kompensieren des Magnetfeldes der Hauptspule) ausgebaut. Dieser

Compensator liefert ein Feld bis 5.25 Tesla. Um ihn wieder in Betrieb zu nehmen, wurde der Magnet an die Helium Kälteanlage angeschlossen. Die einzelnen Komponenten werden hier kurz beschrieben.

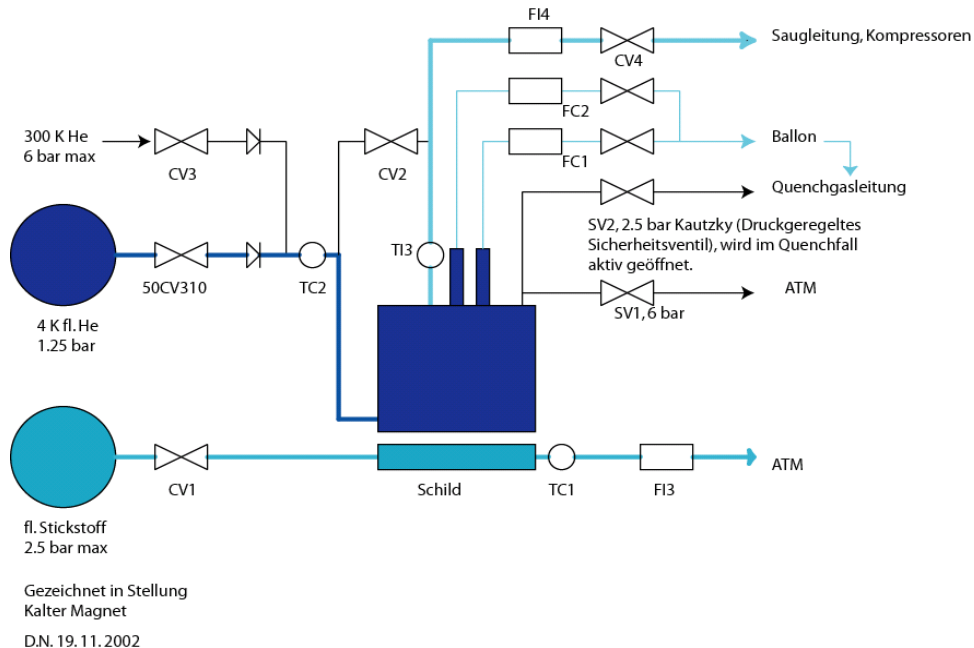
## Heliumversorgung

Für den Compensator benötigen wir zwei Kreise: Ein Kreis arbeitet bei etwa 40 – 80 K und dient zum Kühlen des Wärmeschilds. Das Schild soll die Einstrahlung von Wärme von außen (300 K) auf die supraleitende Spule (4 K) verhindern. Hierzu benutzen wir in unserem Aufbau Stickstoff aus einem Dewar, der durch das Schild fließt und dann nach Durchlaufen durch einen Wärmetauscher an die Luft geht.

Das 4 K Helium kommt aus einem 10 000 l Dewar. Der Druck ist mit 1.25 bar relativ niedrig. Der Differenzdruck zwischen Eingang und Ausgang am Compensator ist für einen stabilen Betrieb zu niedrig. Deswegen wird bei Betrieb des Compensators der Druck im Dewar auf 1.40 bar erhöht. Das Helium durchströmt die Spule. Ein Teil des Heliums geht zurück in die Helium Saugleitung, ein anderer Teil kühlt die Stromzuführungen (Current Leads) und geht über einen Ballon in die Helium Sammelbehälter.

Bei Heliumanlagen sind die im Vakuum isolierten Ventile und Sensoren teure Elemente. In unserem Aufbau sind die Ventile CV1 und CV2 und einige Temperatursensoren in einem

## Compensator Halle 54



vakuumsolierten Behälter untergebracht. Die Leitungen vom Dewar zum Compensator und die für den Stickstoff sind vakuumsoliert. Alle anderen Leitungen am Ausgang des Magneten sind „warme“, nicht vakuumsolierte Leitungen. Hier befinden sich Regelventile und Flussmesser. Das Helium wird über

Wärmetauscher aufgewärmt.

### Sensoren

#### Temperatursensoren

Für den kalten Bereich um 4 K werden Carbon Glass Widerstände, für den mittleren Bereich CTLS-2 (Micro Measurements) und für den normalen Bereich pT100 Widerstände benutzt. Mit Vierdraht Technik erreicht man, dass kein Strom durch den Widerstand fließt und der Widerstand dadurch erwärmt würde.

#### Drucksensoren

Bei den Drucksensoren benutzt man Kapillarröhrchen vom kalten in den warmen Bereich. Am Ende sitzt ein Transmitter, der den Druck in ein 4 – 20 mA Signal umwandelt.

#### Flussmesser

Der Durchfluss von Gasen wird mit Hilfe einer Blende gemessen. Vor und hinter der Blende werden die Drücke gemessen. Aus der Druckdifferenz ergibt sich je nach Dichte des Gases der Fluss.

Zum Teil sind die Flussmesser mit einem Proportionalventil gekoppelt, so dass man den Fluss regeln kann.

#### Liquid Helium Standsonden

Die Standsonden zum Messen des flüssigen Helium Niveaus bestehen aus supraleitenden Drähten. Wenn diese von Helium umspült werden, sinkt der Widerstand. Um flüssiges Helium von Gas zu unterscheiden, werden die Standsonden immer kurz geheizt. Gasförmiges Helium würde die erwärmten Sonden nicht auf 4 K kühlen.

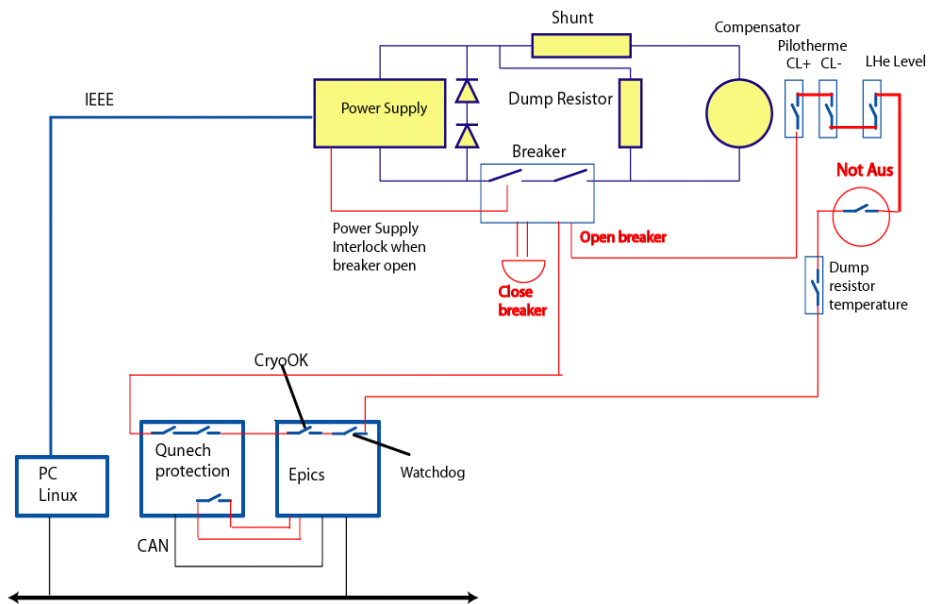
#### Dehnungsmessstreifen, Strain Gauges

Das Innere des Compensators ist an Zugankern aufgehängt. Über Dehnungsmessstreifen (Strain Gauges) werden die Kräfte gemessen. In unserem Aufbau ist wenig Eisen in der Umgebung, so dass wir die Dehnungsmessstreifen nicht ausgelesen haben.

#### Elektronische Auslese

Alle Sensorsignale werden in einem Schrank zusammengefasst und über Klemmen der Firma Weidmüller von CAN Controllern ausgelesen. Der CAN Bus endet in einem Hutschienenrechner mit Ethernetanschluss (TCP/IP). Dieser wird vom Kontrollsystem der

### Safetyloop for Compensator, only hardwired components



D. Notz  
23. 1. 2003

Kälteanlage ausgelesen und von EIPCS weiterverarbeitet. Bei allen Bauteilen konnte auf vorhandene Hard- und Software zurückgegriffen werden. **Stromdurchführungen (Current Leads)** Eine Supraleitende Spule sieht selten aus wie eine Garnrolle. Meist befindet sich ein 1 m hoher

Schornstein an einer solchen Spule. In diesem Schornstein befinden sich die beiden Stromzuführungen. Die Stromzuführungen sind am einen Ende mit der 4 K Spule und am anderen Ende mit den 300 K warmen Kabeln des Netzgeräts verbunden. Um die Wärmeverluste klein zu halten, sind die Stromzuführungen etwa 1 m lang. Durch diese geht ein kontinuierlicher Heliumstrom, der in seiner Menge von der elektrischen Stromstärke bestimmt wird. Beim Compensator arbeiten wir mit 55 mg/s Helium bei 1000 A.

### Netzgerät

Eine Spule erzeugt beim Einschalten des elektrischen Stromes durch Selbstinduktion eine Gegenspannung. Diese Spannung ist abhängig von der Zeitdauer des Stromhoch- bzw. herunterfahrens. Wir fahren mit einer Rampe von 0.5 A/s und brauchen daher eine halbe Stunde, um auf 1000 A zu kommen. Genauso langsam fährt man den Magneten auch wieder herunter. Im Gefahrfall fährt man den Magneten über einen Dumpresistor in ca. 70 s herunter. Hierbei können Spannungen von 300 – 400 V entstehen. Entsprechend müssen die Leitungen isoliert werden.

### Sicherheit

Der Compensator muss gegen unterschiedliche Störungen gesichert werden. Sollte es infolge mangelnder Kühlung zu einer lokalen Erwärmung kommen, so wird der Magnet normal leitend. Die kleinen Querschnitte im Leiter können den Strom nicht verkraften. Der Magnet würde verbrennen. Solche Erwärmungen führen zu einem Quench. Ein Quench wird durch einen Anstieg der elektr. Spannungen nachgewiesen. Beim Compensator wird die Spannung über beide Hälften gemessen. Bei einem Spannungsunterschied von über 350 mV wird abgeschaltet. An den Stromzuführungen wird die Spannung gemessen. Bei über 60 mV wird abgeschaltet. Wenn der Heliumlevel im Schornstein unter 10% sinkt, wird abgeschaltet. In einer ersten Stufe laufen Fehler in der Software zusammen und lösen ein langsames Herunterfahren des Magneten aus (noch nicht realisiert. Z. Zt. noch Schnellabschaltung). Zusätzlich sind die verschiedenen Schalter in einer Sicherheitsschleife hintereinander geschaltet. Dies Schleife ist so einfach wie möglich gehalten, um Komplexität zu vermeiden.

### Siehe auch:

[www.desy.de](http://www.desy.de), Aktuelles, News...\*TESLA\*, 050203 Entwicklungsarbeiten für den Tesla Detektor



Mit den Größen Elektronenstrahl  $I_b(t) \approx 1\text{mA}$ , Strahlenergie  $Sc = 40\text{MeV} \rightarrow P = 40\text{kW}$ , Masse  $m = 0.1\text{g}$ , Wärmekapazität  $c \approx 0.5\text{Wsec/gramm} \cdot \text{grad}$  für Stahl ergibt sich für  $P/m \cdot c \approx 1000\text{grad/ms}$ ; die Abkühlzeitkonstante beträgt  $\tau \approx 1\text{sec}$  für Stahl

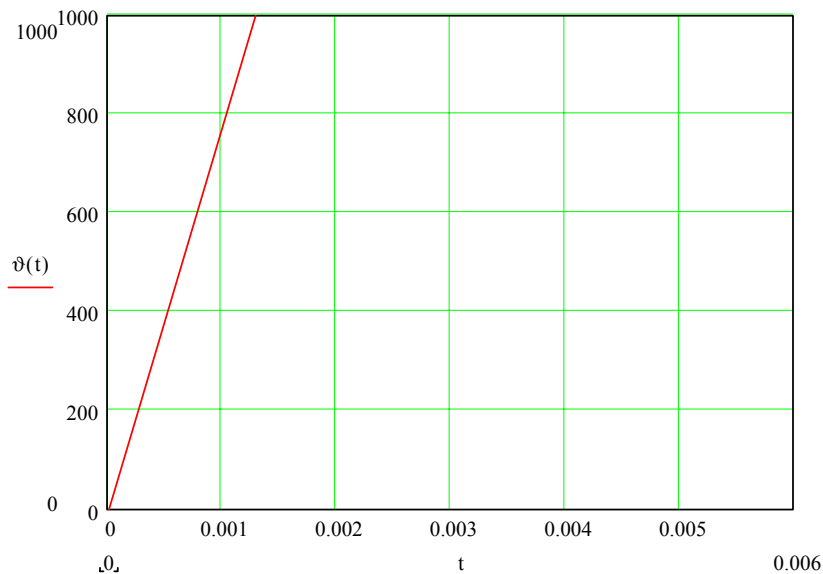


Bild 1: Temperaturverlauf im Anfangsbereich: nach  $t \approx 1,3\text{ms}$  ist die Schmelztemperatur  $\vartheta = 1000^\circ\text{C}$  erreicht.

→ Die Strahlabschaltung muß innerhalb  $t \leq 1\text{ms}$  geschehen.

#### Detektionsmöglichkeiten der Bremsstrahlung [2]:

- Photomultipliers (P30P) sehr ortsabhängig,  $\approx 1\text{PM/m}$  nötig
- Compton Detektor ortsabhängig, lineare Kennlinie, Ströme im Bereich  $50\text{pA} \leq I \leq 500\text{pA}$
- Cable ionisation chamber fast nicht ortsabhängig, lineare Kennlinie, Ströme im Bereich  $500\text{pA} \leq I \leq 5\mu\text{A}$

Typ: RF-Kabel ANDREW HJ-50 (USA), luftgefüllt,  $\Phi=15\text{mm}$ ,  $70\text{pF/m}$ , Plateau  $U_p \geq 700\text{V}$ , wird in ca  $25\text{cm}$  Abstand parallel zur beam line geführt.

Es ist eine Verstärkeranordnung zu wählen, welche die Temperaturgleichung nachbildet:

$$\frac{d}{dt} u_a = \frac{I_l}{C_l} - \frac{1}{R_l \cdot C_l} \cdot u_a$$

→ Stromverstärker als Verzögerungsglied 1. Ordnung.



## Schaltungsstruktur

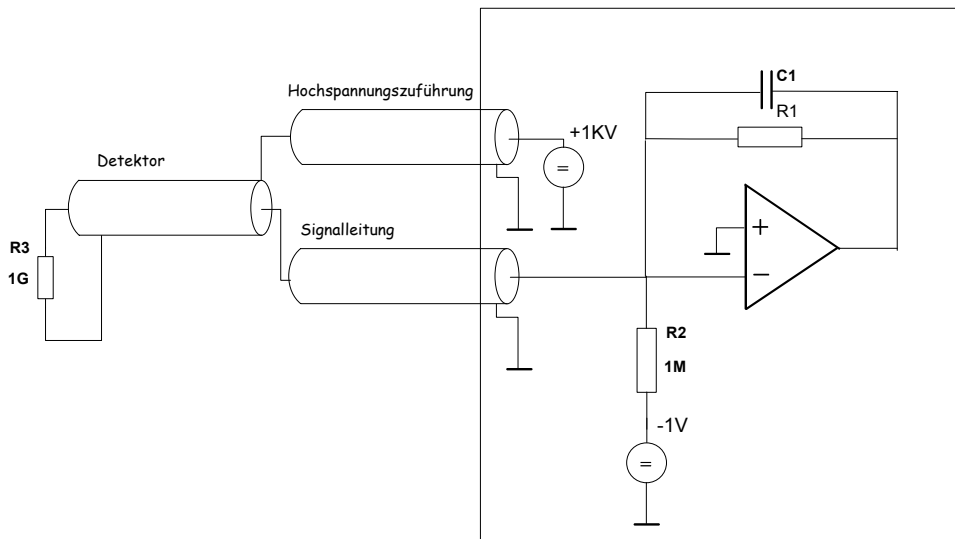


Bild 2: Prinzip von Detektor- und Verstärkeranordnung. Die Art der HV-Zuführung hält den eventuell infolge Strahlung entstehenden Strom durch das Kabel-Dielektrikum vom Signalpfad fern. R2, R3 dienen der Fehlererkennung: bei Kabelunterbrechung oder Ausfall der Hochspannungsquelle entsteht eine als *HV\_fail* detektierbare positive Spannung.

Die Ausgangsspannung wird auf zwei Polaritäten hin überwacht:

- positives Signal bedeutet HV- Fehler
- negatives Signal bedeutet Strahlverlust und muß zur Strahlabschaltung führen; die Überwachungsschwelle ist einstellbar im Bereich  $0,3V \leq U_{lev\_rad} \leq 4,5V$

In einer Testroutine vor dem Strahlbetrieb können die Module auf das Ansprechen der Schwellen überprüft werden.

### Dimensionierung:

statisch: Strahlabschaltung bei  $I_{bl} = 5\mu A \rightarrow R1 \approx 3M\Omega$  durch Messung ermittelt

dynamisch: Abschaltung in  $t1 \leq 1ms$  bei  $I_{bl} = 8.50\mu A$  Strahlverlust  
( = 1% des max. Strahlstromes)  
 $\rightarrow T = R1 * C1 = 100ms$

Abschalt-Schwellen in 12 Stufen einstellbar:  $0,3V \leq U_{lev\_rad} \leq 4,5V$

### Ausführung

Modul-Breite: 25,04mm,

Anzeige der eingestellten Schwellwerte

Zustandssignalisation

Prüfbuchsen für Ausgangsspannung

Schnell-Abschaltung über SIMATIC

14 Moduln/Rack + watchdog + Stromversorgung

Mit 2 Racks lassen sich 28 beam line- Abschnitte überwachen

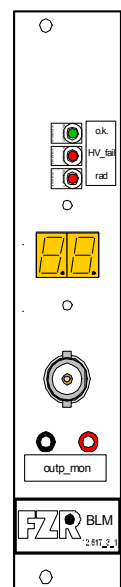


Bild 3: Modul-Ansicht

### vacuum monitoring

Die Überwachung des Vakuums in der beamline auf Druckanstieg geschieht mit dem Ziel, eventuelle Havarien auf der Experimente- Seite frühzeitig zu erkennen und mit Hilfe von Schnellschlussventilen einströmendes Gas von den hochempfindlichen Cavities fernzuhalten.

Wie schnell müssen die Ventile schließen?:

- Ausbreitung von Gas mit Schallgeschwindigkeit  $v \approx 330\text{m/s}$   
→ **Schließzeit**  $t_s \leq s_{\text{min}} / 330\text{ms}^{-1} \approx 9\text{m}/330\text{ms}^{-1} = \mathbf{27\text{ms}}$

Druckmessung mittels Varian- MidiVac Controller:

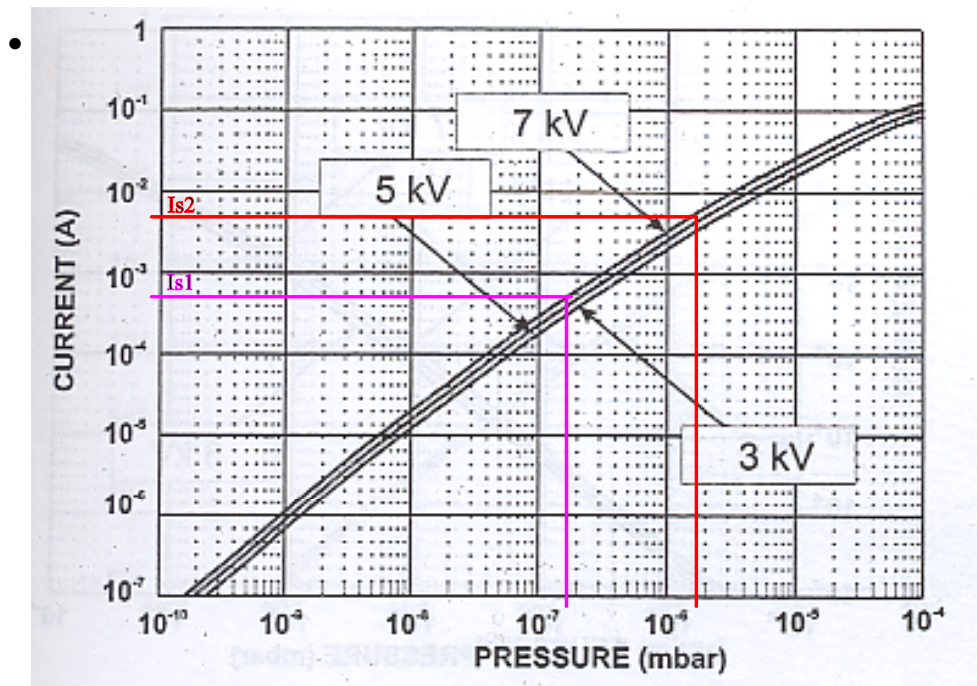


Bild 4: Zusammenhang von Pumpenstrom und Druck im Varian- MidiVac-Controller

- Der Strom ist direkt proportional dem Vacuum- (Druck-) Wert p
- Ein geringer Eingriff in den Controller stellt eine stromproportionale Spannung zur Verfügung, → Auswertung über Zusatz- Elektronik, SignalverUNDUNG von 2 benachbarten Pumpen zwecks Unterdrückung elektrischer Störungen
- Module mit 4 Eingängen arbeiten auf Module mit 4 Eingängen ...  
→ Überwachung von 64 Pumpen möglich
- Ansteuerung eines VAT-Controllers, dieser schließt alle 3 Schnellschlußventile

### Ausführung

Modul-Breite: 35,56mm,

Anzeige der gewählten Stromempfindlichkeiten/Abschaltschwellen  
Zustandssignalisation

Prüfbuchsen für Ausgangsspannung und Summen-Triggersignal

Schnellschlussventil-Betätigung über VAT-Controller

Strahl-Abschaltung über SIMATIC

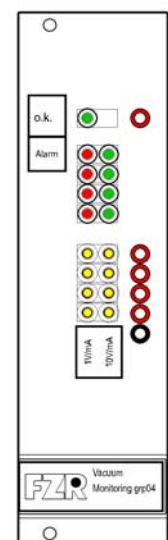


Bild 5: Modul-Ansicht

## Messergebnisse

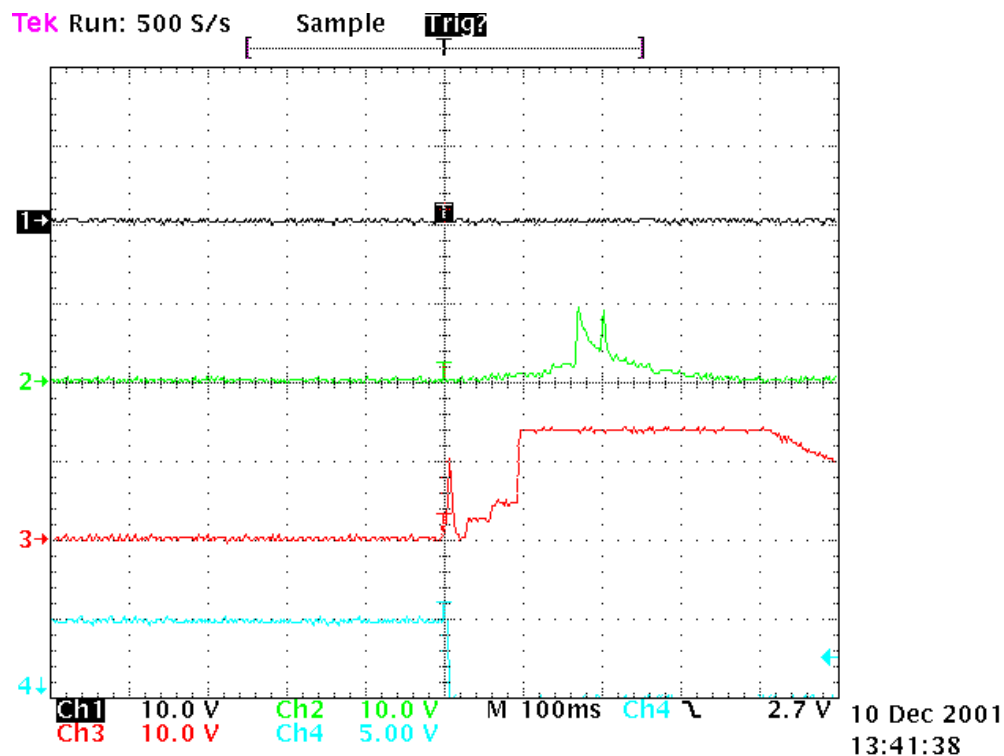


Bild 6: Schnellverschluß nach Vakuum-Exkurs bei einer Empfindlichkeit  $k=10\text{V}/\text{mA}$ . Für die Messung wurden 2 Pumpen ausgewählt, zwischen denen sich das Ventil befindet. ch3 (rot):  $I(\text{VPG02})$  erreicht mit  $I_{\text{max}} \geq 1\text{mA}$  (entspr.  $\geq 0.5 \times 10^{-6}\text{mbar}$ ) als erstes Signal die Schwelle und triggert den Oszillographen, ch4 (blau). Wenn der Druckanstieg stromaufwärts auch die zweite Pumpe erreicht -  $I(\text{VPG01}) \geq 7\text{V}$ , erstes grünes Maximum, ch2 - schließt das Ventil. Infolge Pumpwirkung von VPG01 verringert sich der Druck dort rasch wieder. Das zweite grüne Maximum entsteht durch den Schließvorgang selbst: der Schieber trägt geringe Gasmengen ein. Die Schließzeit läßt sich so zu  $t_s \approx 30\text{ms}$  bestimmen.

## Zusammenfassung

- Ein Gaseinbruch in die beam line und/oder die Cavities muß vermieden werden (Verunreinigung führt zu Güteverlust).
- Die große Strahlleistung von ELBE verlangt eine Überwachung auf Strahlverlust mit zwei unabhängigen Prinzipien. Es werden die Stromdifferenzmessung und die Erfassung von Bremsstrahlung angewandt.
- Auch vor experimentseitigen Havarien müssen die Cavities geschützt werden, ein Druckanstieg löst die Schnellschluß-Ventile aus.

## Literatur

- [1] J. Teichert:  
Compton –Detektoren als Strahlverlust-Monitore  
Vortrag zum ELBE-Palver, Januar 2002
- [2] P.Michel, R. Schurig, J.Teichert:  
Beam Loss Monitoring with Long Ionization Chambers at Elbe  
Radiation Source ELBE, Annual Report 2002



# Die elektronische Micro – Nase ELMINA

## Integration und Vernetzung von „künstlichen Nasen“ zur räumlichen Überwachung

### 1 Abstract

Gassensoren werden zur Bewertung der Luftqualität seit ca. 20 Jahren kommerziell eingesetzt. Man findet sie beispielsweise in automatisch geregelten Dunstabzugshauben, in Feuermeldersystemen und in Lüftungsklappensteuerungen von Kraftfahrzeugen, aber auch komplexe Produktionsanlagen werden mittels Gassensoren überwacht und gesteuert. Das Forschungszentrum Karlsruhe entwickelt im Rahmen des Projektes Mikrosystemtechnik zwei Gassensor-Typen. Ein Sensortyp basiert auf der Auswertung des Widerstandes metalloxidischer Schichten (MOX) auf einem beheizten Substrat (Silizium oder Keramik), der andere wertet Frequenzänderungen von polymerbeschichteten SAW (Surface-Acoustic-Wave) Sensoren aus.

Durch die unterschiedliche Wechselwirkung der Analyten mit den Sensoren werden verschiedene Abweichungen erreicht. Die daraus ableitbaren Signalmuster lassen sich auswerten und qualitativ bzw. quantitativ bestimmten Analyten zuordnen.

Außerdem wird durch Vernetzung von Gassensorsystemen eine räumliche Überwachung möglich.

In diesem Vortrag werden Ihnen Einblicke der Sensorik und die verwendeten Lösungsansätze aufgezeigt, sowie die Auswertung solcher Systeme

### 2 Einführung

Drei der fünf menschlichen Sinneswahrnehmungen können derzeit künstlich nachgeahmt und in Teilbereichen ihrer Leistungsfähigkeit sogar weit übertroffen werden. Anders beim Geschmacks- und Geruchssinn. In diesen Fällen fehlt es bislang an ausgereiften technischen Geräten, die entsprechende Fähigkeiten mit vergleichbarer Leistungsfähigkeit aufweisen.

Geräte, die in Zukunft solche Aufgaben übernehmen könnten, sind Analysesysteme, die aus einer Kombination mehrerer Sensoren zu einem Array bestehen. Speziell im Falle der Analyse komplexer organischer Gasgemische, wie Gerüche, wurde bereits in den 80er Jahren der Begriff "elektronische Nase" geprägt

Hieraus wurde ein Forschungsprojekt unter der Federführung des Forschungszentrum Karlsruhe GmbH entwickelt mit dem Ziel:

**Serienherstellung anwendungsreifer Analysesysteme unter konsequentem Einsatz verschiedener Mikrosystemtechniken und –komponenten.**



### 3 Gasanalytik

An einen idealen Sensor werden zahlreiche Anforderungen gestellt, wie zum Beispiel ausreichend selektive Reaktion auf den Analyten, hohe Empfindlichkeit, gutes Ansprechverhalten, Reversibilität und Reproduzierbarkeit der Messwerte, sowie hohe Langzeitstabilität. Ein weiteres wichtiges Kriterium für ihren technischen Einsatz ist, dass sie sehr reproduzierbar hergestellt werden können. Die chemischen Sensoren eines **Sensorarrays** müssen, neben den genannten Anforderungen, auch der Anforderung nach einer "Semi-Selektivität" genüge leisten. Dies bedeutet, die Sensoren sollen zwar vornehmlich auf einen Analyten reagieren, jedoch müssen sie auch eine ausreichende Querempfindlichkeit zu anderen Analyten aufweisen.

#### 3.1 Surface-Acoustic-Wave SAW

Viele dieser Forderungen werden durch massensensitive elektroakustische Bauelemente erfüllt. Solche Bauteile haben sich bereits bei vielen technischen Anwendungen, vor allem in der Elektronik, elektrischen Datenverarbeitung und in der Hochfrequenztechnik längst etabliert. Sie arbeiten im Ultraschallgebiet bei Frequenzen zwischen 10 MHz und 2 GHz. Zum Einsatz in der (Bio)Sensorik werden diese Bauelemente mit einer selektiven Beschichtung versehen und als frequenzbestimmendes Element in einen Oszillatorschaltkreis eingebaut. Durch die Wechselwirkung der akustischen Welle mit dem umgebenden Medium kommt es dann zu einer Veränderung von Geschwindigkeit und Amplitude der Welle, was als Änderung der Resonanzfrequenz und Einfügedämpfung des Oszillators nachgewiesen werden kann. Auf diese Weise können Veränderungen an der Oberfläche, wie z.B. Änderungen der Masse, Viskoelastizität, Leitfähigkeit, Dielektrizitätskonstante oder Temperatur detektiert werden. Wichtigste Meßgröße ist jedoch im allgemeinen die Änderung der Resonanzfrequenz aufgrund der Masseänderung durch Wechselwirkung des Analyten mit der Beschichtung.

#### 3.2 Metalloxid Sensor MOX

Zum simultanen und selektiven Nachweis von vor allem organischen Luftkomponenten wird ein vielseitig konfektionierbares Gassensor-Mikrosystem entwickelt. Das Sensorprinzip beruht auf der Verwendung einer Vielzahl von Gasdetektoren aus halbleitenden Metalloxiden, deren elektrischer Widerstand von der Luftzusammensetzung abhängt. Im Gegensatz zur üblichen Bauweise wird das Detektormaterial mit einer selektiven permeablen Keramikmembran versehen, wodurch ein Schutz des Gasdetektors und eine gezielte Einstellung der Selektivität erreicht wird. Neben den derzeit als Gasdetektoren verwendeten gesputterten Zinndioxid-Filmen werden Detektoren aus mikrogranularen Eisenoxid- und Wolframoxid Schichten sowie anderen Materialien erprobt.

Derzeit besteht das Gassensor-Mikrosystem aus einem 8mm x 9mm großen Siliziumchip, auf dem 40 Einzeldetektoren aus Zinndioxid, zwei Temperaturfühler und rückseitig vier separate Heizungsmeander aufgebracht sind. Mit Hilfe von IBAD- (*ionenstrahlgestützte chemische Gasphasen Abscheidung*) Verfahren werden nanometerdicke SiO<sub>2</sub>- und Al<sub>2</sub>O<sub>3</sub>-Membranen auf dem Detektor abgeschieden. Eine unterschiedliche Empfindlichkeit der Einzeldetektoren auf dem Sensorchip wird durch die Gradientenmethoden erreicht, wobei ein Temperaturgradient oder ein Dickengradient der Membran lateral über die 40 Sensorelemente gelegt wird. Die daraus resultierenden Signalmuster ermöglichen eine qualitativ und quantitativ hochempfindliche Analyse von Einzelkomponenten in komplexen Gasmischungen.



## 4 Auswertung von Signalmustern

Für die Auswertung von Signalmustern kommen sogenannte chemometrische Methoden in Betracht, wie beispielsweise die Hauptkomponentenanalyse (Principal Component Analyse; PCA), die bereits als fertiges Softwarepaket zur Verfügung steht. Bei ihr wird der mehrdimensionale Sensorsignalraum auf ein paar wenige Dimensionen entlang der größten Signalvarianz reduziert, wodurch ähnliche Muster als Punktcluster abgebildet werden. Sind diese gut voneinander zu trennen, so lassen sich die betreffenden Analyten prinzipiell unterscheiden.

Eine weitere Möglichkeit Signalmuster auszuwerten, ist der Einsatz von neuronalen Netzen. Der Vorteil dieses Verfahrens liegt im Verarbeiten auch nichtlinearer Sensorantworten, während die chemometrischen Algorithmen auf lineare Sensorkennlinien beschränkt bleiben. Mit diesen Auswertemethoden und mit Hilfe der Kombination aus SAW- und MOX - Sensorsystem ist es möglich, eine qualitative und quantitative Bestimmung eines Gasgemisches durchzuführen.

weitere Informationen unter:

<http://hpesun16.fzk.de/projekt/elmina/welcome.html>

<http://www-ifa.fzk.de/Rapp/index2.html>

[http://www-ifa.fzk.de/IFIA\\_Webseiten/Webseiten\\_Goschnick/Webseiten\\_Goschnick\\_Kamina/Default\\_Ger.htm](http://www-ifa.fzk.de/IFIA_Webseiten/Webseiten_Goschnick/Webseiten_Goschnick_Kamina/Default_Ger.htm)

Vielen Dank für Ihr Interesse  
Forschungszentrum Karlsruhe GmbH

## Die elektronische Micro – Nase **ELMINA**

### Integration und Vernetzung von „künstlichen Nasen“ zur räumlichen Überwachung

SAW - System



KAMINA - System

## Gas - Analysesystem

- **Ziel**

Serienherstellung anwendungsreifer Analysesysteme unter konsequentem Einsatz verschiedener Mikrosystemtechniken und -komponenten

**Projekt „ELMINA“ - Strategiefonds der Helmholtzgemeinschaft**

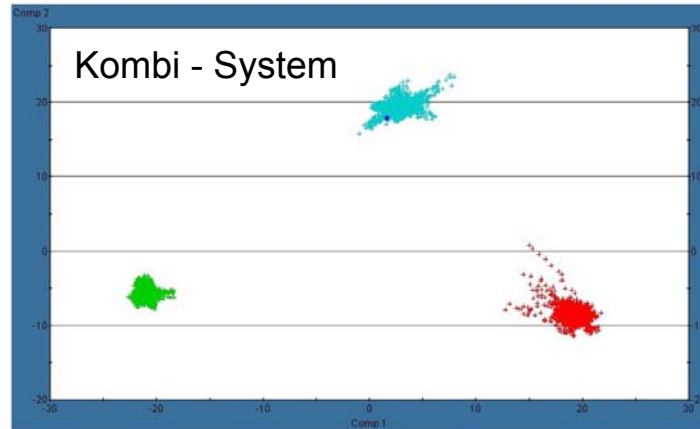
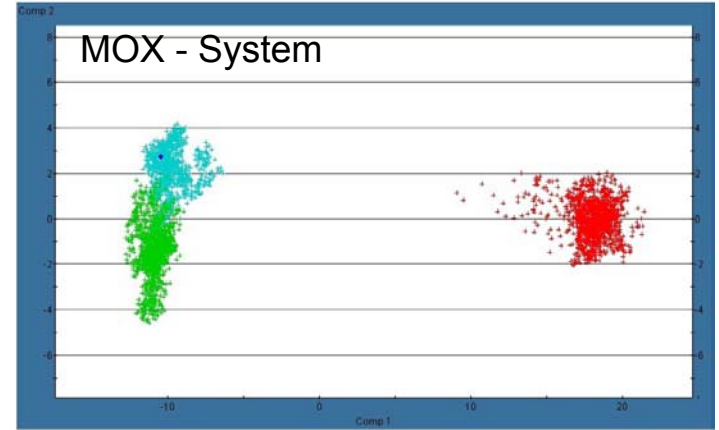
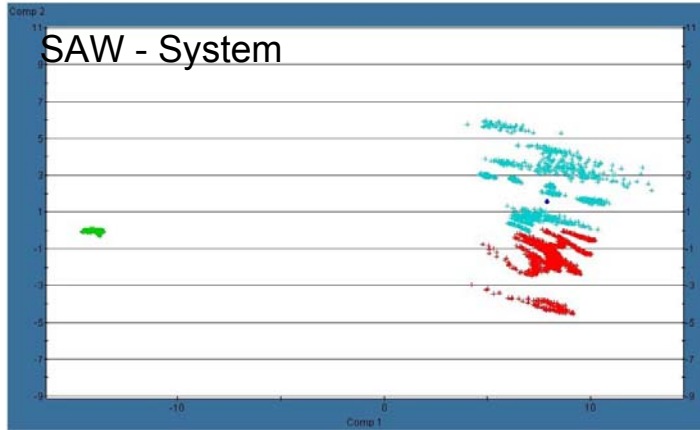
- **Anforderungen/Schwerpunkte**

- selektive Reaktion auf den Analyten
- hohe Empfindlichkeit, gutes Ansprechverhalten
- Reversibilität und Reproduzierbarkeit der Messwerte
- Langzeitstabilität
- anwendungsorientierte Entwicklung

SAW System	MOX System
Detektion von flüchtigen organischen Stoffen auf Basis von akustischen Oberflächenwellen (OFW)	Detektion von flüchtigen organischen und anorganischen Stoffen auf Basis von dotierten Metalloxiden



# Erdgas Oderierung Messung



Schwefelwasserstoff und  
Xylol in Methan

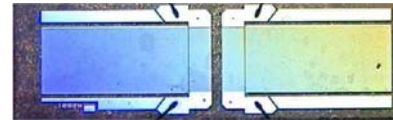
## Surface Acoustic Wave Sensor (SAW)

### • Sensitivität

- gezielte Auswahl der selektiven Beschichtung
- Polymere als Sorptionsschicht auf den Bauelementen für schnelle und reversible Wechselwirkung



massesensitiver Sensortyp



### • Messgröße

- Veränderung von Geschwindigkeit und Amplitude der akustischen Welle.
- frequenzbestimmendes Element in einen Oszillatorschaltkreis



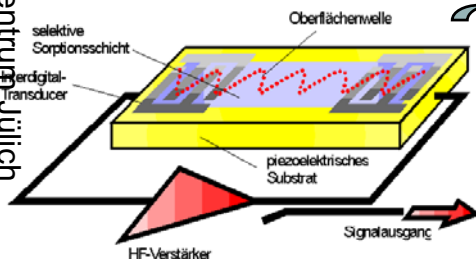
Anlagerung des Analyten



Änderung der Schallgeschwindigkeit



Frequenzänderung des Oszillatorschwingkreises



## Sensorarray

### • Aufbau


- Detektion komplexer Stoffgemische und Klassen von Analyten
- Kombination unterschiedlicher beschichteter Sensoren

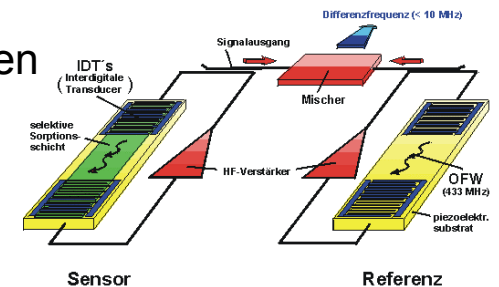
 Sensorarray

### • Messergebnis

- verschiedene elektrische Signale
- Signalmuster aus Einzelsensoren
- Sensitivitätsmuster, die charakteristisch für den betreffenden Analyten sind

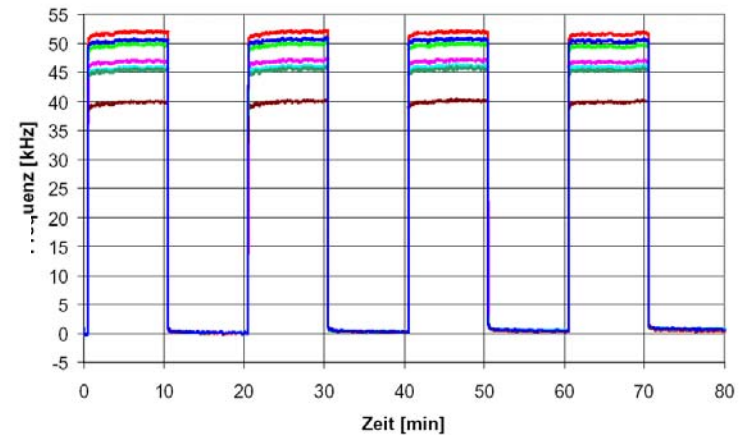
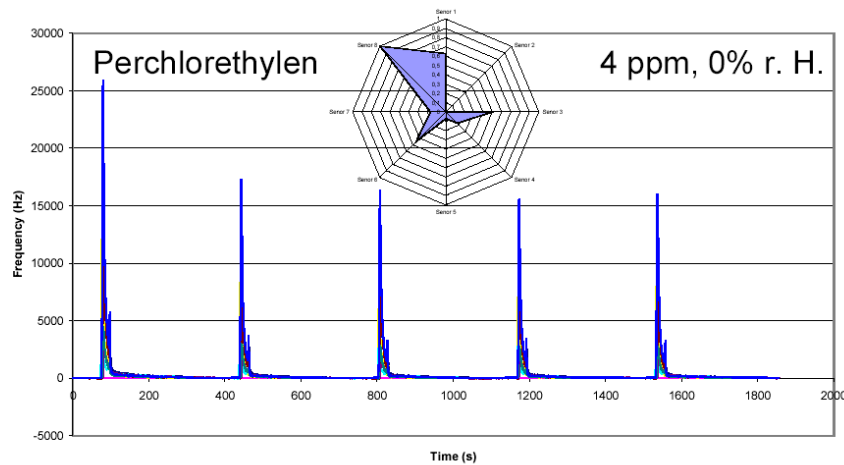


 chemometrische Auswertung und Mustererkennung  
für qualitative und quantitative Zuordnung des Analyten



## Auswertung Sensor

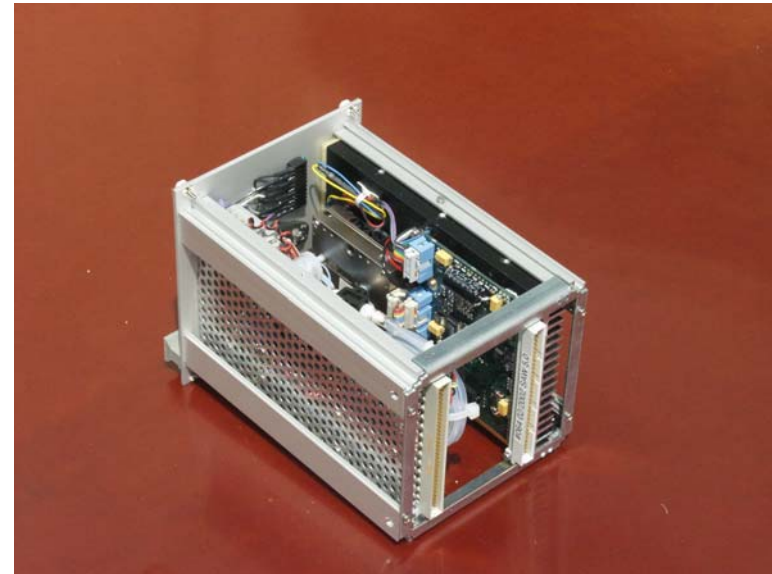
- Beispiel eines Signalmuster



## SAW Einschub

- **SAW – Einschub**

- $\mu$ Controller - gesteuerte Auswerteelektronik
- Erfassung Frequenzen von 0 – 20MHz
- Temperaturregelung über Peltierelement
- aktive Systemkühlung
- Anzeigen der Betriebszustände
- Ventil- und Pumpensteuerung
- Kommunikationsschnittstelle  
CAN 2.0b passiv und RS232
- Einbau in Standard 19“ Modul
- Betriebsspannung von 11,0V – 13,5V



# Das Zukunftsprojekt der GSI

## Aktueller Stand und Pläne

26. 03. 2003

M. Richter, DV&EE

1

## Zusage des BMBF vom 5. Februar 2003

**" Die GSI soll gemeinsam mit europäischen Partnern ihre Anlage stufenweise ausbauen und zu einem führenden europäischen Physikzentrum werden. Mindestens ein Viertel der Kosten von 675 Millionen € soll von ausländischen Partnern aufgebracht werden."**

**([http://www-new.gsi.de/zukunftsprojekt/index\\_e.html](http://www-new.gsi.de/zukunftsprojekt/index_e.html))**

26. 03. 2003

M. Richter, DV&EE

2



## Ziel des Ausbaus (Beschleuniger)

- Intensive Strahlen aus sekundären Strahlen – instabile Kerne oder Antiprotonen
- Höchste Strahlintensitäten ( $10^{12}$  Ionen/Zyklus,  $2.5 \cdot 10^{13}$  p/Zyklus)
- Brillante Strahlqualität durch Strahlkühlung
- Höhere Strahlenergien (22 GeV/u  $U^{92+}$ , 29 GeV Protonen)
- Höchste Strahlleistung (Ionenpulse mit  $10^{12}$  W)
- Effizienter Parallelbetrieb mit bis zu 4 unterschiedlichen Ionensorten gleichzeitig

## Neue Beschleuniger

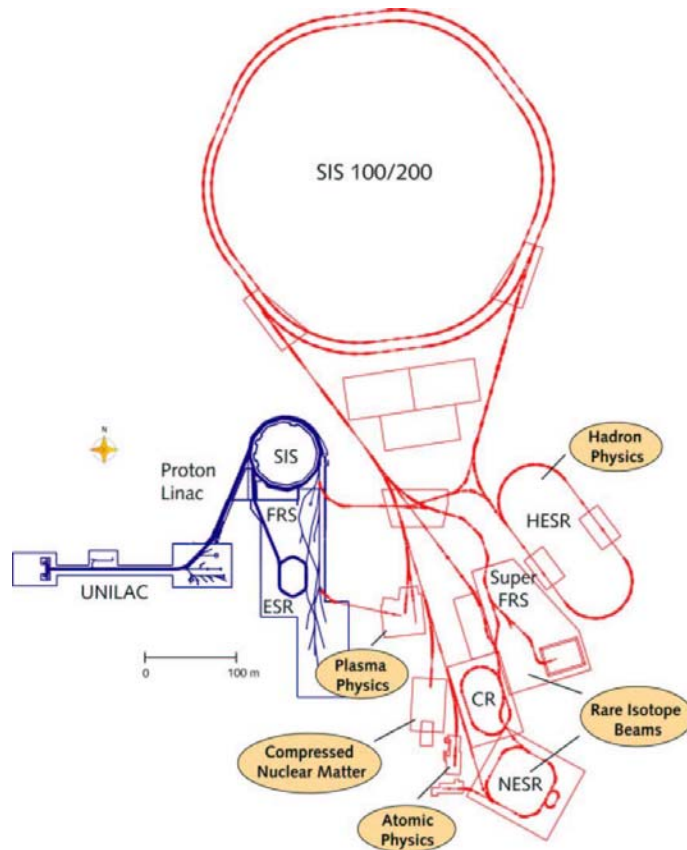
**Noch ist der Beschleunigerausbau nicht endgültig festgelegt, aber die Grundstruktur liegt fest:**

- Doppelring Synchrotron SIS 100 Tm (2 T, 4 T/s) und 200 Tm (4 T, 1 T/s), unterirdisch, ca. 1 km Umfang
- Speicher- und Cooler-Ringe
- Super Fragmentseparator





## Neue Beschleuniger



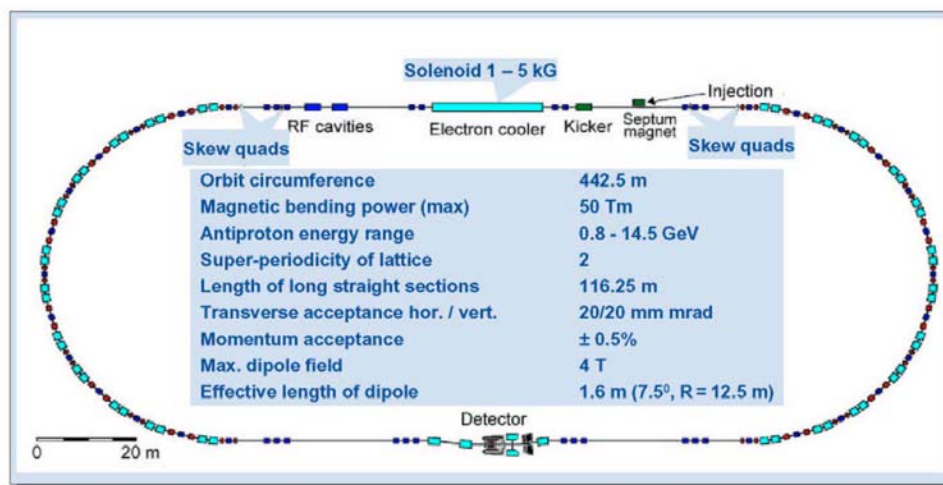
26. 03. 2003

M. Richter, DV&EE

7

## Neue Beschleuniger (High Energy Storage Ring)

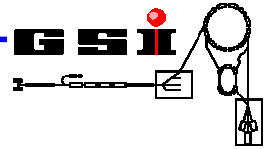
### HESR News - Layout of the HESR



26. 03. 2003

M. Richter, DV&EE

8



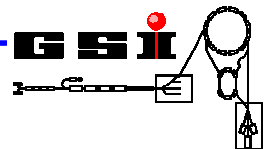
## Neue Experimente

- **Compressed Baryonic Matter, CBM**
- **Proton-Antiproton Darmstadt, PANDA**
- **Super Fragmentseparator, Super-FRS**
- **Plasmaphysik**

26. 03. 2003

M. Richter, DV&EE

9



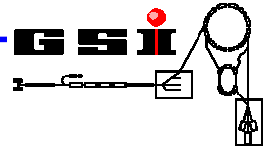
## Neues Experiment - CBM

- **Compressed Baryonic Matter, CBM**
  - **Creating highest baryon densities in nucleus-nucleus collisions. Exploring the properties of superdense baryonic matter and the in-medium modification of hadrons. Searching for the transition from dense hadronic matter to quark-gluon matter and for the critical point of strongly interacting matter.**
  - **Fundamental aspects of strong-interaction physics and astrophysics:  
Restoration of chiral symmetry, the origin of hadron masses, confinement, the structure of neutron stars, supernova dynamics, early universe.**

26. 03. 2003

M. Richter, DV&EE

10



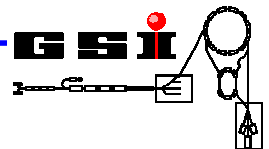
## Neues Experiment - CBM

- **The setup will measure both hadrons and electrons with large acceptance up to beam energies of about 40 GeV/u following a new concept: the particle tracking and momentum determination will be performed with high resolution in a magnetic field close to the target, whereas the particle identification will take place downstream the magnet.**

26. 03. 2003

M. Richter, DV&EE

11



## Neues Experiment - CBM

- **7 layers of Silicon pixel and strip detectors in the field of a super-conducting magnet. These detectors provide an excellent track and vertex reconstruction which is crucial for the measurement of charmed D mesons.**
- **Ring-imaging Cherenkov detector (RICH) for electron identification.**
- **Transition radiation detectors (TRD) for identifying high-energy electrons.**
- **Resistive plate chambers (RPC) for time-of-flight measurement.**

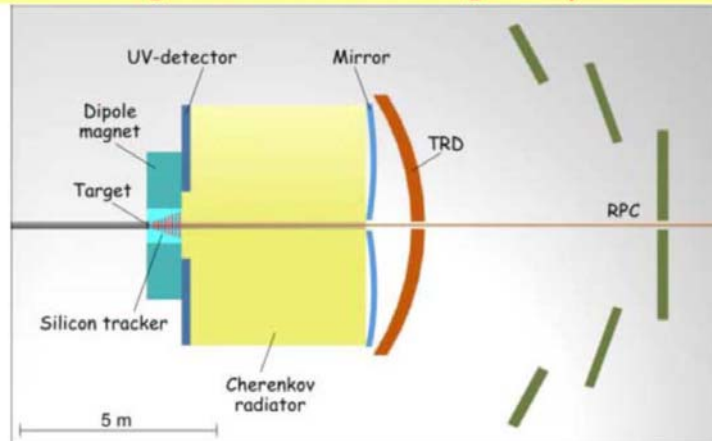
26. 03. 2003

M. Richter, DV&EE

12

## Neues Experiment - CBM

### Second generation fixed target experiment



1. Magnetic field 1-2T
  2. Silicon pixel/strip detectors:  $\Lambda$ ,  $\Sigma$ ,  $\Xi$ ,  $\Omega$
  3. RICH: particles with  $\gamma = 10-100$ : electrons, (pions, kaons)
  4. TRD: electrons ( $\gamma > 2000$ ):  $J/\psi$
  5. TOF-start (diamond pixel detector) and TOF-stop (RPC):  
particle identification (pions, kaons, protons, ...)
- 1.-5. needed for D mesons

26. 03. 2003

M. Richter, DV&EE

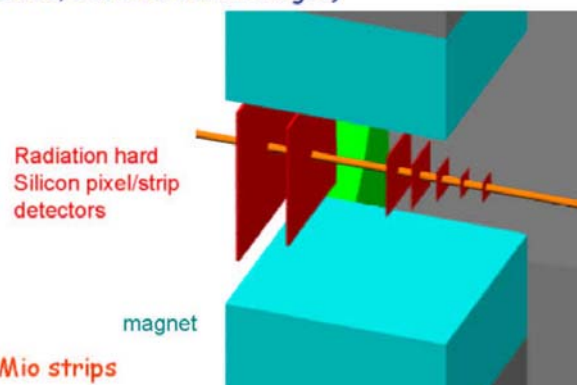
13

## Neues Experiment - CBM

### Experimental concept

#### Requirements:

- identification of electrons and hadrons  
(2 electron detectors: pion suppression by  $10^4$ -  $10^5$ )
- reconstruction of particle vertices with high resolution  
(1000 charged particles in central Au+Au collisions at 25 AGeV)
- $10^7$  Au+Au reactions/sec  
(beam intensities up to  $10^9$  ions/sec, 1 % interaction target)
- good momentum resolution
- large acceptance



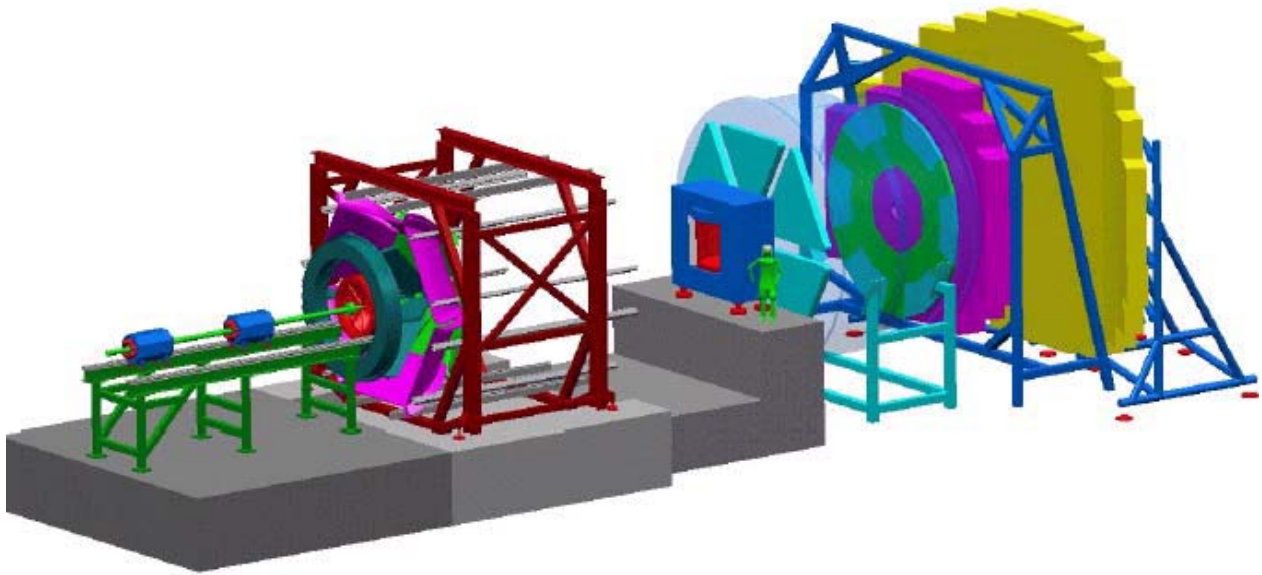
Silicon: 7 planes, 3 Mio pixel, 1.5 Mio strips

26. 03. 2003

M. Richter, DV&EE

14

## Neues Experiment - CBM



26. 03. 2003

M. Richter, DV&EE

15

## Neues Experiment - CBM

task	maximum requirements	possible detectors	problems
electron identification 1. stage	$\epsilon_e > 90\%$ $\epsilon_\pi \approx 10^{-2}$ occupancy $\approx 2\%$ (central) $\approx 0.5\%$ (min. bias) UV detector: 80000 channels rate: 10 MHz x 0.5% = 50 kHz	<b>RICH</b> radiator gas = counter gas float glass mirrors UV detector: solid CsI photocathode	Security ( $\text{CH}_4$ ) background
electron identification 2. stage	$\epsilon_e > 90\%$ $\epsilon_\pi \approx 10^{-3}$ ( $p=1 \text{ GeV}/c$ ) occupancy $\leq 5\%$ (central) $\leq 1.25\%$ (min. bias) 70000 channels/layer rate: 10 MHz x 1.25% = 125 kHz acceptance $> 2\pi$	<b>TRD</b> (ALICE type) $\epsilon_\pi \approx 10^{-2}$ ( $p=1 \text{ GeV}/c$ ) for 6 layers electron drift time 1 $\mu\text{s}$ ion drift time $\approx 1000 \mu\text{s}$ tracking ? Straw tubes: 7 MHz/cell	high granularity ( $1\text{cm}^2$ ) dead time $< 1 \mu\text{s}$
tracking (in magnetic field)	$\Delta p/p < 1\%$ vertex resolution $\approx 50 \mu\text{m}$ radiation hard occupancy 1.5% (central) $X_0 \ll 1\%$ $4.5 \times 10^6$ channels readout rate $> 40 \text{ MHz}$	<b>Silicon pixel and strip</b> hybrid pixel: $50 \times 300 \mu\text{m}^2$ , $X_0 > 1\%$ readout 10 MHz	hybrid: reduce $X_0$ fast readout chip  monolithic pixel: rad hardness
hadron identification	<b>time of flight (stop)</b> $\Delta t < 100 \text{ ps}$ occupancy $\leq 5\%$ $\leq 1.25\%$ (min. bias) 70000 channels rate: 10 MHz x 1.25% = 125 kHz	<b>RPC:</b> rate 1 kHz	rate 100 kHz cross talk granularity ( $4 \text{ cm}^2$ ) large scale

26. 03.

16

## Neues Experiment - PANDA

### Proton-Antiproton Darmstadt, PANDA

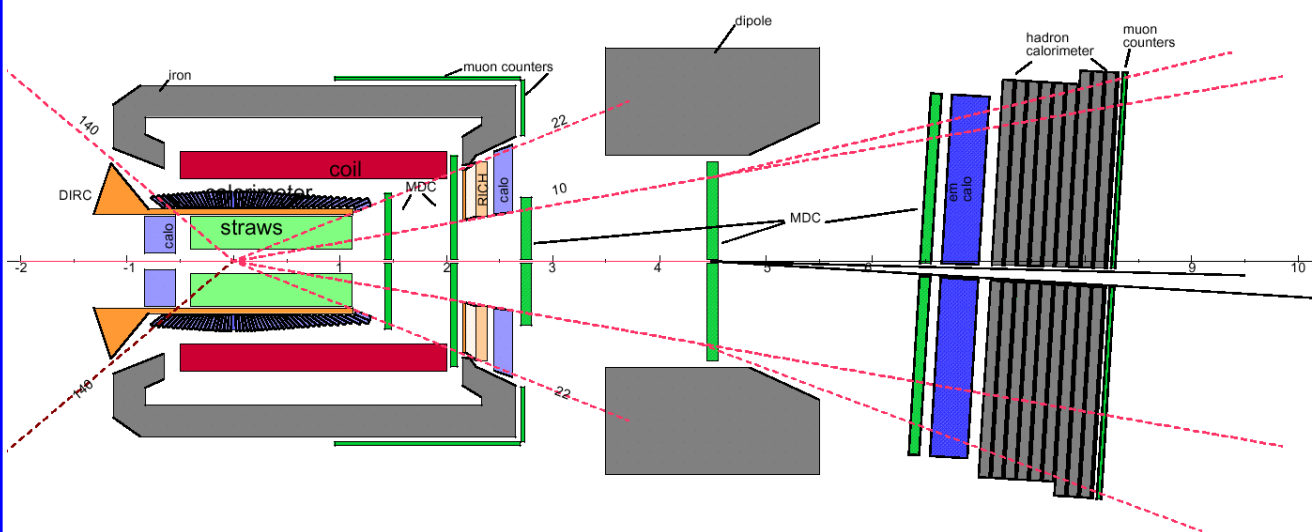
- Understand confinement not just as a phenomenon but to comprehend it quantitatively from the theory of the strong force.
- Physicists need a better understanding of the behavior of the strong force at medium and larger distances.
- Search for the origin of the hadron masses, i.e. of the particles composed of quarks. Physicists believe that new experiments exploiting high-energy antiproton and ion beams will also elucidate the generation of hadronic masses.
- Search for Glueballs that consist of gluons only and so-called hybrids that are composed of two quarks and a gluon.

26. 03. 2003

M. Richter, DV&EE

17

## Neues Experiment - PANDA

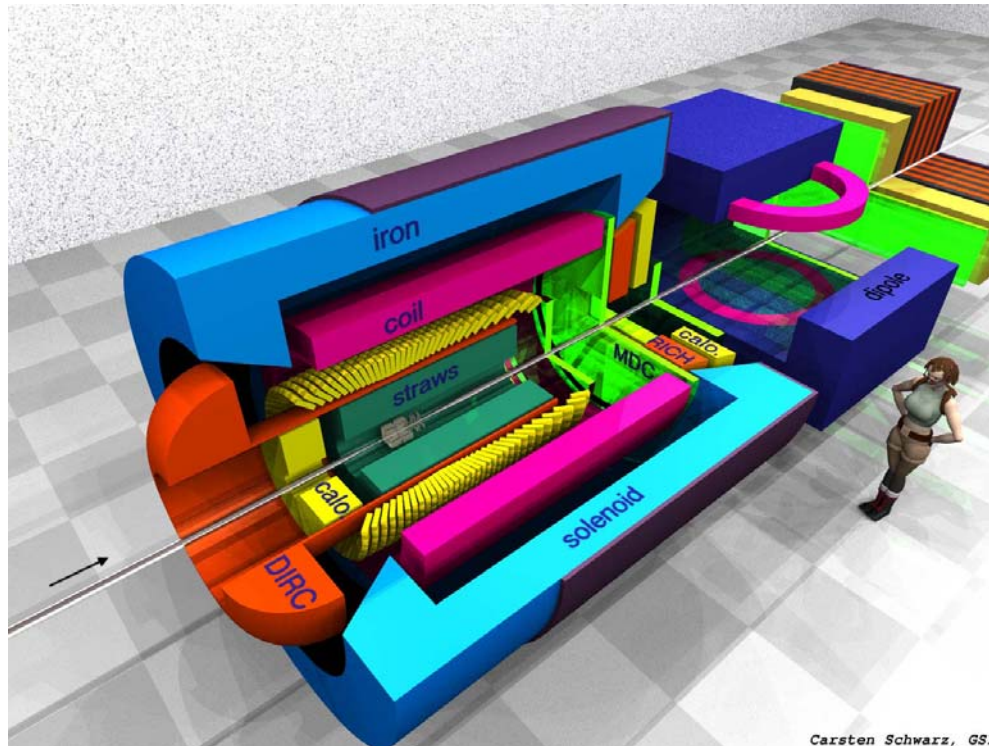


26. 03. 2003

M. Richter, DV&EE

18

## Neues Experiment - PANDA



Carsten Schwarz, GSI

26. 03. 2003

M. Richter, DV&EE

19

## Neues Experiment – Super-FRS

### The perspectives of nuclear astrophysics at fragmentation facilities

Nuclear physics input to astrophysics: e.g.

- Nuclear structure: Masses, decay half lives, level properties, GT strengths, shell closures etc.
- Reaction rates for capture reactions
- Isospin and density dependence of the nuclear equation of state
- Contributions from fragmentation-type facilities:
  - Spectroscopy of stopped fragments
  - Unique storage-ring experiments
  - Break-up reactions of unstable nuclei

Klaus Sümmerer, GSI Darmstadt

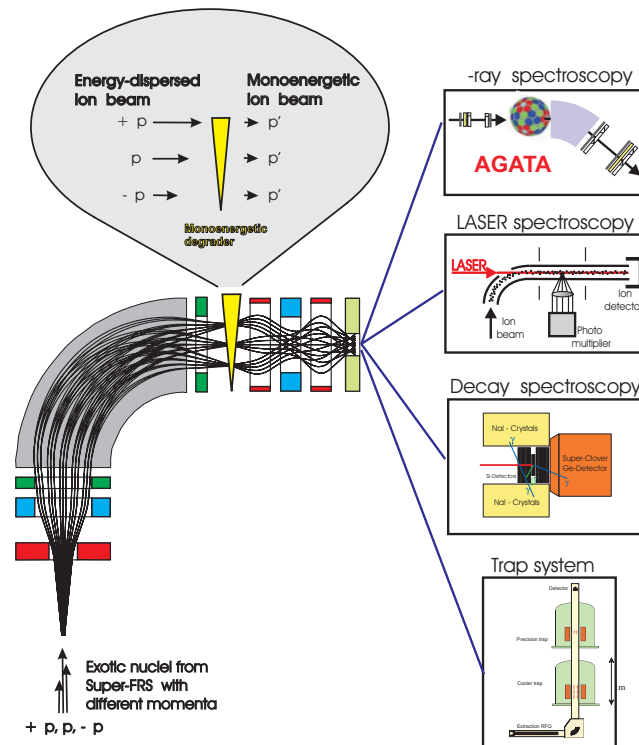
26. 03. 2003

M. Richter, DV&EE

20

## Neues Experiment – Super-FRS

Super-FRS:  
low-energy  
branch



26. 03. 2003

M. Richter, DV&EE

21

## Neues Experiment – Super-FRS

### Mass/half life measurements at storage rings:

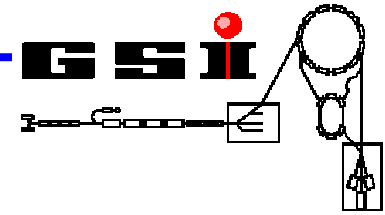
- Mass measurements over large areas of the nuclear chart
- Resolution of isomers
- Access to very short half lives (TOF method)
- Half life measurements for ionized species (e.g. BBD)

26. 03. 2003

M. Richter, DV&EE

22



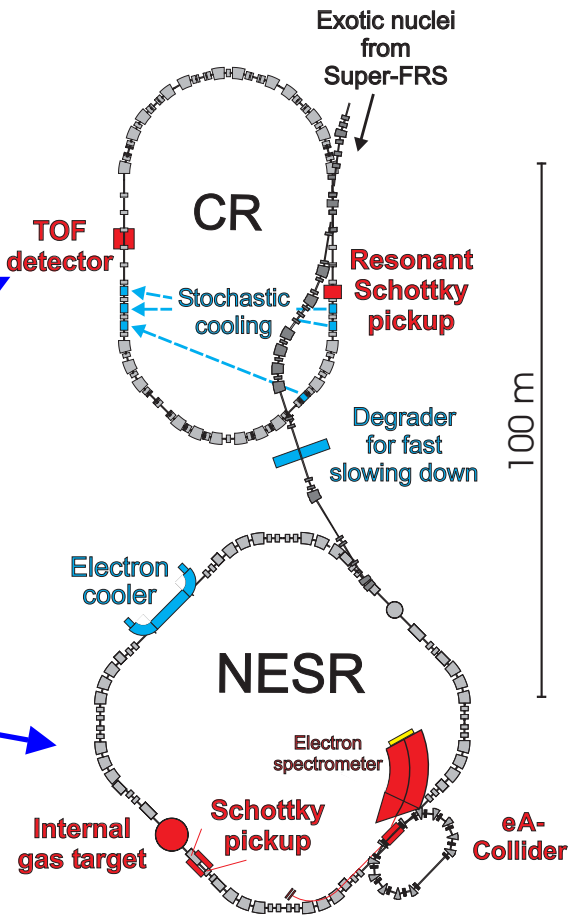


# Neues Experiment – Super-FRS

**Super-FRS:  
Ring branch**

**Short half  
lives,  
stochastic  
cooling**

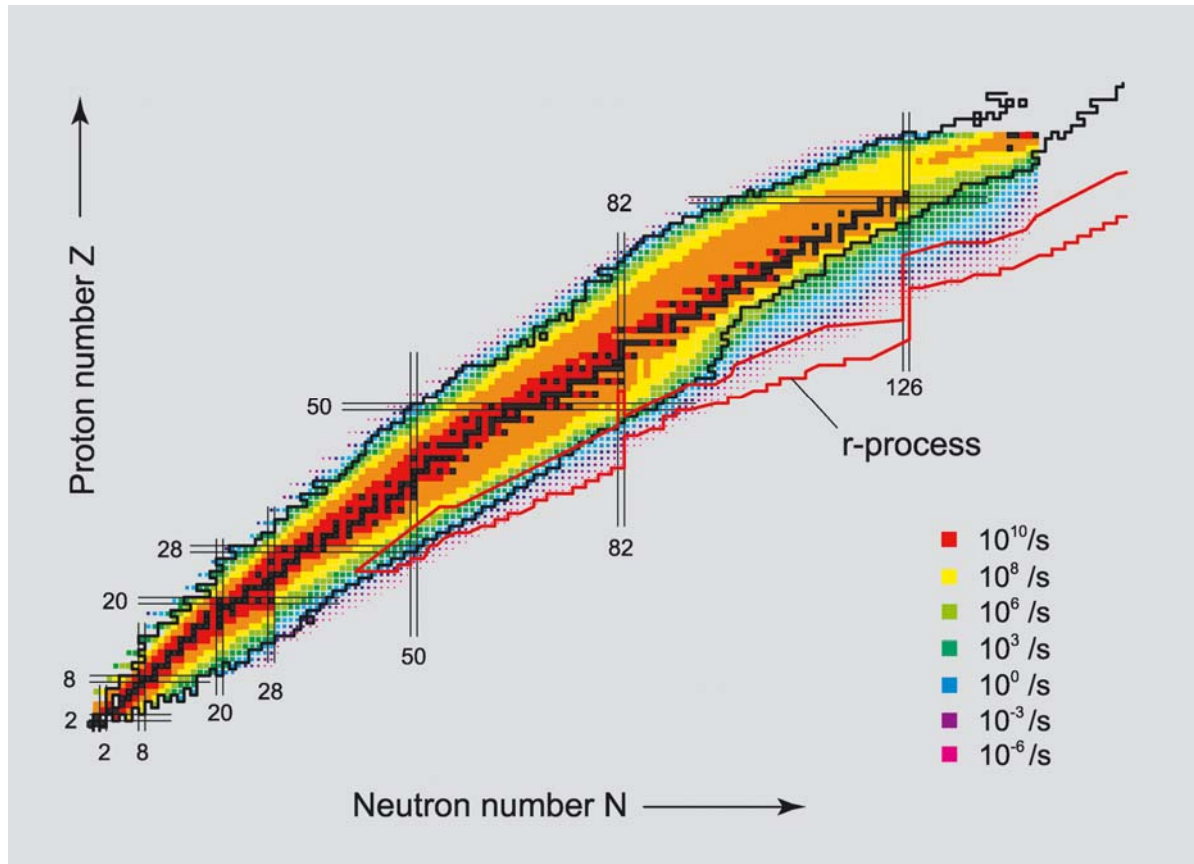
**Long half  
lives,  
electron  
cooling,  
nuclear  
reactions**

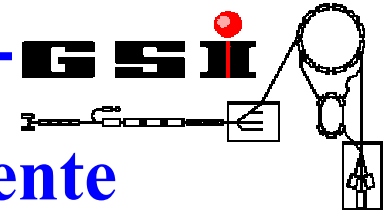


- Mass and half life measurements
- Scattering and transfer
- Electron scattering

# Neues Experiment – Super-FRS

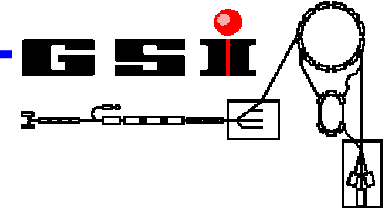
## Predicted production rates at Super-FRS





## Herausforderungen aller neuen Experimente

- **Data Acquisition ist eine Herausforderung:**
  - **$10^7$  Interaktionen/s in Schwerionen- und Antiprotonen-Kollisionen**
  - **Tracking von  $10^7$  Ereignissen mit einer Multiplizität von 100 bis 1.000**
- **Triggerfreie Systeme mit Zeitstempel von  $< 40$  ps Jitter**
- **DSP und FPGA Netze (10 GB) zur Grob-Filterung**
- **Netze (10 GB) von tausenden PCs zur weiteren Filterung und zum Event Building**



## Alle neuen Experimente

- **Antrag für ein Joint Research Project (JRP) for I3HP der EU (Integrated Infrastructure Initiative in Hadron Physics) wird vorbereitet:**

**Future DAQ –**

**A High Rate Trigger and Data Acquisition System**

- **Antrag für ein Design Project der EU wird vorbereitet:**

**Unified Experiment Control System**