

SCHRIFTENREIHE DES HZB, Nr. 5

Bericht der Frühjahrstagung 2010

der Studiengruppe für Elektronische Instrumentierung

15. bis 17. März 2010

Deutsches Elektronen-Synchrotron (DESY) Hamburg



Herausgeber: Dr. F. Wulf

Berichte des Helmholtz-Zentrums Berlin (HZB-Berichte)

Das Helmholtz-Zentrum Berlin für Materialien und Energie gibt eine Serie von Berichten über Forschungs- und Entwicklungsergebnisse oder andere Aktivitäten des Zentrums heraus. Diese Berichte sind auf den Seiten des Zentrums elektronisch erhältlich. Alle Rechte an den Berichten liegen beim Zentrum außer das einfache Nutzungsrecht, das ein Bezieher mit dem Herunterladen erhält.

Reports of the Helmholtz Centre Berlin (HZB-Berichte)

The Helmholtz Centre Berlin for Materials and Energy publishes a series of reports on its research and development or other activities. The reports may be retrieved from the web pages of HZB and used solely for scientific, non-commercial purposes of the downloader. All other rights stay with HZB.

ISSN 1868-5781

Bericht der Frühjahrstagung der
Studiengruppe für Elektronische Instrumentierung

15. bis 17. März 2010

Deutsches Elektronen-Synchrotron (Desy)
Hamburg



Herausgeber: Dr. Friedrich Wulf

HZB-Bericht 5, Mai 2010

ISSN 1868-5781

**Helmholtz-Zentrum Berlin für Materialien und Energie GmbH
Messplatz-DV
Hahn-Meitner-Platz 1
14109 Berlin**

Teilnehmerliste

Name

Abbott, Keith
 Badura, Dr. Eugen
 Balzer, Dipl.-Phys. Matthias
 Becker, Dipl. Ing. Heinz
 Bönisch, Dr. Sven
 Bosch, Alfons
 Bürkmann-Gehrlein, Klaus
 Burmester, Dipl.-Ing. Jörg
 David, Dörte
 Deutsch, Dipl.-Ing. (FH) Werner
 Dirksen, Vollrath
 Drochner, Dr. Matthias
 Emde, Dr. Carsten
 Engels, Ralf
 Fix, Friedrich
 Frank, Dipl.-Ing. Oliver
 Ganninger, Christian
 Gemmeke, Prof. Dr. Hartmut
 Goettmann, Dipl.-Ing. Walter
 Göttlicher, Dr. Peter
 Hahn, Dipl.-Ing. Harald
 Hatje, Jan
 Herrendörfer, Dr. Dietmar
 Heyne, Georg
 Hürttlen, Dipl.-Ing. Werner
 Jastrow, Fini
 Kaefer, Peter
 Kirsch, Dr. Matthias
 Kleines, Harald
 Klockmann, Kay
 Koch, Dr. Karsten
 Lemke, Björn
 Lensch, Timmy-Jan
 Löchner, Dr. Bernd
 Müller, Dr. Klaus-Dieter
 Namaschk, Dr.-Ing. Bernhard
 Neumann, Dipl.-Ing. Oliver
 Noelle, Dirk
 Notz, Dr. Dieter
 Nowack, Dr.-Ing. Gerd
 Paul, Dr. Hans-Joachim
 Plewka, Dipl.-Ing. Jörn
 Rahn, Joachim
 Rehlich, Kay
 Reimann, Olaf
 Reinecke, Mathias
 Reuther, Franz
 Rönpage, Thomas
 Rüschemann, Gustav
 Sauer, Dipl.-Ing. Olaf-Peter
 Schäfer, Oliver

Institut

Performance Technologies
 Gesellschaft für Schwerionenforschung, Abt. EE
 KIT Karlsruher Institut für Technologie
 privat
 Helmholtz-Zentrum Berlin für Materialien und Energie GmbH
 privat
 Helmholtz-Zentrum Berlin für Materialien und Energie GmbH
 GKSS Forschungszentrum Geesthacht GmbH
 DESY Hamburg
 Max-Planck-Institut für Sonnensystemforschung
 N.A.T. GmbH
 Forschungszentrum Jülich GmbH
 Open Source Automation Development Lab (OSADL) eG
 Forschungszentrum Jülich
 Elma Trenew Electronic GmbH
 GKSS Forschungszentrum Geesthacht GmbH
 Schroff GmbH
 KIT Karlsruher Institut für Technologie
 Helmholtz-Zentrum Berlin für Materialien und Energie GmbH
 DESY Hamburg
 GSI Helmholtzzentrum für Schwerionenforschung GmbH
 DESY Hamburg
 Helmholtz-Zentrum Berlin für Materialien und Energie GmbH
 Fritz-Haber-Institut der MPG
 Forschungszentrum Jülich GmbH
 DESY Hamburg
 Forschungszentrum Dresden Rossendorf e.V.
 Struck Innovative Systeme GmbH
 Forschungszentrum Jülich GmbH
 powerBridge Computer Vertriebs GmbH
 GSI Helmholtzzentrum für Schwerionenforschung GmbH
 DESY Hamburg
 DESY Hamburg
 Zühlke Engineering GmbH
 privat
 Helmholtz-Zentrum Berlin für Materialien und Energie GmbH
 Mentor Graphics (Deutschland) GmbH
 DESY Hamburg
 DESY Hamburg
 Ruhr-Universität Bochum, IC5/51
 Uni Hannover, FB Physik, Fakultät für Mathematik u. Physik
 GKSS Forschungszentrum Geesthacht GmbH
 Helmholtz-Zentrum Berlin für Materialien und Energie GmbH
 DESY Hamburg
 Max-Planck-Institut für Physik
 DESY Hamburg
 DESY Hamburg
 National Instruments Germany GmbH
 privat
 Helmholtz-Zentrum Berlin für Materialien und Energie GmbH
 DESY Hamburg

Teilnehmerliste

Name

Schmalwasser, Dipl.-Ing. Harald
 Schmitz, Andreas
 Schustereder, Margot
 Siepermann, Peter
 Spelthann, Hans-Dieter
 Steckel, Matthias
 Stolper, Dipl. -Ing. Matthias
 Susen, Rainer
 Torres de Heidenreich, Dipl.-Ing. Tanya
 Voigtländer, Dipl.-Ing. Jörg
 von Walter, Dipl.-Ing. Peter
 Wawer, Dipl.-Ing. Walter
 Werner, Matthias
 Wulf, Dr. -Ing. Friedrich
 Wünsch, Eberhard
 Wüstner, Dr. Peter
 Zahr, Anita
 Zillikens, Hans-Peter

Institut

Max-Planck-Institut für Biogeochemie
 Tameq GmbH
 systerra computer GmbH
 w3I GmbH
 Agilent SA Acqiris
 DESY Hamburg
 DESY Hamburg
 DESY Hamburg
 GSI Helmholtzzentrum für Schwerionenforschung GmbH
 Forschungszentrum Dresden Rossendorf e.V.
 Universität Heidelberg, Physikalisches Institut
 privat
 DESY Hamburg
 Helmholtz-Zentrum Berlin für Materialien und Energie GmbH
 DESY Hamburg
 Forschungszentrum Jülich GmbH
 Helmholtz-Zentrum Berlin für Materialien und Energie GmbH
 Forschungszentrum Jülich GmbH



Teilnehmer der SEI-Frühjahrstagung 2010, Desy Hamburg

Vorträge	Seite
Begrüßung Dr. Friedrich Wulf, Helmholtz-Zentrum Berlin	8
Festzeitschrift 100. Tagung SEI Dr. Friedrich Wulf, Helmholtz-Zentrum Berlin	15
Festvortrag: Die Bedeutung des Experiments in der Forschung – ein Rückblick Dr. Gerd Nowack, Ruhr-Universität Bochum	43
Überblick über die Desy-Beschleuniger oder „Der Lampenladen bei Desy“ Dirk Nölle, DESY Hamburg	48
µTCA Entwicklungen für den European XFEL Kay Rehlich, DESY Hamburg	76
Neue Prozesskontrollen für die HERA Kälteanlagen Jan Hatje, DESY Hamburg	90
Supraleitende Magnete für XFEL-Module Matthias Stolper, DESY Hamburg	100
Neue Messtechnik für einen Ultraschall-Computer-Tomographen Prof. Hartmut Gemmecke, KIT-IPE	115
Vielfältigste Möglichkeiten für Echtzeitapplikationen mit NI-Standardkomponenten Thomas Rönpage, National Instruments Germany GmbH	127
Warum ist das Konzept von verteilter Wertschöpfung mit „Open Source“ so erfolgreich? Dr. Carsten Emde, Open Source Automation Development Lab (OSADL) eG	149
MicroTCA for Physics und Multi GS/s FADC/Digitizer Entwicklungen Dr. Matthias Kirsch, Struck Innovative Systeme	170
MicroTCA for Physics Keith Abbott, Performance Technologies	192
Neuer RTM Bereich für MicroTCA for Physics Christian Ganninger, Schroff GmbH	205
Radiation Effects Cookbook Oliver Neumann, Mentor Graphics GmbH	214
Neue Entwicklungen für die JCNS-Neutronenstreulinstrumente Matthias Drochner, FZ Jülich	228
EMV in Meßsystemen – Grundlagen und Anwendungen Dr. Sven Bönisch, Helmholtz-Zentrum Berlin	235
Mit funktionaler Programmierung die Herausforderung paralleler Systeme meistern Dr. Bernd Löchner, Zühlke Engineering AG	253
Präzise Erzeugung und Verteilung von hochfrequenten periodischen Signalen Dr. Karsten Koch, GSI Helmholtzzentrum für Schwerionenforschung GmbH	277
Prototyp Entwicklung – Analoges, hadronisches Kalorimeter für den ILC Mathias Reinecke, DESY Hamburg	286
SOPC basierendes Datenerfassungsmodul für das Auger Engineering Radio Array (AERA) Matthias Balzer, KIT Karlsruher Institut für Technologie	298

Zusammenfassung der 100. SEI Tagung

Dr.-Ing. F. Wulf

Die 100. Tagung der **S**tudiengruppe für **e**lektronische **I**nstrumentierung fand vom 15. bis 17. März 2010 am DESY in Hamburg statt. Diese Veranstaltung stand unter dem besonderen Zeichen des 100. Jubiläums. Aus diesem Anlass nahmen auch Kollegen teil, die schon in den letzten Jahren aus dem aktiven Berufsleben ausgeschieden sind. In der kurzen Festzeitschrift sind einige Etappen der Studiengruppe zusammengefasst, die viele Erinnerungen hervorriefen. Daneben enthält dieser Tagungsband 17 Beiträge aus den unterschiedlichen Bereichen der Informations-, Steuerungs- und Messtechnik, wie sie für den Betrieb physikalischer Experimente eingesetzt werden.

Mein besonderer Dank gilt Frau Nicola Starke (HZB), Frau Birgit Breetzke und Frau Iris Kerkhoff sowie den Herren Dr. Dieter Notz und Matthias Stolper (DESY) für die gute Organisation und Betreuung der Veranstaltung. Die Beteiligung mit 70 Personen aus 28 Forschungseinrichtungen und Industriefirmen ermöglichte wieder eine intensive Diskussion über aktuelle Fragen zur Entwicklung und dem Aufbau von wissenschaftlichen Experimenten. Ich danke allen Vortragenden für die sehr guten und interessanten Beiträge.

In dem ersten Vortrag gab Dirk Noelle einen Überblick über die konventionellen Lichtquellen mit spontaner Emission wie Doris und PETRA III, sowie über die zukünftigen Quellen mit stimulierter Emission wie FLASH und XFEL, die am Standort DESY vorhanden sind bzw. bis 2014/15 aufgebaut werden.

Kay Rehlich berichtete über die Hardwareentwicklungen für den XFEL, die eine Erweiterung des ATCA Systems erfordern. Am 9. Mai 2009 wurde von der PICMG¹ eine neue Arbeitsgruppe xTCA for Physics gegründet. Sie soll die Anforderungen für wissenschaftliches Hochleistungsrechnen auf den Gebieten Hochenergie, Photonenphysik, Astronomie, Kernfusion und Medizin zusammenfassen und daraus Spezifikationen und Designrichtlinien ableiten, bei denen maximale Kompatibilität zu bisherigen TCA-Standards angestrebt wird. Möglicherweise kann jedoch eine vollständige Kompatibilität nicht erreicht werden. Während MicroTCA eine Verkleinerung von AdvancedTCA darstellte, dürfte xTCA eher auf eine Vergrößerung hinauslaufen: doppelt breite Boards, Stromversorgung und Kühlung sowie beidseitig bestückte Chassis sind konkrete Diskussionspunkte der neuen Arbeitsgruppe. TCA Systeme sind für eine Verfügbarkeit von 99.999% konzipiert worden und es können bis zu 2,5 Terabit/s in einem Chassis verarbeitet werden. xTCA wurde durch 8 Busleitungen mit M-LVDS für Clocks, Trigger und Interlocks erweitert, die eine Datenerfassung mit ps Stabilität erlauben. Derzeit sind u. a. SLAC, California, FNAL, Chicago, IHEP, Beijing, DESY, Hamburg, IPFN, Lisbon, ITER, France und weitere 38 Kooperationen in der Arbeitsgruppe tätig.

Ergänzt wurde dieser Vortrag durch den Beitrag von Keith Abbott² über den aktuellen Stand und die neuen Funktionen sowie die mechanischen Randbedingungen des xTCA-Standards. Speziell die Anforderungen an die Überrahmen, Verbindungstechnik und Power Supplies wurden durch den Vortrag von Christian Granninger³ deutlich gemacht, in dem er die Entwicklung eines neuen Crates vorstellte.

¹ <http://www.picmg.org/>

² <http://www.pt.com>

³ <http://www.schroff.de>

Die Neue Prozesskontrolle für die HERA Kälteanlagen wurde von Jan Hatje vorgestellt. Die Prozessrechner sind redundant ausgelegt und die Anlage besitzt mit über 99,9% eine hohe Ausfallsicherheit. Für das gesamte System wird EPICS in Verbindung mit Profibus für die I/O Kontrolle und mit CSS als neues Operator Interface betrieben.

Für die Serienmessung der Supraleitenden XFEL-Magnete wurden zwei Messplätze am DESY aufgebaut, die eine Warm(RT)- und Kaltmessung (2 K) nach der stretched-wire-Methode und der Messung mit Drehspulendetektoren ermöglichen.

Die 3D-Ultraschall-Computer-Tomographie der Brust wurde in den letzten Jahren im FZK/KIT ständig weiter entwickelt und steht jetzt kurz vor dem industriellen Einsatz. Es ist eine Bild-Registrierungsmethode, die Volumenbilder mit hoher zeitlicher bzw. räumlicher Auflösung registrieren kann. Dabei werden auf Grund des 3D-Verfahrens gleichzeitig mit drei verschiedenen Methoden Bilder aufgenommen: Absorption, Reflektion und Schallgeschwindigkeit. Das ermöglicht neue Verfahren der Gewebedifferenzierung. Die notwendige Menge an Daten für die Rekonstruktion der Brust einer Frau beträgt etwa 20 Giga-Byte, die in der neuen Elektronik innerhalb von 1 bis 3 Minuten erfasst werden.

National Instruments bietet eine große Variation von Möglichkeiten, mit der die verschiedenen I/O Module von einem Echtzeitbetriebssystem gesteuert und überwacht werden können. Dazu gehören PC-basierte Lösungen mit Standard-PCs, Industrielle Controller mit PXI, Compact Fieldpoint/Compact RIO und FPGA basierte Lösungen mit Einsteckkarten für den Standard-PC, Einsteckkarten für PXI und Compact RIO und Single Boards. Dezentral vernetzte Lösungen werden mit der Realtime Ethernetverbindung EtherCAT realisiert. Die NI-Realtime-Hypervisor-Technologie bietet einen erweiterten Ansatz für Echtzeitapplikationen unter Ausnutzung der Multicoretechnologie. Dadurch können RT- und Windows-Betriebssysteme auf einem Controller betrieben werden.

Die Anwendung von Open Source Produkten und die damit verbundenen Rechte und Pflichten wurden von Dr. Carsten Emde dargestellt. Die GNU General Public License (GNU GPL) ist eine von der Free Software Foundation herausgegebene Lizenz für die Lizenzierung freier Software. Das Open Source Automation Development Lab (OSADL)¹ ist eine eingetragene Genossenschaft mit dem Ziel, die Entwicklung von Open-Source-Software für den Maschinen- und Anlagenbau und für die Automatisierungsindustrie zu fördern und zu koordinieren. Sie vertritt speziell die Interessen von Maschinenbauern, Herstellern von Automatisierungshard- und Software sowie Open-Source-Software-Dienstleistern. Mitglied der Genossenschaft kann weltweit jedes Unternehmen werden. Auch Forschungsinstitute können dort Mitglied werden und die Dienste dieser Genossenschaft nutzen. Dazu gehört u. a. Rechtsberatung, Marketing, Schulung und Weiterbildung. Durch den Zusammenschluss können gemeinsame Forschungs- und Entwicklungsmöglichkeiten über die Unternehmens- und Institutionsgrenzen hinweg zu einer vernetzten Wertschöpfung genutzt werden.

Dr. Matthias Kirsch² berichtete über den derzeit vermutlich schnellsten VME Digitizer (Flash ADC) SIS3305 mit 5 GS/s, 10-bit Auflösung, der auf dem Markt verfügbar ist. Ein weiterer Digitizer SIS8300 ist für den Formfaktor μ TCA entwickelt worden und

¹ <http://www.osadl.org/>

² <http://www.struck.de/>

ermöglicht Fast Feedback sowie weitere Funktionen für die speziellen Anforderungen physikalischer Experimente (z. B. Delay Line Detektoren).

Die neue Generation von Beschleunigern verursacht durch die hohe Energie der Teilchen in den elektronischen Schaltkreisen Single Event Upsets (SEU), wie sie schon seit vielen Jahren von Weltraummissionen her bekannt sind. Durch besonderes Design der Schaltkreise lassen sich diese Effekte reduzieren. Herr Oliver Neumann¹ demonstrierte einige Beispiele, wie mit Hilfe neuer Entwicklungswerkzeuge für die Programmierung von FPGAs die Empfindlichkeit hoch integrierter Schaltkreise gegenüber SEUs reduziert werden kann.

Eine Umfrage nach den Anforderungen für eine neue Steuerungssoftware für die Neutronenstreuexperimente am FRM II durch Dr. Matthias Drochner ergab, dass das Python von den Nutzern als ungeeignet angesehen wurde. Kontrollstrukturen (Verzweigung, Schleifen) als Sprachelemente sowie Variable, Datenstrukturen und Funktionsdefinitionen wurden als überflüssig angesehen. Es wurde eine Makrosprache mit wenigen Syntaxelementen gewünscht, vergleichbar der Makrosprache wie sie bei CARESS² verwendet wird.

Die Bedeutung der Elektromagnetischen Verträglichkeit (EMV) elektronischer Geräte und Baugruppen in immer komplexer werdenden Experimentaufbauten nimmt stetig zu. Um die sichere Funktion eines Experiments zu gewährleisten sollte der EMV bereits am Beginn eines Projektes bzw. in der frühen Entwicklungsphase genügend Aufmerksamkeit geschenkt werden. Der Vortrag von Dr. Sven Bönisch vergleicht die 5 unterschiedlichen Kopplungsmechanismen: Impedanz-, Kapazitive-, Induktive-, Wellen-, und Strahlungskopplung und erläutert Vorschläge, wie deren Einfluss vermindert werden kann.

Funktionale Programmierung ist ein Programmierstil, bei dem Programme ausschließlich aus Funktionen bestehen. In dem Vortrag von Dr. Bernd Löchner³ werden die Vorteile dieser Programmiersprache speziell für den Einsatz von Multicoretechnologie mit Multi-Threading CPUs erläutert. Prozedurale und objektorientierte Programmiersprachen folgen dem imperativen Programmierparadigma, das sich stark an der Von-Neumann-Architektur orientiert. Ein hoher Grad an Nebenläufigkeit bei Multi-Thread Applikationen ist schwierig zu beherrschen und kann durch Transaktionsmechanismen vermieden werden. In funktionalen Sprachen sind Variablen unveränderlich. Mehrere Threads teilen sich nicht den gleichen Speicherbereich, weshalb der Code für parallel verarbeitete Programme einfacher wird. Die Typsysteme mancher funktionalen Programmiersprachen, wie z. B. Haskell stellen sicher, dass Funktionen keine Nebenwirkungen aufweisen. Nebenwirkungsfreie Funktionen sind leichter testbar, weil sich der Rückgabewert nur aus den Eingabeparametern ergibt.

Die Synchronisation der Signale für die Datenerfassung und Steuerung des Compressed Baryonic Matter experiment (CBM)⁴ erfordert eine Triggerverteilung mit einem Timer Jitter < 5 ps. Die Erzeugung und Verteilung dieser hochpräzisen periodischen Signale wurde in einem Vortrag von Dr. Karsten Koch erläutert. Das CBM CLOCK SYSTEM (CLOCY 2) verfügt über einen programmierbaren Oszillator mit einem Frequenzbereich von 10 MHz –1.4 GHz. Die Verteilung der Signale über

¹ <http://www.mentor.com>

² http://www.helmholtz-berlin.de/media/media/spezial/events/sei/Rueckblick/sei_fruehjahrstagung_2007_cd.pdf

³ <http://www.zuehlke.com/>

⁴ http://www.gsi.de/fair/experiments/CBM/index_e1.html

20 m erfolgt über LVDS Leitungen. Die besten Ergebnisse wurden mit einer Primär-Oszillatorfrequenz von 312.50 MHz erzielt (TIE ~ 2,7 ps, Periode ~ 3,7 ps).

Entwicklung und Realisierung von neuen Detektorkonzepten (Kalorimetrie) für den International Linear Collider (ILC), die im Rahmen der CALICE Kollaboration¹ entstehen, wurden von Mathias Reinecke vorgetragen. Ziel ist ein Detektor zur Untersuchung von schweren Teilchen mit hoher Energieauflösung im hohen Magnetfeld (5T) und hoher Granularität. Der Prototyp basiert auf Silizium Photomultipliern (SiPMs) mit 144 Detektorkanälen, die pro DAQ auf 864 Kanäle erweitert werden können. Eine eigene DAQ mit USB-Labview Schnittstelle wurde entwickelt. Erste Messergebnisse am DESY II Elektron Test Beam (6 GeV Elektronen) bewegen sich voll im Rahmen der Anforderungen.

Ein SOPC (System-On-a-Programmable-Chip) basierendes Datenerfassungsmodul für das Auger Engineering Radio Array (AERA)² Experiment misst die Hochfrequenz-Strahlung von kosmischen Teilchenschauern im Frequenzbereich von 10-200 MHz, die in 8-10 km Höhe entstehen. Das sehr rauscharme Messsystem zeichnet sich durch die schnelle Realisierung mit Hilfe der SOPC aus, verfügt über vorhandene Treiber und IPs. Analoge Eingangsstufen können leicht adaptiert werden und die FPGAs verfügen über ausreichende Ressourcen.

Die 100. SEI Tagung war wieder ein voller Erfolg und die Beteiligung mit 70 Personen zeigt, dass auch nach 50 Jahren das Interesse an einem Austausch von Informationen über das breite Spektrum physikalischer Experimente und die damit erforderlichen Hard- und Softwaresysteme nicht nachgelassen hat. Ich freue mich daher sehr, dass ich nach nunmehr 10 Jahren die Arbeit des Sekretärs der SEI-Tagung an Herrn Dr. Peter Göttlicher³ vom DESY weitergeben kann. Ich wünsche ihm und der SEI noch viele erfolgreiche Tagungen.

Die SEI-Herbsttagung 2010 ist vom 27. – 29. September 2010 geplant. Der Veranstaltungsort konnte noch nicht festgelegt werden. Die SEI-Frühjahrstagung 2011 ist vom 21. - 23. März 2011 bei der GSI in Darmstadt vorgesehen.

Ich möchte mich an dieser Stelle bei allen Teilnehmern und speziell bei den lokalen Organisatoren der letzten Jahre für die exzellente Unterstützung bedanken. Mein besonderer Dank gilt jedoch Frau Nicola Starke, die mich in den letzten Jahren bei den Vorbereitungen und der Dokumentation der SEI-Tagungen so hervorragend unterstützt hat.

Berlin, Mai 2010

Dr.-Ing. Friedrich Wulf

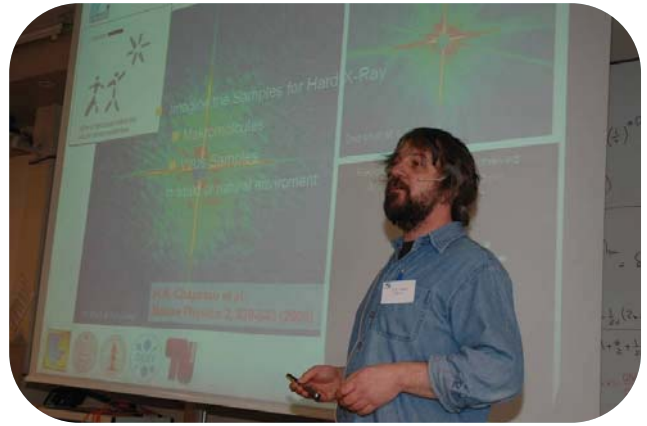
¹ <https://twiki.cern.ch/twiki/bin/view/CALICE/WebHome>

² <http://www.ipe.kit.edu/176.php>

³ peter.goettlicher@desy.de



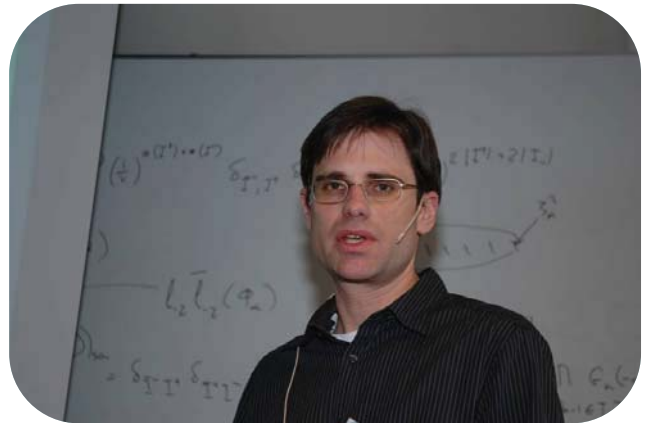
Dr. Friedrich Wulf



Dirk Noelle



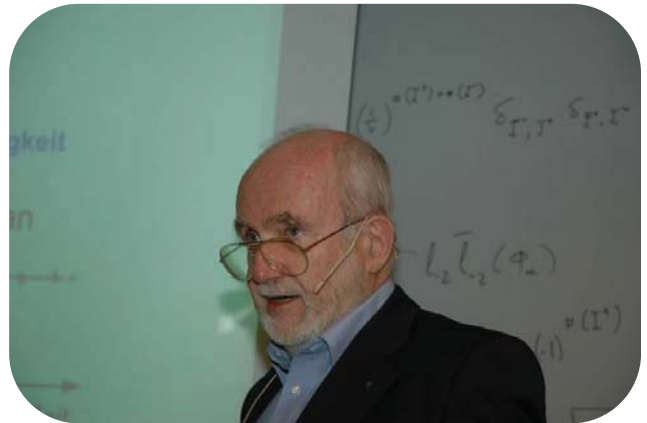
Kay Rehlich



Jan Hatje



Matthias Stolper



Prof. Hartmut Gemmecke



Dr. P. Göttlicher, K.-D. Müller, Dr. F. Wulf



Thomas Rönpage



Dr. Carsten Emde



Dr. Matthias Kirsch



Keith Abbott



Industrierausstellung



Christian Ganninger



Oliver Neumann



Kolloquium



Dr. Matthias Drochner



Dr. Sven Boenisch



Dr. Bernd Löchner



Dr. Karsten Koch



Mathias Reinecke



Matthias Balzer



Dr. Peter Göttlicher



Kolloquium



Kolloquium

100. Tagung

der

*Studiengruppe für
Elektronische Instrumentierung*

**S
E
I**

*15. bis 17. März 2010
Deutsches Elektronen-Synchrotron (Desy)
Hamburg*



Impressum
Helmholtz-Zentrum Berlin für Material und Energie GmbH
Dr. Friedrich Wulf
Hahn-Meitner-Platz 1
14109 Berlin
Berlin, März 2010



100. Tagung

Historie

Die Studiengruppe für Elektronische Instrumentierung (SEI) ist ein Zusammenschluss von Physikern, Ingenieuren und Technikern aus Forschungs- und Entwicklungslabors der Helmholtz-Gemeinschaft, von Hochschulen, Forschungszentren, BAM, MPI, TÜV und der Industrie. Die Studiengruppe wurde 1960/61 zusammen mit 16 anderen fachspezifischen Studiengruppen als "Studiengruppe Hochenergiephysik / Elektronik" in Hamburg gegründet, als das Deutsche Elektronensynchrotron (DESY) seinen Forschungsbetrieb aufnahm. Die Tagung steht seit dieser Zeit unter dem Motto:

"Physiker, Elektroniker und Ingenieure treffen sich - über allerlei Grenzen hinweg - um gemeinsame Empfehlungen für austauschbare Mess- und Experimentgeräte zu erarbeiten und zu entwickeln"

Namensgebung charakterisiert den Aufgabenbereich

In den 50 Jahren, die die Studiengruppe nun existiert, hat sich der Interessens- und Aufgabenbereich der Mitglieder der Studiengruppe über die Hochenergiephysik hinaus ausgedehnt, so dass der Name der Studiengruppe zunächst in Studiengruppe für Nukleare Elektronik (SGNE) und 1986 in Studiengruppe für Elektronische Instrumentierung (SEI) geändert wurde.

Entwicklung von internationalen Standards

Im Bereich der Experimentelektronik bedeutete dieses zunächst die Erarbeitung von "Standards", um eine Zusammenschaltung von forschereigenen- und DESY-eigenen Geräten zu ermöglichen. Entsprechend haben Mitglieder der Studiengruppe wesentlichen Anteil an der Entwicklung von (internationalen) Standards im Bereich der Hochenergie- und Niederenergie-Kernphysik. Nach der Entwicklung des ESONE-Systems (European Standard On Nuclear Electronics) in Zusammenarbeit mit Vertretern anderer Europäischer Forschungseinrichtungen und der unabhängigen Einführung des NIM-Systems (Nuclear Instrumentation Modules) in den USA wurde weitgehend federführend von Mitgliedern der Studiengruppe das heute weltweit eingeführte CAMAC-System (Computer Aided Measurement and Control) erarbeitet.

Informations- und Erfahrungsaustausch

Neben der Standardisierung bildet der Informationsaustausch über Weiterentwicklung von Messmethoden, Bauelementen, Messgeräten und Experimentssystemen einen zweiten Schwerpunkt der Studiengruppe, der die Studiengruppe jährlich zweimal zusammenführt. Das Interesse gerade an diesem Erfahrungsaustausch ist so groß, dass diese Gruppe als einzige der ursprünglich gegründeten allein überlebt hat und auch den Generationswechsel erfolgreich überstanden hat

Hardware- und Software-Entwicklungen

Seit Jahren stehen dabei nicht nur Fragen der Hardware- sondern auch der Software-Entwicklung und Anwendung im Brennpunkt des Interesses. So wurden z. B. durch die Studiengruppe wichtige Anstöße und Entwicklungsbeiträge zur Definition der Prozess-Rechner-Sprache PEARL geleistet.

Mitgliedschaften

Die Studiengruppe ist Mitglied der Europäischen CAMAC Vereinigung (ECA) und fungiert als regionale deutsche Untergruppe. Mitglieder der Studiengruppe sind im ESONE-Committee, im Vorstand der ECA und in nationalen und internationalen Normungsgremien aktiv.

Übersicht der Tagungen

Ort/Veranstalter	Datum	Ort/Veranstalter	Datum
Studiengruppe für Elektronische Instrumentierung (SEI) Leitung: Dr.-Ing. Friedrich Wulf			
			
Helmholtz-Zentrum Berlin	21.-23.09.2009	Würzburg	03.-05.10.1988
FZ Jülich	23.-25.03.2009	Hamburg	21.-23.03.1988
Max-Planck-Institut, IPP Greifswald	22.-24.09.2008	Graz	05.-07.10.1987
FZ Karlsruhe	07.-09.04.2008	Frankfurt	11.-13.05.1987
Ruhr-Universität Bochum	24.-26.09.2007	Karlsruhe	29.09.-01.10.1986
FZ Dresden Rossendorf	26.-28.03.2007	Grenoble	14.-16.04.1986
R.-Karls-Uni. Heidelberg	18.-20.09.2006	Erlangen	23.-25.09.1985
FRM II Garching	27.-29.03.2006	Jülich	18.-20.03.1985
Hahn-Meitner-Institut Berlin	26.-28.09.2005	Konstanz	08.-10.10.1984
GSI Darmstadt	04.-06.04.2005	Mainz	19.-21.03.1984
FZ Dresden Rossendorf	27.-29.09.2004	Frankfurt	03.-05.10.1983
DESY Hamburg	29.-31.03.2004	Freiburg	21.-23.03.1983
Ruhr-Universität Bochum	22.-24.09.2003	Jülich	11.-13.10.1982
FZ Jülich	24.-26.03.2003	Marburg	22.-24.03.1982
J.-W.-Goethe-Uni. Frankfurt/M.	23.-25.09.2002	Martinsried	19.-21.10.1981
GSI Darmstadt	04.-06.03.2002	Hamburg	23.-25.03.1981
Technische Universität Graz	01.-02.10.2001	Graz	29.09.-01.10.1980
FZ Karlsruhe	02.-04.04.2001	Bochum	24.-26.03.1980
			
Leitung: Dr. Frank Gabriel			
Hahn-Meitner-Institut Berlin	25.-27.09.2000	Göttingen	01.-03.10.1979
Universität Heidelberg	27.-29.03.2000	Martinsried	19.-21.03.1979
FZ Dresden Rossendorf	27.-29.09.1999	Braunschweig	06.-08.11.1978
Bochum	22.-24.03.1999	Karlsruhe	06.-08.03.1978
Jülich	28.-30.09.1998	Frankfurt	03.-05.10.1977
Hamburg	30.03.-01.04.1998	Jülich	28.-30.03.1977
Frankfurt/M.	29.09.-01.10.1997	Köln	04.-06.10.1976
Darmstadt	07.-09.04.1997	Stuttgart	22.-24.03.1976
Zeuthen	30.09.-02.10.1996	Wixhausen	24.-26.09.1975
Karlsruhe	25.-27.03.1996	Garching	19.-21.03.1975
Graz	02.-04.10.1995	Berlin	09.-11.09.1974
Jülich	03.-05.04.1995	Hamburg	15.-17.05.1974
Marburg	26.-28.09.1994	Münster	26.-28.09.1973
			
Studiengruppe für Nukleare Elektronik (SGNE) Leitung: B.-A. Brandt			
Berlin	21.-23.03.1994	Berlin	04.-06.04.1973
Heidelberg	27.-29.09.1993	Duhnen	20.-21.09.1972
Braunschweig	22.-24.03.1992	Freiburg	15.-17.03.1972
Rossendorf	28.-30.09.1992	Erlangen	13.-15.10.1971
Martinsried	23.-25.03.1992	Wien	12.-14.05.1971
Wixhausen	30.09.-02.10.1991	Würzburg	21.-23.09.1970
Ilmenau	18.-20.03.1991	Berlin	16.-19.03.1970
Bochum	24.-26.09.1990	Jülich	22.-24.09.1969
Berlin	19.-21.03.1990	Mainz	17.-19.03.1969
Geel	02.-04.10.1989	Würzburg	23.-25.09.1968
Erlangen	13.-15.03.1989	Marburg	04.-06.03.1968
		Frankfurt	01.-03.12.1966
		Garching	28.02.-02.03.1966
		Berlin	27.-29.10.1965
		Hamburg	30.06.-02.07.1965
		Jülich	31.03.-02.04.1965
		Frankfurt	10.-12.12.1964
		Wixhausen	24.-26.09.1975
		Marburg	27.-28.04.1964
		Hamburg	15.-16.10.1963
		Hamburg	11.-12.07.1963
		Studiengruppe für Hochenergiephysik - Elektronik -	
		Hamburg	Ende November 1962
		Basel	01.-03.12.1961
		Heidelberg	25.-27.04.1961
		Hamburg	26.03.1960

SEI

100. Tagung

Gruppenbilder der Tagungen



SEI Herbst 2009, HZB Berlin



SEI Frühjahr 2009, FZ Jülich



100. Tagung



SEI Herbst 2008, IPP Greifswald



SEI Frühjahr 2008, FZ Karlsruhe



100. Tagung



SEI Herbst 2007, Uni Bochum



SEI Frühjahr 2007, FZ Rossendorf



100. Tagung



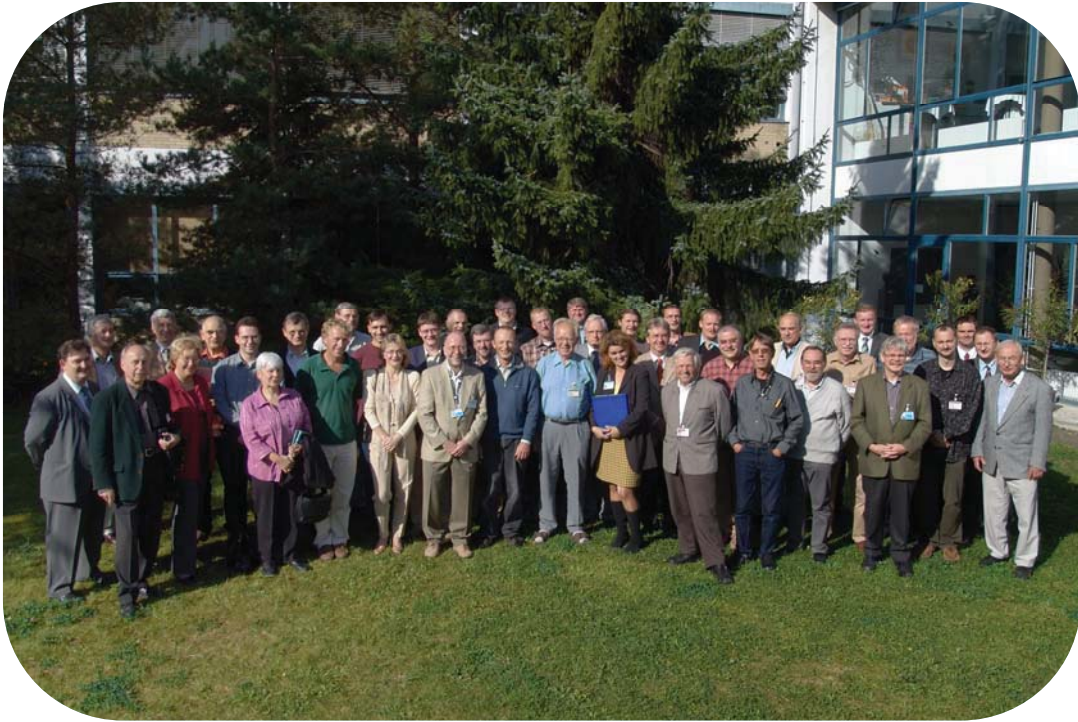
SEI Herbst 2006, Uni Heidelberg



SEI Frühjahr 2006, FRM II Garching



100. Tagung



SEI Herbst 2005, HMI Berlin



SEI Frühjahr 2005, GSI Darmstadt



100. Tagung



SEI Herbst 2004, FZ Rossendorf



SEI Frühjahr 2004, DESY Hamburg



100. Tagung



SEI Herbst 2003, Uni Bochum



SEI Frühjahr 2003, FZ Jülich



100. Tagung



SEI Herbst 2002, Institut für Kernphysik Frankfurt



SEI Frühjahr 2002, GSI Darmstadt



100. Tagung



SEI Herbst 2001, TU Graz



SEI Frühjahr 2001, FZ Karlsruhe



100. Tagung



SEI Herbst 2000 HMI Berlin



SEI Frühjahr 1998, Desy Hamburg



100. Tagung



SEI Frühjahr 1997, GSI Darmstadt

Ein Beispiel von den Anfängen...

Tagungsfolge für das 1. Treffen der Studiengruppe im großen Hörsaal des Physikalischen Instituts der Universität Hamburg.

T A G U N G S F O L G E		
für die Diskussion über theoretische und experimentelle Probleme bei Versuchen mit Gamma- und Elektronen-Strahlen bis 6 GeV.		
<u>Zeit:</u> Freitag, d. 25. März 1960, 11.30 Uhr,		
bis		
Sonnabend, d. 26. März 1960.		
<u>Ort:</u> Grosser Hörsaal im Physikalischen Institut der Universität Hamburg, Hamburg 36, Jungiusstrasse 9.		
11.30 Uhr	1)	Übersicht über theoretische Kenntnisse und Probleme für Prozesse im GeV-Bereich. Lehmann
	
		(26. März 1960)
	
14.30	11)	Grenzen der bekannten experimentellen Methoden Stähelin
15.00	12)	Gedanken über Möglichkeiten der Zusammenarbeit der Institute bei der Vorbereitung der Experimente und Diskussion über die Bildung der Studiengruppen. Jentschke

Abbildung 1: Studiengruppen-Initiative

Ab Juli 1962 begleitete das Transistor Abendblatt erstellt verfasst von Dr. Hans-Joachim Stuckenberg die Arbeit der Studiengruppe viele Jahre. Es diente als Mitteilungsblatt und informierte über die neuesten Ergebnisse oder den jeweiligen Diskussionsstand der einzelnen Arbeitsgruppen und munterte mit "elektronischen" bzw. "nuklearen" Cartoons das Lesen des Stoffes auf. Eine Kostprobe aus dem Transistor Abendblatt vom Juli 1962 gibt die folgende Abbildung.



Stell Dir vor, er zeigte mir
wirklich seine Koinzidenzschaltung!

Abbildung 3: aus Transistors Abendblatt Juli 1962 Nr. 1



100. Tagung

Mit welcher Sorgfalt Themen - die aus heutiger Sicht vielleicht trivial erscheinen mögen - behandelt wurden, zeigt der Auszug aus einem Bericht vom Juni 1963 über die Auswahl der zukünftig einzusetzenden Kabelverbindungen.

Studiengruppe Nukleare Elektronik
Transistor Mitteilungsblatt Nr. 4
11. Juli 1963, DESY Hamburg

Gründe zur Wahl einer Kabelimpedanz von 50 Ohm bei DESY

Im Juni 1963 sind die ersten Kabel für die Verbindung der Experimentierflächen mit den Zählräumen bestellt worden. Dabei wurde aus folgenden Erwägungen eine Impedanz von 50 Ohm gewählt.

Im folgenden seien die hauptsächlichsten Argumente zusammengefasst:

1. - Technische Erwägungen:

Ganz eindeutig für 75 Ohm spricht der Umstand, dass die meisten Quellen (hauptsächlich Photomultiplier) Stromquellen mit unendlich grossem Innenwiderstand sind. An 75 Ohm erhält man dann höhere Spannungen. Darüber, wie wichtig diese höheren Spannungen in der Praxis sind, sind die Meinungen etwas geteilt, es ist jedoch unbestritten, dass grundsätzlich die höheren Spannungen ein Vorteil sind.

Alle anderen Argumente, die für 75 Ohm oder für 50 Ohm vorgebracht wurden, sind entweder nicht stichhaltig oder sie werden durch solche zugunsten der anderen Impedanz wieder aufgewogen. Als Beispiel sei hier nur etwa die Dämpfung angeführt: in den langen, gut luftisolierten Kabeln ist die Dämpfung bei 75 Ohm kleiner als bei 50 Ohm. In der Praxis wird man jedoch an jedem Ende fliegende, vollisolierte Kabel verwenden über Distanzen von 20 - 40 m. Bei diesen vollisolierten Kabeln liegt das Dämpfungsminimum bei 50 Ohm. Im ganzen dürfte die Dämpfung bei 75 Ohm und bei 50 Ohm etwa die gleiche sein.

2. - Berücksichtigung bisheriger Investitionen:

Obschon sich DESY bisher ausdrücklich zur Norm 75 Ohm bekannt machte, ist es nicht gelungen, eine reine 75-Ohm-Ausstattung aufzubauen. Mehr Messgeräte bei DESY haben 50 Ohm als 75 Ohm, weil manches für 75 Ohm einfach nicht auf dem Markt erhältlich ist. Bei DESY sind bisher, z. T. im Lager z. T. eingebaut, viele 75-Ohm-Stecker, Buchsen und Kabel vorhanden. Beim Übergang auf 50 Ohm würde ein Teil dieser Investition verloren sein. Auf der anderen Seite sollte es möglich sein, diesen Verlust minimal zu halten, indem diese Elemente noch in Anwendungen, wo es nicht darauf ankommt, weiter verbraucht werden.

3. - Markttendenzen:

Das schwerwiegendste Argument für 50 Ohm ist der Umstand, dass man für 50 Ohm vieles von manchen Lieferanten im freien Wettbewerb und



100. Tagung

teilweise ab Lager kaufen kann, was für 75 Ohm nur auf Bestellung für DESY unter entsprechenden Mehrkosten von wenigen willigen kleinen Lieferfirmen gekauft werden kann.

Besonders zu erwähnen sind in diesem Zusammenhang etwa Verzögerungsposaunen, die bei DESY in grosser Stückzahl gebraucht werden. Für 50 Ohm kann man sie ab Lager für etwa DM 400,- in ausreichender Qualität kaufen. Die Herstellung von Spezialposaunen für 75 Ohm (die nebenbei unnötigerweise eine bessere Qualität hätten) würde je Posaune DM 1.400,- kosten.

Für 50 Ohm kann man heute auch schnelle Koinzidenzlogik kaufen, für 75 Ohm sind wir ganz auf unsere Elektronikgruppe angewiesen, die mengenmässig möglicherweise nicht den ganzen Bedarf von DESY decken kann.

Demgegenüber ist festzustellen, dass Kabel für 50 Ohm um etwa 10 % teurer sind als Kabel für 75 Ohm. Da jedoch Kabel auf lange Sicht nur einen kleinen Teil unserer Elektronikinvestition darstellen werden, fällt dieser Mehrpreis gegenüber den Vorteilen, die man durch den breiteren Markt gewinnt, kaum ins Gewicht.

4. - Zusammenfassung:

Es bleiben damit zwei wesentliche Argumente, denen gegenüber alle anderen zu vernachlässigen sind: Die höhere Signalspannung bei 75 Ohm und das grössere Geräteangebot bei 50 Ohm.

Da diese beiden Argumente auf sehr verschiedener Ebene liegen, ist die Entscheidung weitgehend Ermessensfrage. Ich bin der Ansicht, dass man die Spannungseinbusse, die mit 50 Ohm verbunden ist, in den meisten Fällen sich heute schon leisten kann, und dass die technische Entwicklung dahin geht, dass man es in Zukunft eher noch leichter überwinden kann. Auf der anderen Seite wird sich das Angebot für Messgeräte und für nsec-Logik noch stark erweitern, wobei 50 Ohm offensichtlich bevorzugt werden.

Aus diesen Überlegungen heraus halte ich es bei DESY auf lange Sicht für vorteilhaft, sofort auf 50 Ohm überzugehen.

P. Stähelin



100. Tagung

Das Transistor Abendblatt wurde von der **Bauelemente- und Geräteinformation** abgelöst, die von Dr. e. H. Thomas Friese ebenfalls mit viel Humor gestaltet wurde. Man kann es sich heute nicht mehr vorstellen; die teilweise 50 Seiten umfassenden Berichte wurden durch Kopier- und Klebetechnik auf normalen Schreibmaschinen herstellt. Eine Bewertung der beschriebenen Komponenten und Geräte trug Herr Friese sehr anschaulich vor und versah dem Bericht Kommentaren. Dieser Bericht war immer ein Highlight der Tagung. Nachfolgend finden sie einen Auszug vom Herbst 1978 in Braunschweig.

HMI-Berlin
Bereich DE
SEI Herbsttagung
6.-8. Nov. 78, Braunschweig

*Wieder so'me dicke
Electronica - Schwarte*

STUDIENGRUPPE FÜR NUKLEARE ELEKTRONIK

Bauelemente- u. Geräteinformationen

Herbst 78

*auch für
geplante
Sitzungen*

Inhaltsverzeichnis:

- A
 - 1) Bauelemente Information
 - 2) Passive Bauelemente
 - 3) Dioden, Gleichrichter, Überspannungsschutz
 - 4) Transistor, Fets etc.
 - 5) Opto-Elektronik, Display, Koppler
 - 6) Op.-Verstärker, andere Verstärker, IC u. Module
 - 7) A/D-, D/A-Konverter, U/F-, F/U-Konverter
 - 8) andere Funktionskreise wie Multiplizierer, Log.,
 - 9) Switches, Quarzoszillatoren
 - 10) Regulators und Netzmodule, Referenzspannungsquellen
 - Logische Schaltkreise
- B Bauelemente Fragen *nix auch die*
- C
 - 1) Geräte Informationen
 - 2) Netzgeräte
 - 3) Regler, Temperaturmeßgeräte, Schrittmotorsteuerung
 - 4) Winkelcodierer, Druckmessung, *Fernmessung*
 - 5) Nukleare Meßgeräte, Magnete
 - Elektronische Meßgeräte und Panelmeter
 - Datenverarbeitung, Ein- und Ausgabegeräte
- D Geräte Fragen *nix*
- E Firmen-Informationen *Da steht auch was!*

Informationsstellen:

im Hahn-Meitner-Institut für Kernforschung Berlin GmbH
Bereich Datenverarbeitung und Elektronik

Herr G. Götze, Fr. G. Mendelson
Tel.: (030) 8009 376
Glienicker Str. 100
1000 Berlin 39

*freuen sich auf
auf einem Telefonat
mit Ihnen!*

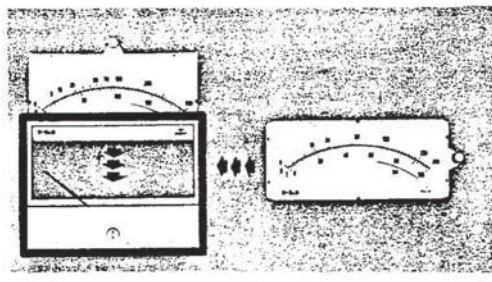
in Gesellschaft für Kernforschung Karlsruhe
Abt. Gerätewesen

Herr Schlick
Tel.: (07247) 821
Weberstr. 5
75 Karlsruhe

und H. Petersen

Bezeichnung, Name	Bemerkungen	Al-2
HF Leistungsrelais Serie 5080 50 KV/80A, 4 Umschalter Multronics Inc. Hatra Elektronik Seeseitener Str. 9b 8124 Seehaupt	Damit kann man die Beschränkungen tt auch mal an eine Leuchtebaue legen!	
Variable Induktivität 229-201-202 und 203 1,5 bis 30 MHz - 201: 10 uH/3 Amp. - 202: 18 uH/5 Amp. - 203: 28 uH/5 Amp. Multronics Inc. Hatra Elektronik	Das ist wichtig was zum aufpassen!	
Potentiometer in Modulbauweise Bourns	80 Kombinationen von 1 Gang, 10 Gang und Schalter bis max. 4 Sektionen sind möglich. In Cermit und Conductiv Plastic	
Abgeschirmte Haube für D-Subminiatur Steckverbinder Cannon Electric	 auch ne Haube (kann unter meine abgeschirmte Haube!)	
IC-Sockel AMP	AMP-LIF-LOCK 24 und 40 polig Betätigung der Kontakte durch Schrauben- zieher einzeln abschrauben?	
Einbau-Meßgeräte mit Wechselscale Gossen	Pyk-1W und 2W Scalenlänge 83 mm und 103 mm	

jeder hat dann
 seine ~~Skala~~ Skala
 in der Tasche
 und kann
 messen, was
 er will. Ver-
 meidet Streit wegen der
 Ergebnisse.





100. Tagung

...und noch eins

Förderungsvorhaben des BMA_t FN 5.058

STUDIENGRUPPEN FÜR HOCHENERGIEPHYSIK

im Rahmen des Fachausschusses Kernphysik der Deutschen Physikal. Ges.
Tätigkeitsbericht 1961

Die Studiengruppen für Hochenergiephysik haben viele Physiker zusammengeführt, die in verschiedenen Instituten Deutschlands arbeiten. Insgesamt haben sich im vergangenen Jahr ungefähr 120 Wissenschaftler aus 24 verschiedenen deutschen Instituten an einer oder mehreren Tagungen der Studiengruppen beteiligt. Etwa die Hälfte davon arbeitet in ihren Instituten schon heute auf dem Gebiet der Hochenergiephysik. Ein Viertel ist vorwiegend noch mit anderen Projekten beschäftigt, versucht aber bereits, sich durch Mitarbeit in den Studiengruppen in die Hochenergiephysik einzuarbeiten. Die übrigen etwa 25 % sind Physiker, die durch gemeinsame elektronische Interessen indirekt mit der Hochenergiephysik in Berührung stehen.

Durch Einladung ausländischer Gäste zu Veranstaltungen der Studiengruppen wurden auch Kontakte mit verschiedenen Hochenergie-Instituten des Auslands gepflegt.

Es haben insgesamt fünfzehn Tagungen der Studiengruppen stattgefunden. Ihre Vorbereitung bedeutete für die Schriftführer der einzelnen Studiengruppen eine große Belastung, die sie über die normale Arbeit in den Instituten hinaus zum großen Teil in ihrer Freizeit zusätzlich auf sich nahmen.

Im folgenden Bericht über die Aktivität der Studiengruppen liegt das Schwergewicht auf der zweiten Jahreshälfte, da über die Tätigkeit in der ersten Jahreshälfte schon besonders berichtet wurde.

Studiengruppen "Theorie" und "Zählerexperimente"

Schriftführer: Prof. G. Höhler, Dr. U. Meyer-Berkhout

Gemeinsame Tagungen der Studiengruppen "Theorie" und "Zählerexperimente" fanden im Herbst auf dem Ruhestein statt:

- a) Photoerzeugung von Pionen und verwandte Probleme (v. 2. -7. Okt. 61)
- b) Elektronenstreuversuche und verwandte Probleme (v. 9. -13. Okt. 61)



100. Tagung

Nachdem im Frühjahr die Theoretiker in Gladenbach unter sich die Theorie der Photoerzeugung und der Elektronenstreuung diskutiert hatten und nachdem im Rahmen der Studiengruppe "Zählerexperimente" Experimente vorwiegend vom experimentellen Standpunkt aus diskutiert worden waren, sollte die Tagung auf dem Ruhestein die gewünschte Verbindung zwischen Experimenten und Theorie schaffen.

In den ersten Tagen wurde vorwiegend über die Photoerzeugungsexperimente am Bonner Synchrotron gesprochen. Die Diskussion der folgenden Tage galt dann Photoerzeugungs- und Elektronenstrahlexperimenten, die etwa am Elektronen-Synchrotron in Hamburg zur Ausführung gelangen könnten. Eine ganze Reihe von Experimenten wurden vom theoretischen und experimentellen Standpunkt aus durchdiskutiert.

Über einen großen Teil der auf der Ruhestein tagung gehaltenen Vorträge existieren Ausarbeitungen. Ein Verzeichnis der vorhandenen (oder damals noch erhofften) Berichte ist nach der Ruhestein tagung an die meisten Interessenten verschickt worden. Weitere Exemplare können auf Anfrage noch zugeschickt werden.

Auf den beiden Ruhestein tagungen wurde in abschließenden Diskussionen darüber gesprochen, in welcher Reihenfolge etwa die verschiedenen Experimente am Hamburger Synchrotron zur Ausführung gelangen sollten, und es wurde eine erste Auswahl als vorläufige Arbeitsgrundlage für die Vorbereitung der experimentellen Apparate getroffen.

Es wäre wünschbar, daß Institute außerhalb Hamburgs auch schon einen Anteil an diesen ersten Experimenten übernehmen könnten. Leider bestehen jedoch noch an keiner anderen Hochschule außer in Karlsruhe genügend starke Gruppen, um wesentliche Teile dieses Programms auszuführen. Nach einer ersten Absprache wird Karlsruhe in Zusammenarbeit mit einer Gruppe bei DESY die ersten Elektronenstreuexperimente vorbereiten. Es wäre dringend erwünscht, daß auch an anderen Universitäten so schnell wie möglich noch Gruppen freigestellt werden, die sich am Hochenergieprogramm beteiligen.

Da in Hamburg mit einem regulären Beschleunigerbetrieb ab Anfang 1964 zu rechnen ist, ist es jetzt höchste Zeit, mit der Vorbereitung der Experimente zu beginnen. Auch bei DESY und den Hamburger Instituten sind vorläufig noch viel zu wenig experimentelle Hochenergiephysiker vorhanden; die wenigen, die da sind, sind zum großen Teil mit technischen Aufgaben und mit allgemeinen Vorbereitungen so ausgelastet, daß für die Vorbereitung der speziellen Experimente kaum mehr Kapazität freibleibt.

Außer dieser Tagung auf dem Ruhestein wurden zahlreiche Einzelreisen ausgeführt, die zum großen Teil im Zusammenhang mit der Vorbereitung oder Auswertung der Ruhesteintagung standen.

Von der theoretischen Gruppe in Karlsruhe sind auch einige Reisen zur elektronischen Rechenmaschine nach Mainz erfolgt, wo Rechnungen im Zusammenhang mit der $\bar{\nu}$ -Nukleon-Streuung ausgeführt worden sind. Anlässlich eines Besuchs von Professor Drell (Stanford und CERN) in Heidelberg sind sieben Theoretiker von auswärts zu seinem Vortrag und zu anschließenden Diskussionen über periphere Wechselwirkungen nach Heidelberg gefahren.

Studiengruppen "Visuelle Methoden" und Auswerteverfahren"

Schriftführer: Prof. M. Deutschmann, Dr. K. Gottstein

Die Tagungen der Studiengruppen im ersten Halbjahr hatten hauptsächlich vorbereitenden Besprechungen über den Bau einer deutschen Wasserstoff-Blasenkammer gegolten. Für den Bau dieser Kammer besteht nun eine feste Organisation. Die Kammer soll, ohne daß sich die Studiengruppen als solche weiterhin damit befassen müssen, als gemeinsames Forschungsinstrument für vier Physikalische Institute Deutschlands (Aachen, Bonn, MPI München, Hamburg) in Saclay gebaut werden.

Eine Reihe von deutschen Instituten beteiligt sich gemeinsam an Blasen- kammer- und Emulsionsexperimenten beim CERN. Zur Vertretung

der deutschen Gruppen im Track Chamber Committee und im Emulsion Experiments Committee in Genf waren zehnmal Reisen ans CERN, Genf, notwendig.

Da CERN verlangt, daß die auswertenden Institute auch bei den Blasen-kammerexperimenten mitarbeiten, wurde im November 61 eine deutsche Fünfer-Equipe aus Hamburg, Bonn und Aachen zu einem gemeinsamen deutsch-englischen Blasen-kammer-Experiment mit negativen π^- -Mesonen von 4 GeV in der französischen 80 cm Wasserstoff-Blasen-kammer zum CERN delegiert. Da das Experiment Tag und Nacht durchgehend lief, mußten für die Blasen-kammer und für die Strahlführung drei Bedienungs-schichten zusammengestellt werden.

Weitere Reisen und kleinere Tagungen ergaben sich aus der Koordinierung der Auswertung von Blasen-kammeraufnahmen. Da Hamburg zur Zeit noch nicht über Hermes-Projektoren verfügt, mußten Physiker aus Hamburg mehrere Male nach Bonn fahren, um ihre Aufnahmen in Nachtschichten am dortigen Meßprojektor auszuwerten.

Nach dem ursprünglichen Konzept hätten in der Studiengruppe "Auswerteverfahren" sowohl Methoden der Datenverarbeitung für Blasen-kammerexperimente als auch für komplizierte Zählerexperimente besprochen werden sollen. Die Erfahrung hat nun aber gezeigt, daß die Planung der Zählerexperimente noch nicht genügend weit fortgeschritten ist. Es erscheint daher zweckmäßig, ab Jahresende 1961 die Studiengruppe "Auswerteverfahren" in der Studiengruppe "Visuelle Methoden" aufgehen zu lassen.



100. Tagung

Studiengruppe "Elektronik"

Schriftführer: Dr. E. von Goeler

Wie schon im vorausgehenden Halbjahresbericht erwähnt wurde, haben unsere Bemühungen einer internen Normung mechanischer und elektrischer Größen in elektronischen Apparaten ursprünglich unbeabsichtigte weite Auswirkungen gehabt. Insbesondere hat sich EURATOM eingeschaltet und versucht, bei dieser Gelegenheit zu europäischen Normen zu gelangen. Es fanden im Rahmen von EURATOM Besprechungen statt, an denen Vertreter aus mehreren EURATOM-Ländern beteiligt waren und die schließlich zu einem Vorschlag führten: "ESONE Standards of Nuclear Electronics (Working Text)". Exemplare sind bei DESY (Dr. E. v. Goeler) oder Dr. W. Becker, EURATOM, Ispra (Varese), erhältlich.

Diese Normen sind hauptsächlich auf die Bedürfnisse von Reaktorstationen ausgerichtet. Einzelempfehlungen, die für die Hochenergiephysik besonders wichtig sind, sind in den Mitteilungen Nr. 1 der Studiengruppe "Elektronik" kurz zusammengefaßt. (Sollten noch nicht alle Interessenten über ein Exemplar dieses Mitteilungsblattes verfügen, so mögen sie sich bei Dr. von Goeler, DESY, melden).

Die sehr starken französischen Elektronikgruppen haben sich bereit erklärt, ESONE-Normen zu akzeptieren, obschon das bedeutet, daß manche Maße in Frankreich geringfügig geändert werden müssen. In Deutschland beschäftigt sich nach Auskunft von Herrn Dr. Zander, Berlin, zur Zeit auch ein DIN-Normen-Ausschuß mit der Normung auf dem Gebiet der Elektronik. Es scheint zur Zeit nicht ausgeschlossen, daß sich die DIN-Normen an die ESONE-Standards anschließen könnten.

Leider hat CERN schon zu viel Elektronik nach eigenen (und nicht durchwegs einheitlichen) Systemen aufgebaut, so daß bei CERN eine Annäherung an die ESONE-Normen, die einen internationalen Kompromiß darstellen, in den nächsten Jahren schwer zu erreichen sein wird. Die Maße



100. Tagung

der ESONE-Gehäuse sind jedoch so gewählt, daß nötigenfalls auch CERN-Karten oder CERN-Einschübe in ESONE-Gehäusen Platz finden (umgekehrt geht es leider nicht).

In Zählerexperimenten zeigt sich immer mehr die Tendenz, daß bei einem Experiment viele Untersetzer parallel betrieben werden müssen und daß es großen Gewinn an Zeit und Sicherheit bringt, wenn diese Untersetzer zur späteren Datenverarbeitung alle automatisch ausgelesen werden können. Zu einer solchen automatischen Auslesung müssen die Zähler nach einheitlichen Prinzipien gebaut sein. Um die damit zusammenhängenden Fragen zu klären, fand eine Besprechung statt, an der sich Vertreter deutscher Institute und Vertreter des CERN in Basel trafen. Dabei wurde auch auf die Wünschbarkeit einheitlicher Prüfmethode für kommerzielle Geräte hingewiesen. Erst wenn einheitliche Grundlagen vorliegen, werden die einzelnen Institute in der Lage sein, in rationeller Weise ihre Erfahrungen mit verschiedenen kommerziellen Geräten auszutauschen. Erste Ansätze für die Vereinheitlichung solcher Prüfverfahren wurden erarbeitet. Zur Zeit haben die Vorschläge noch nicht die nötige Reife erreicht, die eine weitere Verbreitung angezeigt scheinen lassen. Wer sich jedoch dafür interessiert, bei der Ausarbeitung dieser Prüfverfahren mitzuhelfen, ist eingeladen, sich mit Dr. v. Goeler, DESY, in Verbindung zu setzen.

Auf der Frühjahrstagung der Studiengruppe "Elektronik" in Heidelberg war angeregt worden, daß zur Vermeidung unnötiger Parallelentwicklungen unter den beteiligten Laboratorien auch gewisse Bauteile ausgetauscht werden sollten und daß im Interesse gemeinsamer Normen unter Umständen auch eine gemeinsame Bestellung von Normteilen, die nur in großen Stückzahlen rationell hergestellt werden können, angezeigt wäre. Leider konnte dieser ganze Austausch bis heute nicht recht in Gang gebracht werden, weil patentrechtliche Bedenken angemeldet worden sind, die einem Austausch unter den Physikalischen Instituten im Wege stehen könnten. Bis zur Klärung dieser Fragen können Teile elektronischer Apparaturen erst in Ausnahmefällen

Konnte diese Frage bis heute geklärt werden?

und leihweise vermittelt werden.

Angestrebt wird eine Arbeitsteilung unter den interessierten Instituten für die Entwicklung der benötigten elektronischen Standardeinheiten. So ist beispielsweise am Hahn-Meitner-Institut in Berlin eine 5 MHz Dekade entwickelt worden, die allen neuen Normen entspricht, die auch schon für die automatische Datenauslesung geeignet ist und die sich für etwa 100,- DM herstellen läßt. Als einzige Versorgungsspannung wird -6 V benötigt. Dadurch ist eine Kombination mit langsameren Dekaden (Philips-Bausteine) leicht möglich. Eine Vorserie soll in nächster Zeit in Auftrag gegeben werden.

Bei all den Problemen, die in der Studiengruppe "Elektronik" behandelt wurden, konnte von den Erfahrungen bei CERN profitiert werden. Viele wertvolle Anregungen konnten wir auch aus dem Institut von Herrn Professor Baldinger in Basel empfangen.

Dem Bundesminister für Atomkernenergie sei für die großzügige Unterstützung, ohne die die Studiengruppen ihre Arbeit nicht hätten ausführen können, an dieser Stelle bestens gedankt.

II. Institut für Experimentalphysik
der Universität Hamburg

Hamburg, den 9. März 1962

für die Studiengruppen Hochenergiephysik:



(Prof. P. Stähelin)



100. Tagung

Liebe Freunde der -Tagung,

Ich hoffe, der kurze Rückblick mit Bildern der letzten Tagungen und einigen historischen Informationen hat Ihnen Freude bereitet. Wer detailliertere Informationen zu der Historie nachlesen möchte, sei auf den Artikel von Bernd-August Brandt "*Historie der SEI-Tagungen*" verwiesen, den er anlässlich der 88. SEI-Frühjahrstagung 2004 gehalten hat¹.

Die Berichte und Briefe seit 1960 wurden sorgfältig archiviert und konnten ohne Schwierigkeiten gelesen und weiterverarbeitet werden. Ob in 50 Jahren die CDs/DVDs mit den Berichten noch lesbar sind, ist fraglich. Die zuverlässige Dokumentation der heutigen Messdaten und Ergebnisse stellt grundsätzlich für die Zukunft eine große Herausforderung dar².

Ich denke, es ist schon bemerkenswert, dass es den Organisatoren der SEI-Tagung über 50 Jahre mit 100 Veranstaltungen gelungen ist, das Interesse der Teilnehmer aus den unterschiedlichen Bereichen der Forschungseinrichtungen, Universitäten, BAM, TÜV und der Industrie wach zu halten. Diese Tagung lebt von den Beiträgen der einzelnen Teilnehmer und den - über die Jahre sich entwickelten - persönlichen Kontakten, die einen vertrauensvollen Erfahrungsaustausch zum Wohle der Forschung und Entwicklung in der Bundesrepublik ermöglichen.

Bis 2001 nahm auch die Technische Universität Graz regelmäßig an den Treffen teil. Forschungseinrichtungen anderer EU-Länder haben sich schon vorher zurückziehen müssen. Die Teilnahme der Universitäten ist in den letzten Jahren deutlich gesunken. Eine Ursache ist die Abschaffung der Studiengänge in den Bereichen der Analogelektronik und allgemeiner Mess- und Steuerungstechnik, wie sie für die Forschungseinrichtungen benötigt werden. Im Jahr 2007 ist auch an der Ruhr-Universität Bochum dieses Fachgebiet nicht wieder besetzt worden. Der Know-how-Verlust durch das Ausscheiden der erfahrenen Kollegen führt schon jetzt zu Engpässen bei der Entwicklung und Erstellung neuer Experimentssysteme. In der Zukunft wird daher ein enger Erfahrungsaustausch zwischen den Forschungseinrichtungen, Universitäten und der Industrie weiterhin wichtig bleiben.

Ich freue mich daher sehr, dass ich nach nunmehr 10 Jahren die Arbeit des Sekretärs der SEI-Tagung an Herrn Dr. Peter Göttlicher vom DESY weitergeben kann. Ich wünsche ihm und der SEI noch viele erfolgreiche Tagungen.

Ich möchte mich an dieser Stelle bei allen Teilnehmern und speziell bei den lokalen Organisatoren der letzten Jahre für die exzellente Unterstützung bedanken. Mein besonderer Dank gilt jedoch Frau Nicola Starke, die mich in den letzten Jahren bei den Vorbereitungen und der Dokumentation der SEI-Tagungen so hervorragend unterstützt hat.

Meine herzlichen Grüße an alle Teilnehmer



Dr. Ing. Friedrich Wulf

¹ https://www.helmholtz-berlin.de/media/media/spezial/events/sei/Rueckblick/bericht_fruehjahr_2004.pdf

² http://www.focus.de/wissen/wissenschaft/know-how-verlust-unser-wissen-zerfaellt_aid_141140.html

Die Bedeutung des Experiments in der Forschung – ein Rückblick

Gerd F. Nowack Gerd.Nowack@RUB.de

**Ehedem: Digital Signal Processing Group
Ruhr-Universität Bochum, 44780 Bochum, Germany**

**Festvortrag zur 100. Sitzung der SEI:
Studiengruppe für Elektronische Instrumentierung
(früher Studiengruppe für Nukleare Elektronik: SGNE)**

Präambel

Aliter taliter, totaliter aliter

So lautet das Motto meiner Festrede
„{Eine Festrede} ist so anders, so total anders!“
Als, wie gewohnt, der wissenschaftliche Bericht
- dort geht es [nur] um ein Problem und seine Lösung

Der Titel: „Die Bedeutung des Experiments
... in der Forschung – ein Rückblick“
War ja leider falsch gewählt, da es keine
„Aus-sich-selbst-sprechende-Experimente“ gibt

Ein Experiment ist eben kein Kunstwerk
Da hinter steht ein Experimentator, also
Ein Experte einerseits und ein Mensch -
Mit Absichten und Erwartungen andererseits

Ein Vortrag über Experimente ist ein Vortrag
Über Menschen und Weltanschauungen wie z.B.
Von Röntgen, Curie, Camerlingh-Onnes bis Otto Hahn
Die Wahrheit ist wie immer ein Wort mit Autorität (*)

* Sie bleibt aber immer subjektiv, hypothetisch, ...

Zusammenfassung der im Festvortrag diskutierten Thesen

- 1. Ein Festvortrag ist kein wissenschaftlicher Vortrag nach der Systematik: Problemstellung, Lösungsansätze und Experimentnachweis. Im „Fest“-Vortrag geht es um menschliche Belange, also um die philosophische Seite der ingenieurwissenschaftlichen Forschung. Wir bemühen uns, „die Natur zu verstehen“, tatsächlich verfeinern wir Vorstellungen und Modelle, die wir an die Stelle der Realität setzen.**
- 2. Experimente kann man nicht isoliert vom Menschen betrachten. Experimentaufbauten sprechen ja nicht aus sich selbst heraus. Das kann man auch erleben, wenn man sich im Deutschen Museum den Arbeitstisch von Otto Hahn anschaut, auf dem ihm der Nachweis der Kernspaltung gelang. Es ist ein Tisch voller Fragen – jedenfalls für den Betrachter.**

3. Die Systematik, das gegebene Thema zu bearbeiten beginnt, mit Wortfeldanalysen, mit deren Hilfe Begriffe wie Experiment, Forschung, etc. allgemein definiert werden sollen. Diese Vorgehensweise ist fehlgeschlagen, denn die verwendeten Begriffe werden sowohl in vielen trivialen Zusammenhängen als auch in der wissenschaftlichen Literatur verwendet. Im ersten Ansatz genügt es zu sagen: Forschung ist Wahrheitssuche (Was aber ist Wahrheit?), und ein Experiment ist eine Frage an die Natur (Finden wir tatsächlich in der „Antwort“ einer Bestätigung unserer Annahmen?)
4. Der gewagte Vergleich eines Kunstwerkes mit einem Experiment ergibt einen wesentlichen Unterschied: Das Kunstwerk soll sich vom Künstler lösen, denn der Künstler will, dass das Kunstwerk für sich selber spricht. Das Experiment aber verweist immer auf den Experimentator (Experten), in dessen Bewusstsein ein Weltmodell lebt, das immer wieder nach einer erneuten Bestätigung sucht.
5. Besser hätte also das Thema geheißen: „Die Bedeutung des Experimentators in der Forschung – ein Rückblick“. Jetzt entstehen sofort vor meinem/unserem inneren Auge die Portraits berühmter Forscher wie James Watt, Ernst Abbé, Wilhelm Conrad Röntgen, Heike Kamerlingh-Onnes, Pierre und Marie Curie, Bertrand Russel, Karl Lorenz und viele andere mehr.
6. Immer wieder findet man historische Experimentaufbauten. Sie sind nur schwer interpretierbar, wenn man sich auf dem jeweiligen Spezialgebiet nicht auskennt. Eine Empfehlung an die Nuklearelektroniker ist sicher das Röntgenmuseum an der Universität in Würzburg. Vorbildlich (also inspirativ) ist auch die Sammlung in Heidelberg an der Ruprechts-Karls-Universität (bei Herrn von Walter). Ich selbst habe in ca. 40 Jahren ca. 100 Experimentaufbauten betreut, die bis auf 3 Exponate wieder abgebaut werden mussten. Ein Grund ist der Platzmangel, aber der entscheidende Grund war der Paradigmenwechsel, d.h. die klassischen Fächer der Elektrotechnik gibt es an der Ruhr-Universität nicht mehr (ersatzlos gestrichen).
7. Die ingenieurwissenschaftliche Forschung kann man nicht mit der naturwissenschaftlichen gleichsetzen. Der Gegenstand der Physik ist die Natur, während die Technik ihren Gegenstand erst realisieren muss, was ja tatsächlich nicht immer gelingt. Richtig ist festzustellen, dass die Physik ihre Ziele nicht ohne die Technik erreichen kann. Bestes Beispiel ist die größte „Maschine“ der Welt, die zurzeit im CERN in Betrieb genommen wird.
8. Ist Forschung denn wirklich Wahrheitssuche? Die Existenz einer objektiven, allgemein gültigen Wahrheit ist bislang nicht bewiesen. Wenn wirklich „alles fließt“, gibt es nichts von Dauer ... und die erwarten wir von der Wahrheit. Aus unseren Erfahrungen in der Welt bilden wir Raum/Zeit-Modelle, die allerdings von unseren Anschauungen von der Welt geprägt sind. Sie sind also nicht „wahr“. Natürlich glauben wir an die Wahrheit unseres (subjektiv beeinflussten) Welt- und Menschenbildes. Der Experimentator sucht also immer auch Selbstbestätigung, in der der Wille gründet, mit Eifer und Ehrlichkeit (wie die Kinder) Antworten auf bisher ungelöste Fragen zu finden. Diese Antworten reduzieren die „weißen Flecken“ in unseren Weltmodellen.
9. Die höchste Herausforderung an uns (die Wahrheit) ist immer auch subjektiv beeinflusst. Es sind also Hypothesen, auf denen unsere Weltmodelle beruhen. Trotzdem sind wir keine Propheten. Sie verkünden „evidente Wahrheiten“, deren spekulativer Charakter aber nur allzu augenscheinlich ist. Ewige Wahrheiten konnte der Mensch bisher nicht erkennen.
10. Das Gedicht zur Feier des Tages

Das Exakte als Ressource

Wir sind die Seienden (1)
Wir leiden unter Unkenntnis
Über das Sein als unseren Grund
Am Sein kann man verzweifeln ... (2)

Anstelle der Suche nach dem Grunde
Gibt es verschiedene Möglichkeiten ...
Es gibt keinen Grund sagt der Nihilist
Oder: das Seiende offenbart uns den Kern (3)

Wir beginnen zu messen, zu experimentieren
Woher kommen wir? Wie groß ist das All?
Was hält die Welt im Innersten zusammen?
Die Sonne wird explodieren ... Apokalypse! (4)

Alles noch so exakte Wissen über die Welt
Wird uns kein allgemein gültiges Weltbild geben
Die metaphysische Deutung gelingt der Mystik
Sie kennt keinen Eifer ... nur Kontemplation (5)

Dazu einige Kommentare:

- 1 **Wir, die Seienden, sind die im Augenblick Bewussten. Wir leben nicht in Vergangenheit und Zukunft, also nur in Vorstellungen davon.**
- 2 **Der Sinn, also das Sein alles Seienden, bleibt uns verschlossen. Allein die Sehnsucht schmerzt uns.**
- 3 **Mit trivialen Argumenten kann man den Schmerz über fehlendes Wissen ausblenden, aber es ist besser zu leiden, als nicht ehrenhaft zu leben.**
- 4 **Natürlich werden wir die Hoffnung auf Antworten nicht aufgeben, aber unsere begrenzte Lebenszeit bedeutet auch, dass uns zukünftige Antworten nicht zur Verfügung stehen werden. Eine andere Welt gibt es nicht.**
- 5 **Wir können nicht beweisen, dass alle Wahrheit in den Grenzen des physikalischen, exakt messbaren Raumes liegt. Die Erschaffung neuer Welten ist durchaus spannend und inspirativ, doch sie lägen im Dunkel ... und die im Dunkel sieht man nicht.**

11. **Die Ermahnung des Philosophen Martin Heideggers, nicht seinsvergessen zu sein, d.h. im steten Wandel doch noch konstante Größen zu suchen, also an einem ständig verbesserbaren Welt- und Menschenbild zu arbeiten, ist zu akzeptieren. Wir sind kein vollkommenes Opfer naturgesetzlich bestimmter Realität.**
12. **Der Philosoph Karl Popper nimmt uns jede selbst erklärte Autorität. Alle wissenschaftlichen Erkenntnisse sind in Wirklichkeit nur Hypothesen, da es kein „Beweisschema“ gibt, das eine allgemein gültige Aussage qualifizieren könnte. Jede wissenschaftliche Aussage muss die Möglichkeit einer Widerlegung offensichtlich machen (unwiderlegbare Aussagen sind also keine wissenschaftlichen Aussagen). Daraus folgt eine (im Prinzip) immer endliche Gültigkeit.**
13. **Metaphysische Aussagen sind dagegen unwiderlegbar, weil sie spekulativ und/oder normativ sind. Endgültige Aussagen können aber nicht beliebig (erfunden) sein. Auch spekulative Aussagen stehen unter der Forderung vernünftig zu**

- sein. Die Behauptung, der allmächtige Gott könne die Vergangenheit ändern, widerspricht der Vernunft.
14. Es gibt keine als endgültig erkennbare Wahrheit. Wissenschaftsgeschichte ist eine Geschichte der Hypothesen, die sich (hoffentlich) approximativ der Wahrheit nähern.
 15. Experimente liefern nur singuläre Aussagen. Erst ihre richtige Deutung (eine Hypothese) ergibt den „Kern einer Sache“ (im Weltmodell). Der Einfluss der Intuition (bei der Deutung) unterstreicht den hypothetischen Charakter.
 16. Theoretische Ableitungen (wie z.B. von Albert Einstein) haben ebenfalls hypothetischen Charakter, weil ihnen Axiome zugrunde liegen, die selbst nicht als allgemein gültig bewiesen werden können. Der Theorie steht also auch kein Wahrheitsanspruch zu.
 17. Ein Beispiel: Ein Photon der Sonne nähert sich der Erde:
 - a. Newton postulierte, dass im Nahfeld der Erde die Geschwindigkeit (wegen der Bewegtmasse) zunimmt.
 - b. Die spezielle Relativitätstheorie sagt aus, dass das Photon eine konstante Geschwindigkeit haben muss. (Die Energieaufnahme äußert sich in einem Farbwechsel des Photons, z.B. von grün nach blau $\rightarrow E = h \cdot f$)
 18. Der erfolgreiche Mensch schaut gern mit Eigenlob zurück. Diese Selbstbeweihräucherung ist banal und unwürdig. Unser Weltverständnis sollte also immer rational und kritisch sein – nennen wir diese Haltung: kritischen Rationalismus.
 19. Fortschritt entsteht aus konstruktiver Kritik und Selbstkritik. Der hierdurch begründete, notwendige Wandel und der beständige Wunsch nach Verbesserungen sind die eigentlichen Quellen wissenschaftlicher (und experimenteller) Arbeit.
 20. Problembewusstsein, mögliche Lösungswege und der experimentelle Nachweis prägen das Bewusstsein kongenialer Menschen seit Menschengedenken. Im Anfang waren es die Ägypter, deren Pyramiden noch heute ihre bauingenieurwissenschaftlichen Kenntnisse vermitteln. (Der „Stabwerkbau“ gelang erst den Genies der Gotik.)
 21. Rechte Winkel realisierten die Ägypter durch Peilung mit Hilfe rechtwinkliger Dreiecke, deren Seitenverhältnis 3:4:5 waren.
 22. In unseren Breiten lebten vor ca. 3700 Jahren die Kelten. Ihre Siedlungen waren durch Wälle gesichert, die man heute noch gut sehen kann. Private Schatzsucher suchten die Wälle (der Siedlung Nebra) ab und fanden die berühmte Sonnenscheibe von Nebra. (Heimlich verkauften sie den Fund, was allerdings strafbar war.) Die Veröffentlichung der Sonnenscheibe führte dann zu einem Streit unter Wissenschaftlern. Sie sahen mit ihren Augen und ihren Denkgewohnheiten. Ich (mit meinen Augen) sehe einen (Ganzjahres-) Taghimmel und (leider auf derselben Seite) einen Nachthimmel. Der Taghimmel zeigt nach oben in südliche Richtung, wie es ein Normalmensch tut, wenn er tagsüber die Himmelsrichtung feststellen will. Der Nachthimmel zeigt nach oben in nördliche Richtung, weil der Referenzstern (Nordstern) im Norden steht. Außer der Berücksichtigung der je nach Jahreszeit unterschiedlichen Sonnenbahn gibt es noch am Rand der Scheibe eine Teilung in 40 Abschnitte, also 4 Tageszeiten mit je 10 „Stunden“ – keine schlechte Idee! Außer der Sonne (umrandete Kreisscheibe) gibt es noch eine Sichel zu sehen. Ist es der Mond? ... oder das Bild der Sonne bei einer Sonnenfinsternis? Eine Sonnenfinsternis war damals sicher ein (mythischer Grund) eine vergoldete Sonnenscheibe herzustellen. Aus der Stellung der Sichel lässt sich der Tag und die Uhrzeit (des seltenen Ereignisses) ablesen (vor ca. 3700 Jahren).
 23. Ein großer Sprung führt uns in das 19. Jahrhundert. Wissenschaft und Technik werden (nach der Säkularisierung Napoleons) zu den Zentren der kulturellen Entwicklung. Zwischen 1850 und 1950 wurde fast alles erfunden, was heute (und

morgen) wichtig ist. Welcher Wissenschaftler wollte nicht gern damals gelebt haben?

24. Zum Ende möchte ich drei Anekdoten von großen Experimentatoren erzählen:

Professor Röntgen stellt einen Urlaubsantrag.

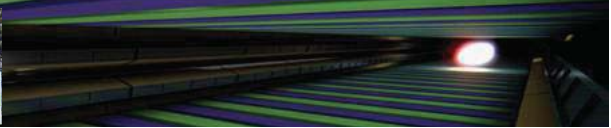
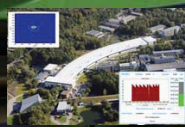
Professor Röntgen erhält den ersten Nobelpreis der Physik für die (von ihm als X-Strahlen bezeichneten) hochenergetischen Röntgenstrahlen (Bremsstrahlung). Ihm wird der Termin der Übergabe mitgeteilt. Was nun? Kann man einfach den Dienst versäumen – nur weil man einen Nobelpreis bekommen hat? Nein. Also stellt Röntgen einen Urlaubsantrag an den Rektor der Universität in Würzburg. Glücklicherweise wurde der Antrag genehmigt.

Zwei Stühle genügen den Curie's.

Als Marie und Pierre Curie geheiratet hatten, bezogen sie eine kleine Wohnung in Paris. Jeder brachte sein Mobiliar ein, d.h. sie besaßen nun zwei Stühle. Sollte nun für etwaige Besucher ein dritter Stuhl angeschafft werden? Pierre bezog schließlich ein gutes Gehalt. Nach einem kurzen Wortgefecht entschlossen sich die beiden, keinen weiteren Stuhl zu kaufen. In der Folge beschränkten sich Gäste darauf, nur das Allerwichtigste vorzutragen und dann wieder zu gehen. Beide lächelten beim Abschied des Gastes und wandten sich wieder ihrer Arbeit zu.

... jedes Mal wieder: ein verflixter Kurzschluss

Kamerlingh-Onnes, der Kältephysiker aus Leiden, versuchte 1908 die Verflüssigung von Helium. Das war bisher niemandem gelungen, weil der Siedepunkt nahe dem absoluten Nullpunkt von -273 °C liegt. Die Kompressoren des Verflüssigers liefen stundenlang. Ein Metallthermometer zeigte die langsame Temperaturabnahme an. Theoretisch sinkt der Widerstand auf Null, wenn das verwendete Metall absolut rein ist. Ansonsten geht der Wert nicht unter einen Grenzwert, der durch Verunreinigungen bestimmt ist. Als bestes, reinstes Metall wählte Kamerlingh-Onnes Quecksilber, das einen Schmelzpunkt bei -39 °C besitzt. Helium wehrt sich mit aller Kraft gegen eine Verflüssigung und im Dewar war die Temperatur bereits nahe 10K. Da geschah das Entsetzliche: das Quecksilberthermometer zeigte plötzlich einen Kurzschluss an: Null Ohm. Enttäuscht schaltet Kamerlingh-Onnes den Verflüssiger ab: ein kleiner Umbau würde sicherstellen, dass das Thermometer keinen Kurzschluss mehr bekam. Einige Tage später gab es ein neues Experiment. Assistenten und weit heran gereiste Kollegen umringten den Meister. Aber ihn hatte alles Glück der Welt verlassen: wieder dasselbe, ein Kurzschluss im Thermometer. Die Kollegen halfen mit unglaublichen Theorien über die Ursachen des Effektes aus. Kamerlingh-Onnes blieb ganz cool. War der Kurzschluss reversible? Tatsächlich: eine Temperaturerhöhung schaltete das Thermometer wieder ein, immer bei derselben Temperatur. Alle waren schon übernächtigt, als Kamerlingh-Onnes alle nach Hause schickte mit dem Satz: Das Quecksilber ist eben supraleitend geworden. Besorgt um den Geisteszustand des verehrten Kollegen gingen die Kollegen lächelnd davon. Erst mehr als drei Jahrzehnte später konnte die Supraleitung durch die BCS- Theorie (Hypothese!) beschrieben werden. Kamerlingh-Onnes hat diese Sternstunde der Menschheit nicht mehr erlebt.



Überblick über die DESY Beschleuniger oder „Der Lampenladen bei DESY“

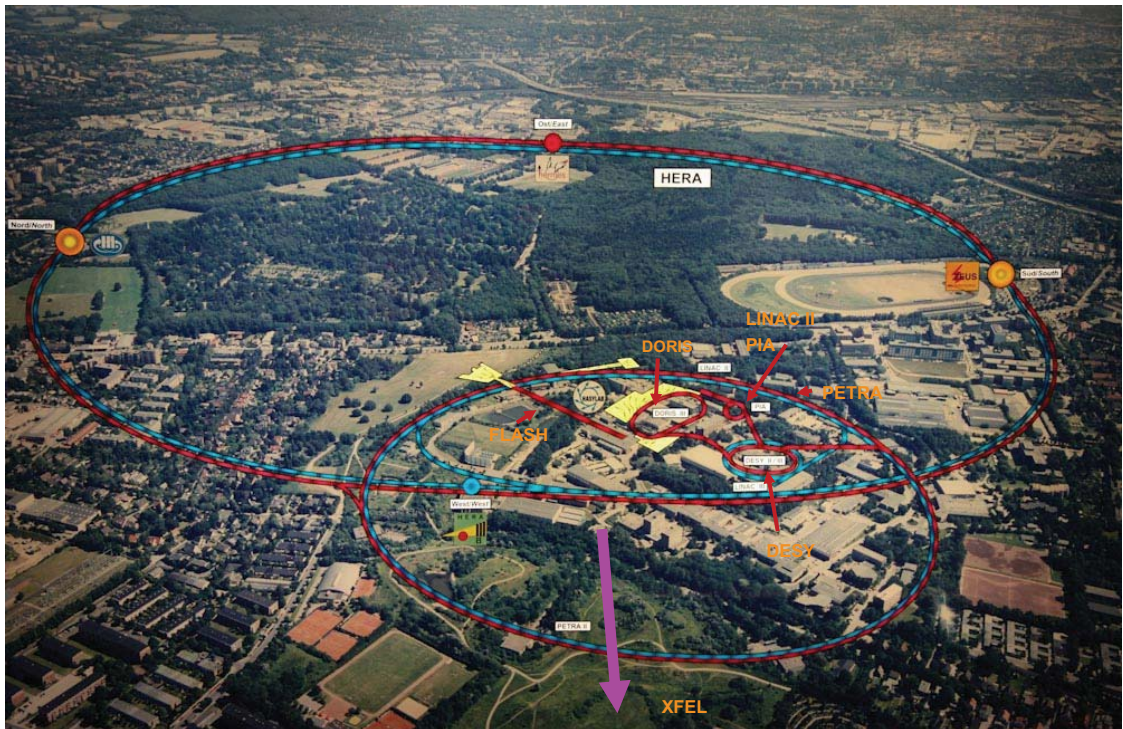
D. Nölle

DESY, MDI

Dirk.Noelle@desy.de



The Good Old Times



Konventionelle Lichtquellen

- **Spontane Emission**

- Doris
- PETRA III

Aufbruch in die nächste Generation

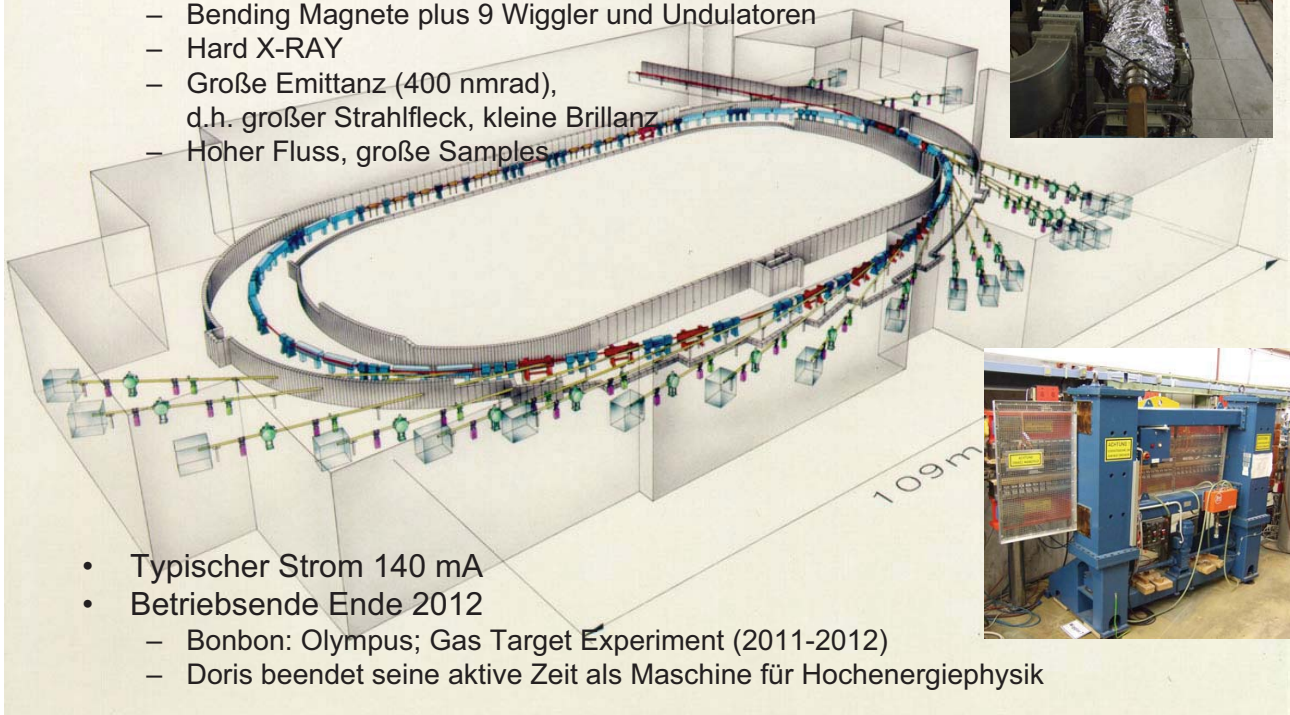
- **Stimulierte Emission**

- FLASH
- XFEL

3

Doris III

- „Alte“ Synchrotronstrahlungsquelle
- Teilchenart: Positronen
- Bedient immer noch viel Nutzer (36 Beamlines)
- „2.2^{te}“ Generation, aber mit 4.5 GeV sehr hohe Energie
 - Bending Magnete plus 9 Wiggler und Undulatoren
 - Hard X-RAY
 - Große Emittanz (400 nmrad), d.h. großer Strahlfleck, kleine Brillanz
 - Hoher Fluss, große Samples



- Typischer Strom 140 mA
- Betriebsende Ende 2012
 - Bonbon: Olympus; Gas Target Experiment (2011-2012)
 - Doris beendet seine aktive Zeit als Maschine für Hochenergiephysik





Größte am Stück gegossene Betonplatte
ca. 600m x 30m x 1 m

PETRA			Lifetime: 12.63 h	Current: 0.42 mA
Beam Current				
Und.	Gap [mm]	Status		
PU03	205.00			
PU05	205.00			
PU07	207.00			
PU08	200.00			
PU09	16.70			
PU10	16.38			
Mean Vacuum Pressure: 35.82E-10 mbar				
Orbit Control: Undefined		Top-Up Operation: Undefined		
On.UserOperations				
Start up				

PETRA III Parameter List

Parameter	Design	Achieved
Energy (GeV)	6	6
Circumference	2.3 km	
ϵ_x (nm rad)	1	1
ϵ_y (pm rad)	10	< 20
Current (mA)	100	89
Orbit stability	10% of beam size	X okay Y almost
# undulators	14	8

- PETRA III is close to the „ultimate“ High Brightness Storage
- Large circumference at „low“ energy gives smallest emittance (2 nmrad)
- Do the rest by Damping Wigglers (-> 1 nmrad)
- Up to now: 1/8 of the Ring is rebuild for Beamlines (there is some Potential)

7

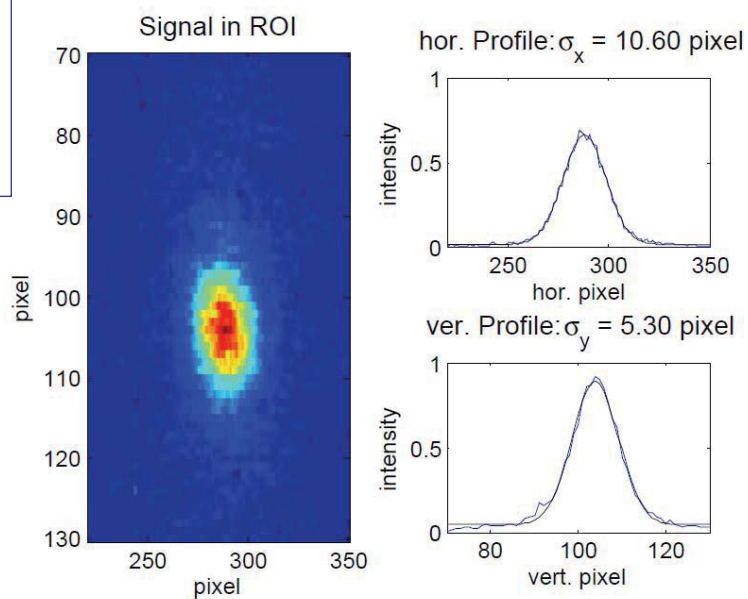
Emittance Measurement

Calculated horizontal width: $\sigma_x \approx 44 \mu\text{m}$

Calculated emittance $\epsilon_x \approx 0.9 \text{ nm rad}$

Measured emittances $0.87 \leq \epsilon_x \leq 1.04$

Expected emittance $\epsilon_x \approx 0.9 \text{ nm rad}$



8

Orbit stability goal

$$\epsilon_x = 1 \text{ nmrad}$$

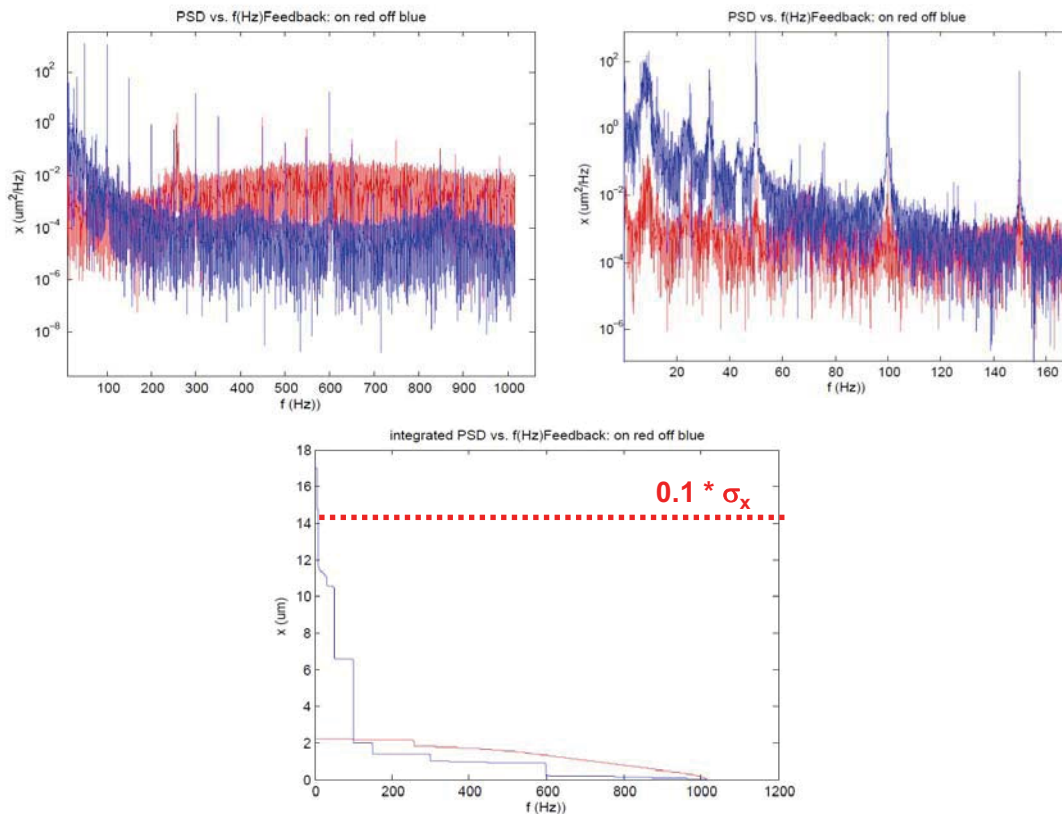
$$\epsilon_y = 10 \text{ pmrad}$$

	Low β insertion			High β insertion		
	$\beta(\text{m})$	$\sigma(\mu\text{m})$	Amplification factor	$\beta(\text{m})$	$\sigma(\mu\text{m})$	Amplification factor
Horizontal	1.19	34.6	17.25	19.84	141	70.24
Vertical	4.0	6.3	34.08	2.37	4.9	26.20

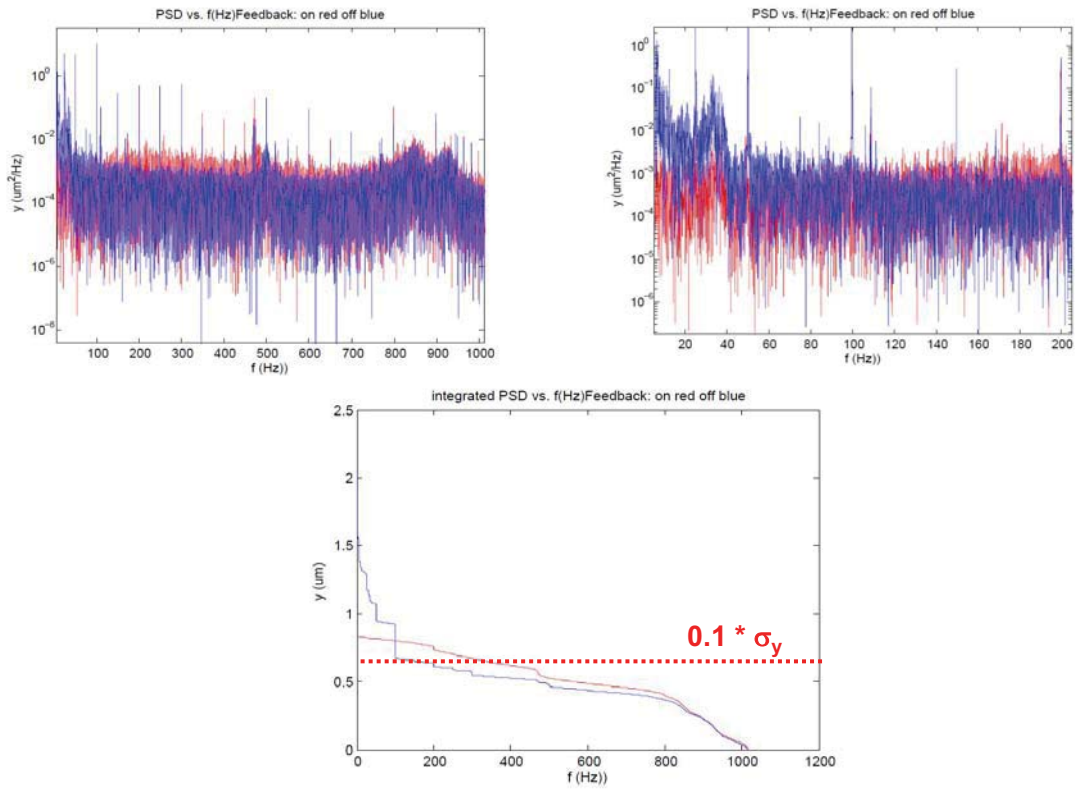
**Stab. Requirement $0.1 * \sigma$
 \rightarrow Sub micron orbit stability !!**

- Commercial of digital BPM Electronics
- In House designed Feedback System

First test of Orbit feedback horizontal plane



First test of orbit feedback vertical plane



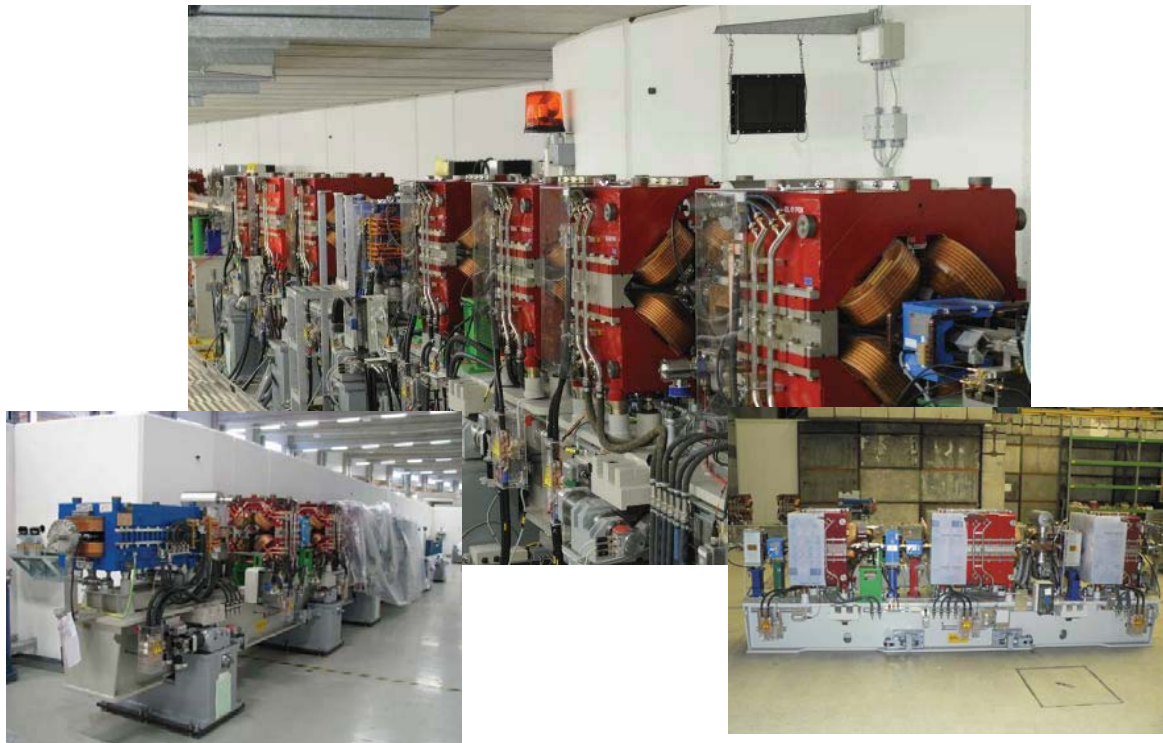
11

PETRA III, „alte“ Achtel



12

PETRA III, neues Achtel



13

Undulator Installation

Undulator PU 10

Undulator PU 8 & 9



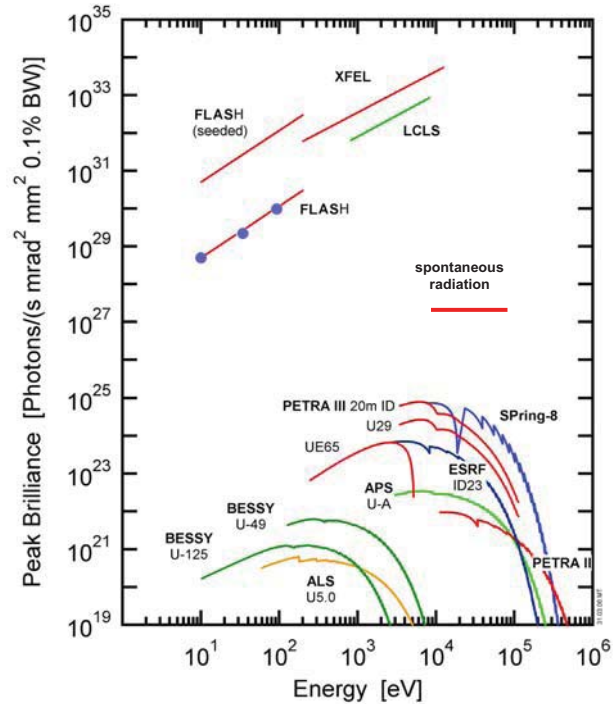
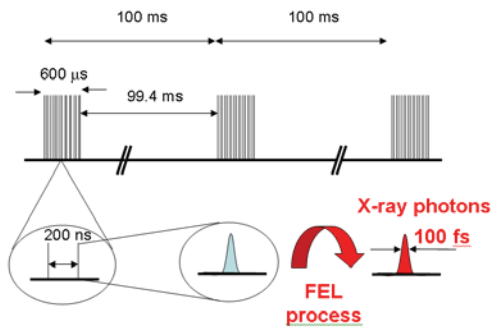
Undulator PU 4
APPLE II



8 of 14 Undulators
have been installed

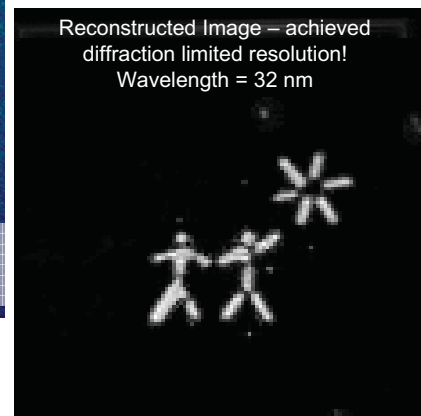
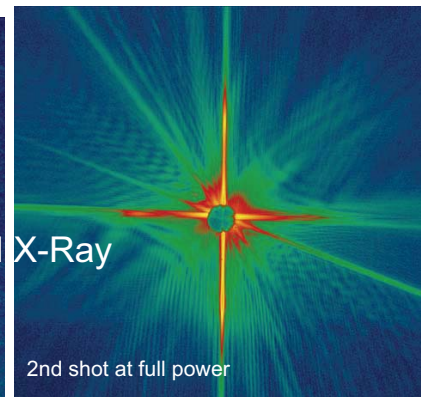
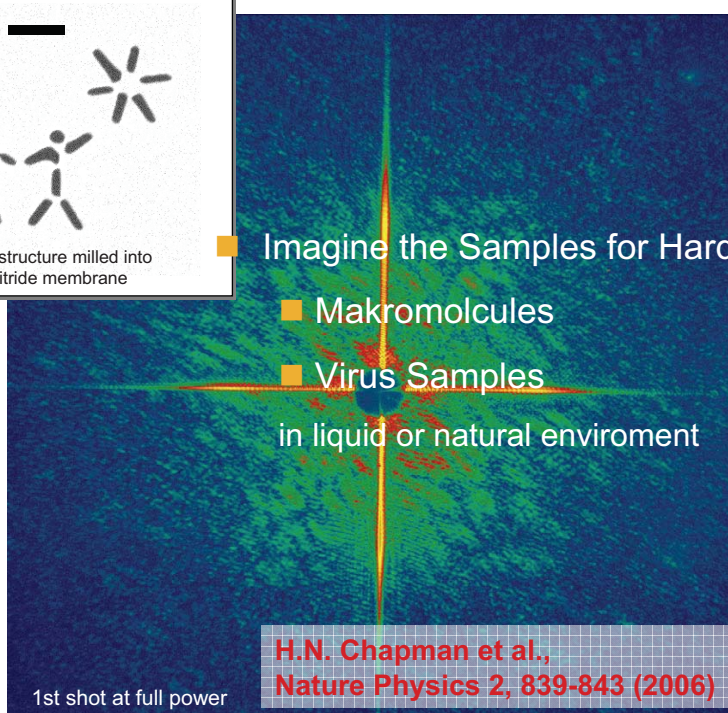
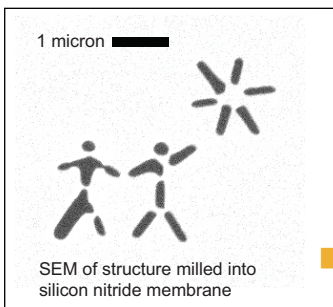
14

- X-ray FEL radiation (0.2 - 14.4 keV)
 - ultrashort pulse duration <math><100\text{ fs (rms)}</math>
 - extreme pulse intensities $10^{12}\text{-}10^{14}\text{ ph}$
 - coherent radiation $\times 10^9$
 - average brilliance $\times 10^4$
- Spontaneous radiation (20-100 keV)
 - ultrashort pulse duration <math><100\text{ fs (rms)}</math>
 - high brilliance

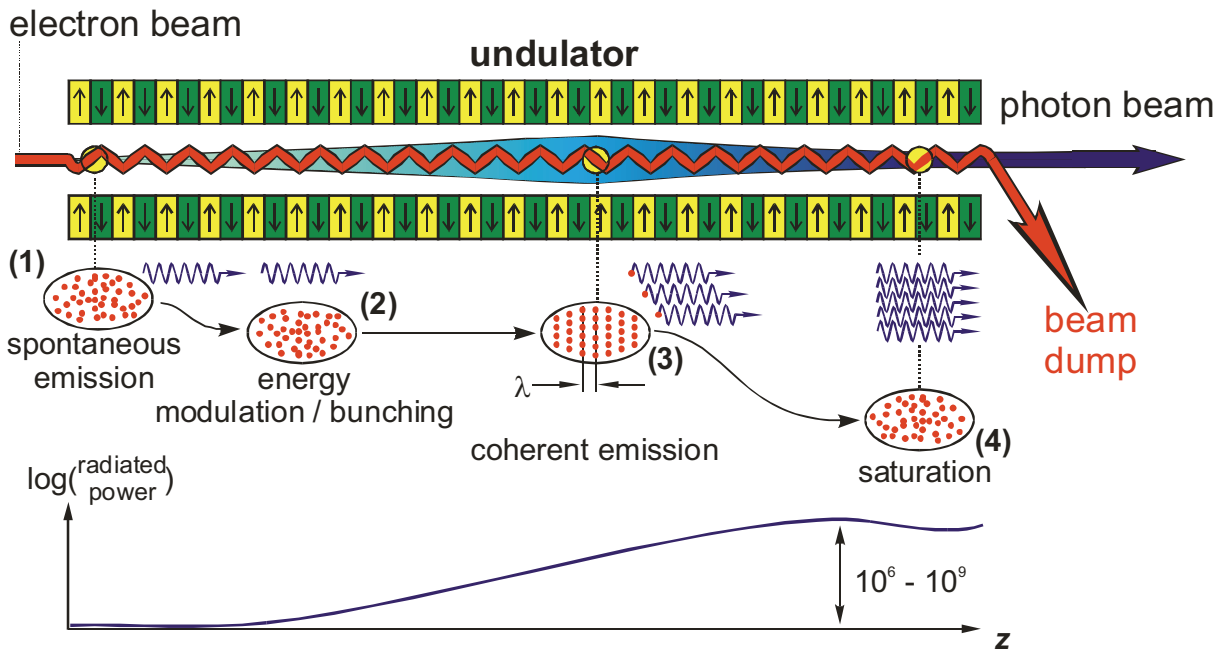


15

WHY? Image Reconstruction from ultra fast Diffraction Pattern Two Cowboys under the Sun @ FLASH



H.N. Chapman et al.,
Nature Physics 2, 839-843 (2006)

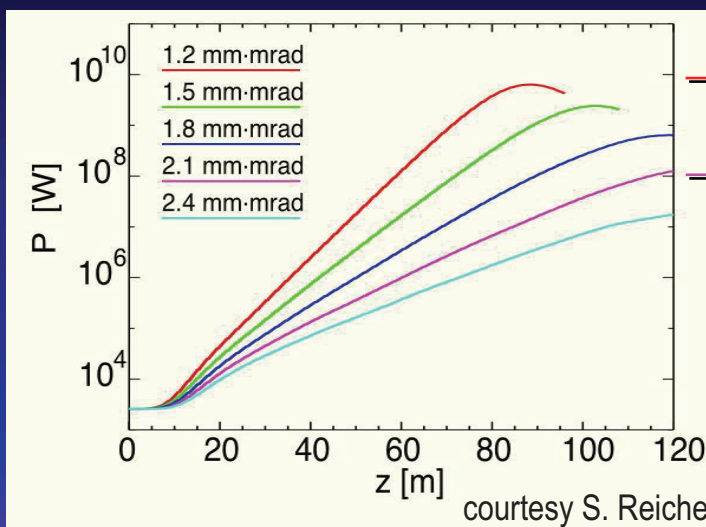


Reminder: Movie Zeigen!

17

Comment (from J. Hastings, LCLS)

For LCLS, slice emittance $> 1.8 \mu\text{m}$ will not saturate



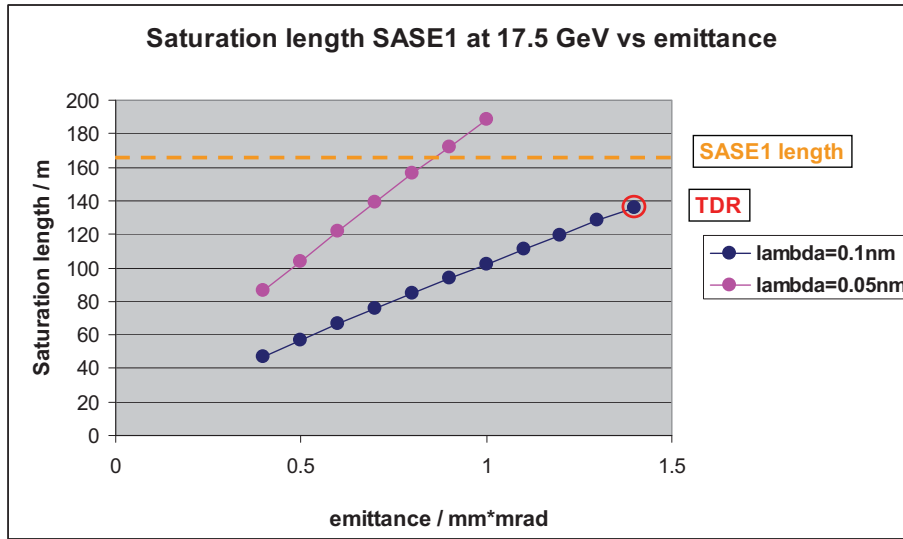
$\epsilon_N = 1.2 \mu\text{m} \rightarrow P = P_0$

$\epsilon_N = 2.0 \mu\text{m} \rightarrow P = P_0/100$

Similar of course for XFEL, VUV-FEL, ...

SASE FEL is not forgiving — instead of mild brightness loss, power nearly switches OFF

electron beam **must** meet brightness requirements¹⁸



- Wavelength well below 0.1nm (e.g. 0.05nm) accessible (just open undulator gap) → layout of photon beam transport!
- Undulators could be shorter, cost reduction or:
 - Two (or more) color modes possible + further options

D. Nölle, DESY, Vortrag für Studiengruppe für Elektronische Instrumentierung (SEI), 15.3.2010

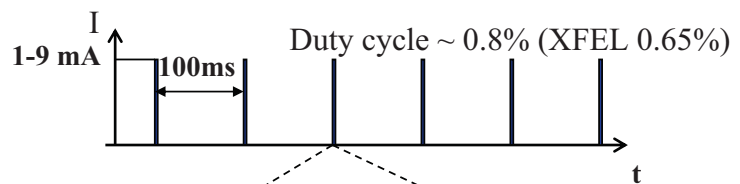


Superconductivity; Why?

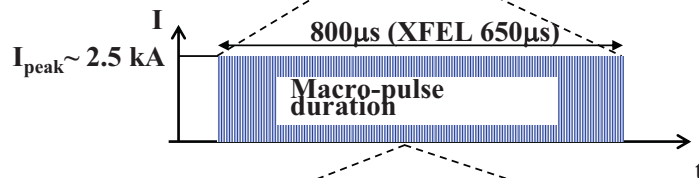
FLASH, XFEL, (ILC) Superconducting Linac- Time Structure



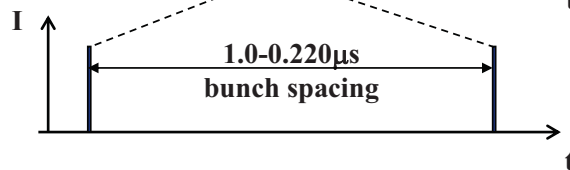
- Repetition rate
- 10 Hz



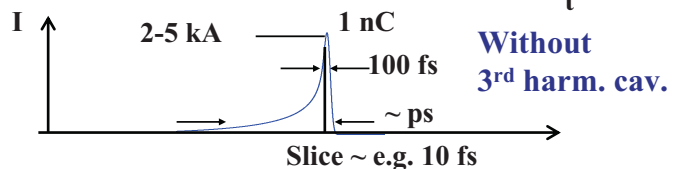
- Macro-pulse
- < 4.5 MHz



- Bunch



- Slice



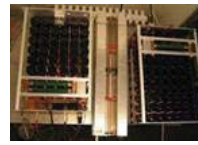
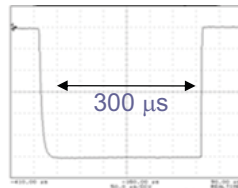
- High Average Power
- Switching: More than one User at the Time



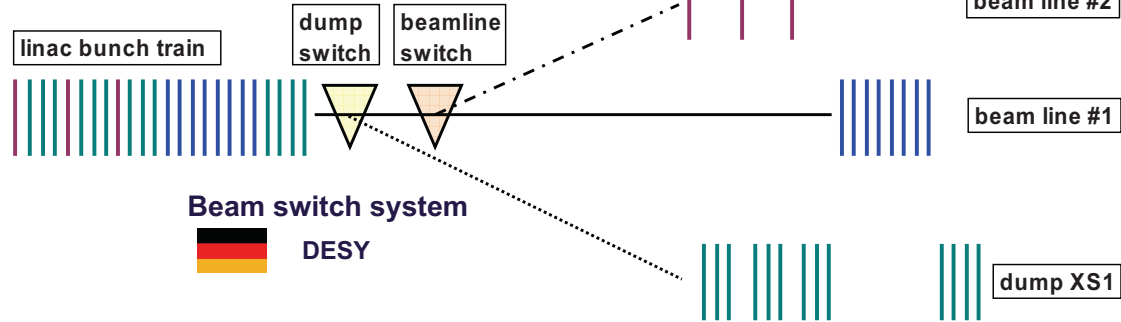
Beamline magnets



NIEFA/St. Petersburg
MSL/Stockholm



- high accuracy (< 0.01 %)
- 10 Hz operation



Vacuum system

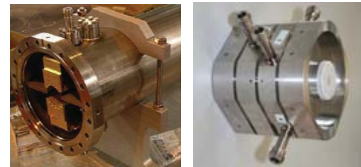


BINP/Novosibirsk
DESY

Bm. Position measurement & stabilisation



DESY
PSI/Villigen



Principle also to be applied for FLASH II

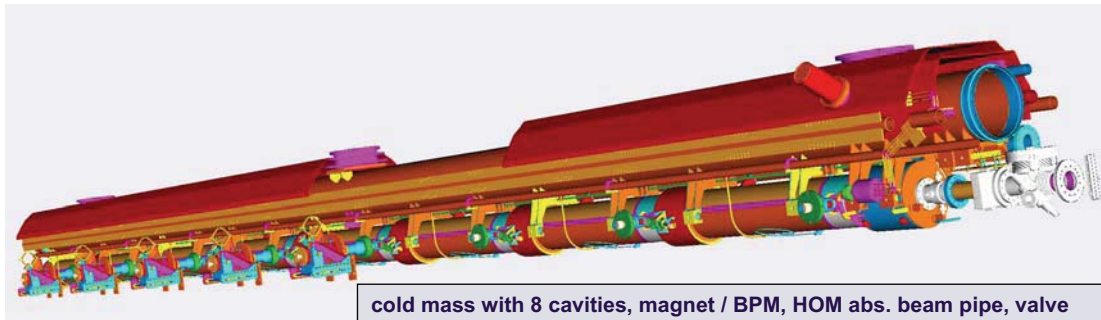
Key Component: S.C. TESLA Cavities



cavity material	RRR 300 niobium	
type of accelerating structure	standing wave	
accelerating mode	TM010, π-mode	
fundamental frequency	f_{RF} [MHz]	1,300
active length	L [m]	1.038
nominal gradient	E_{acc} [MV/m]	23.6 (35)
quality factor	Q_0	$>10^{10}$
cell-to-cell coupling	K_{cc} [%]	1.87
iris diameter	[mm]	70

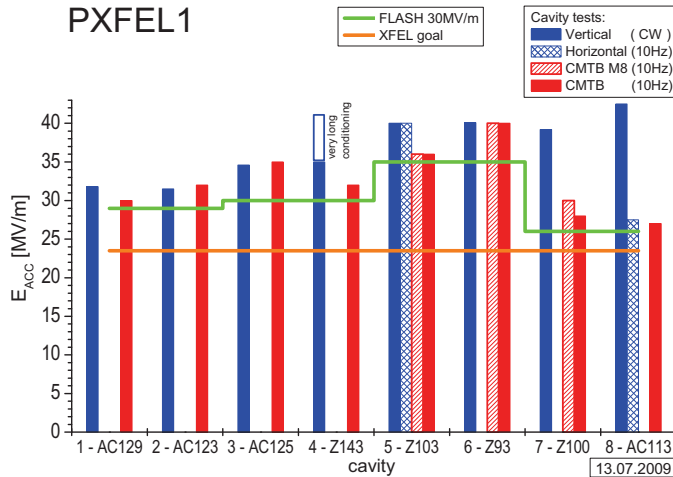


Key Component: Cryo Module



cold mass with 8 cavities, magnet / BPM, HOM abs. beam pipe, valve

PXFEL1



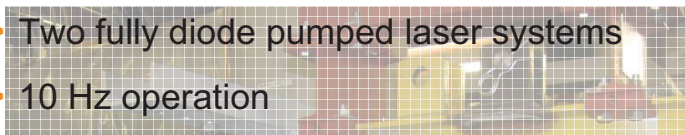
PXFEL1 (XFEL Prototype)

- Average maximum gradient is **32.5 MV/m**.
- PXFEL1 will be installed at FLASH and can be operated there with an average gradient of **30 MV/m**.
- The **XFEL waveguide distribution** will be used.

23

Key Component: RF-Gun and Laser

- New RF-Gun from PITZ with strongly reduced darkcurrent
- Prepared for higher RF power > 5 MW
- Two fully diode pumped laser systems
- 10 Hz operation



Instrumentierung (SEI), 15.3.2010

- > Develops electron sources for FLASH and European XFEL
- > Has demonstrated key parameters for the European XFEL:

- low emittance

$$\varepsilon_{xy}(100\%) = (0.886 \pm 0.011) \text{ mm mrad}$$

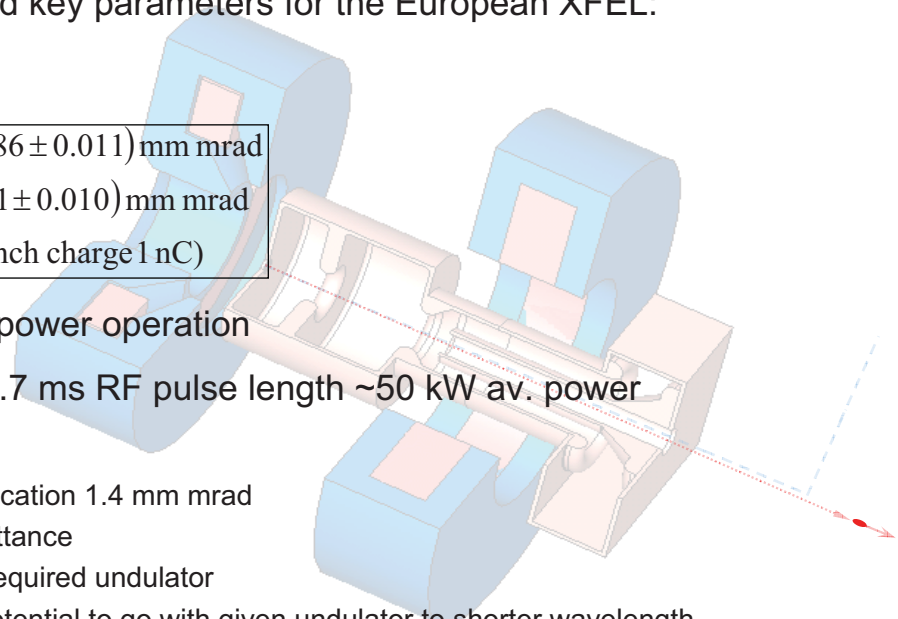
$$\varepsilon_{xy}(90\%) = (0.681 \pm 0.010) \text{ mm mrad}$$

(preliminary - bunch charge 1 nC)

- high average power operation

10 Hz, 7 MW, 0.7 ms RF pulse length ~50 kW av. power

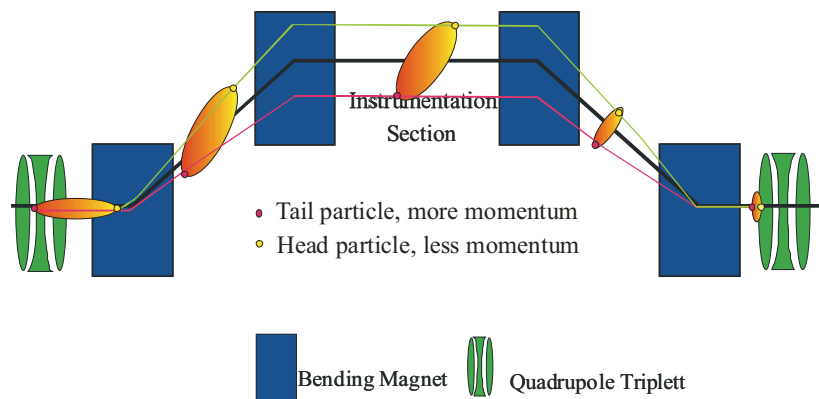
- XFEL Target Specification 1.4 mm mrad
- The smaller the emittance
 - the shorter the required undulator
 - the bigger the potential to go with given undulator to shorter wavelength



D. Nölle, DESY, Vortrag für Studiengruppe für Elektronische Instrumentierung (SEI), 15.3.2010



Bunch Kompression



- > Kompression der ca. 3 mm langen Bunche der Gun auf 30 μm (2 Stufen)
- > Problem: Intensive kohärente Synchrotronstrahlung ($\lambda \approx \sigma$) wirkt auf den Bunch zurück
- ⇒ **Emittanzaufweitung**
- ⇒ **Kammern mit niedrigem Gap als Absorber für die FIR Strahlung**

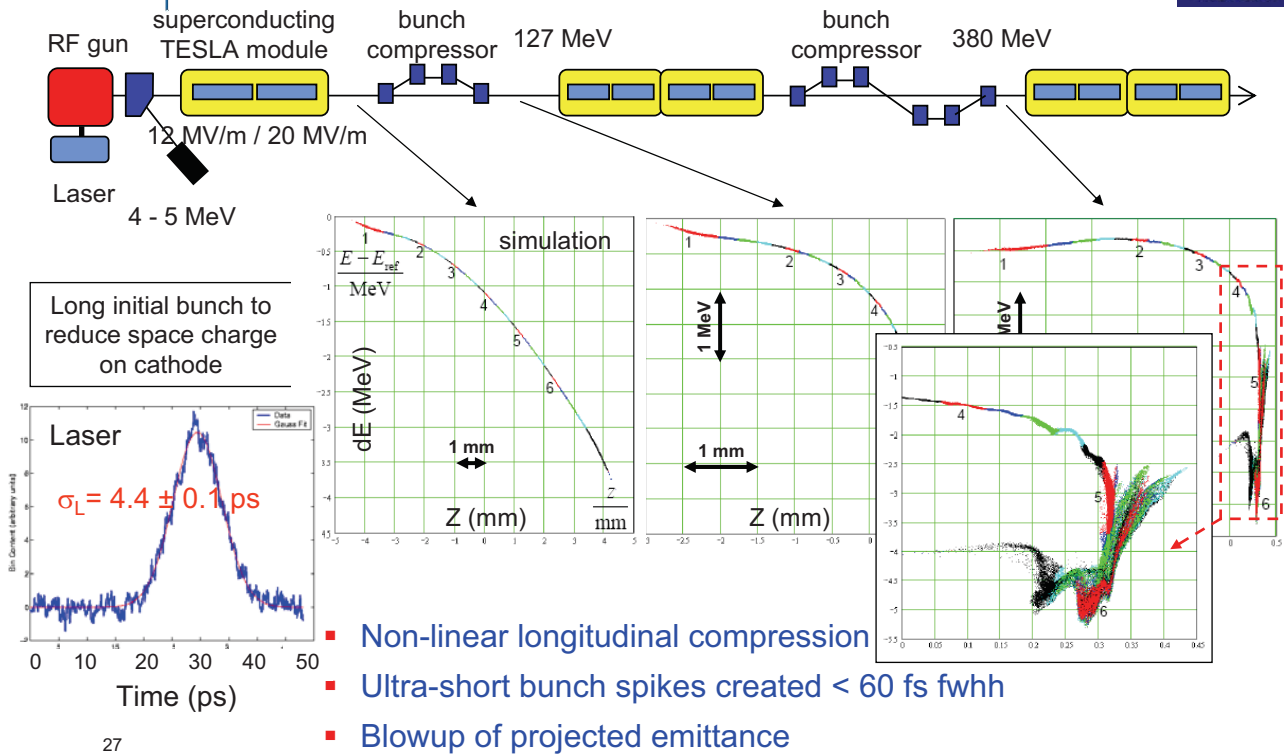
D. Nölle, DESY, Vortrag für Studiengruppe für Elektronische Instrumentierung (SEI), 15.3.2010





HELMHOLTZ
GEMEINSCHAFT

Longitudinal Phase Space Injector



D. Nölle, DESY, Vortrag für Studiengruppe für Elektronische Instrumentierung (SEI), 15.3.2010

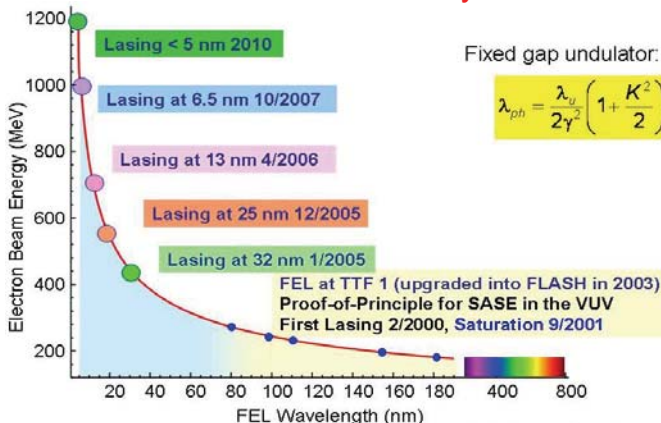
Key Component: Undulator

FLASH.
Free-Electron Laser
in Hamburg

- > High-gain single-pass SASE FEL
- > FLASH: Fixed gap undulator
 - 6 modules with a total length 27 m
- > XFEL: Moveable Gap Undulators
 - Up to 40 modules of about 5 m length

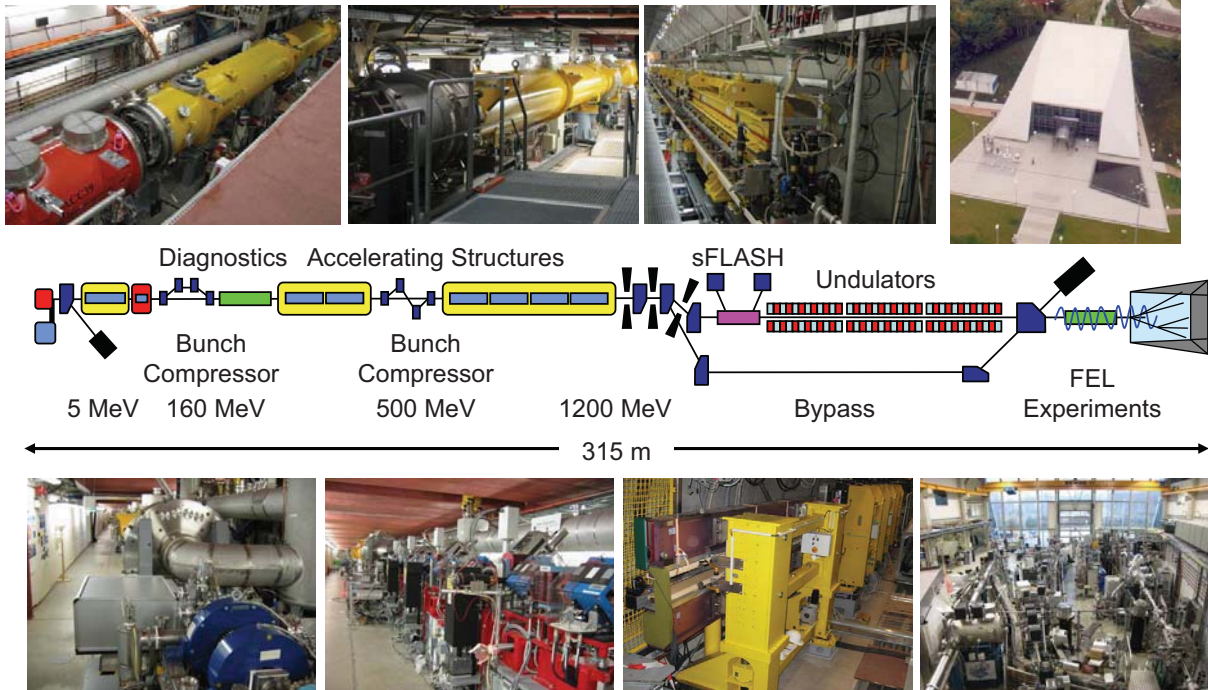
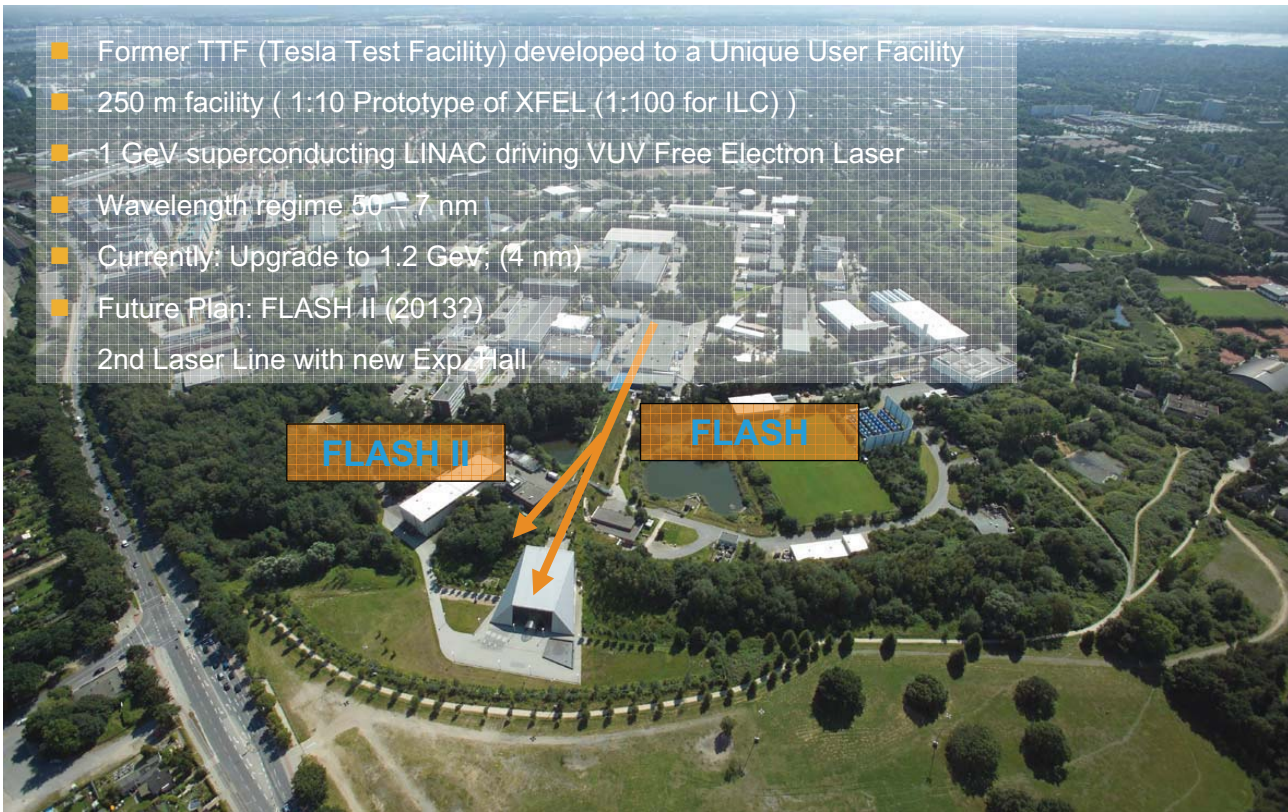


TTF/FLASH History



Studiengruppe für Elektronische Instrumentierung (SEI), 15.3.2010





FLASH in Halle 3



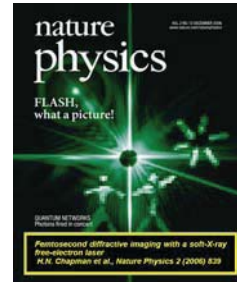
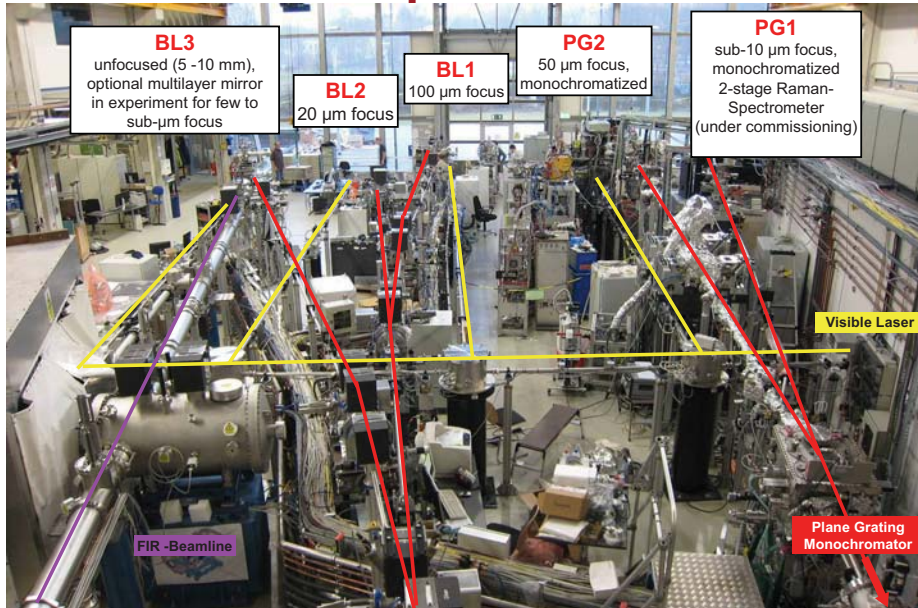
31

Flying modules during installation at FLASH



32

Experimental Hall

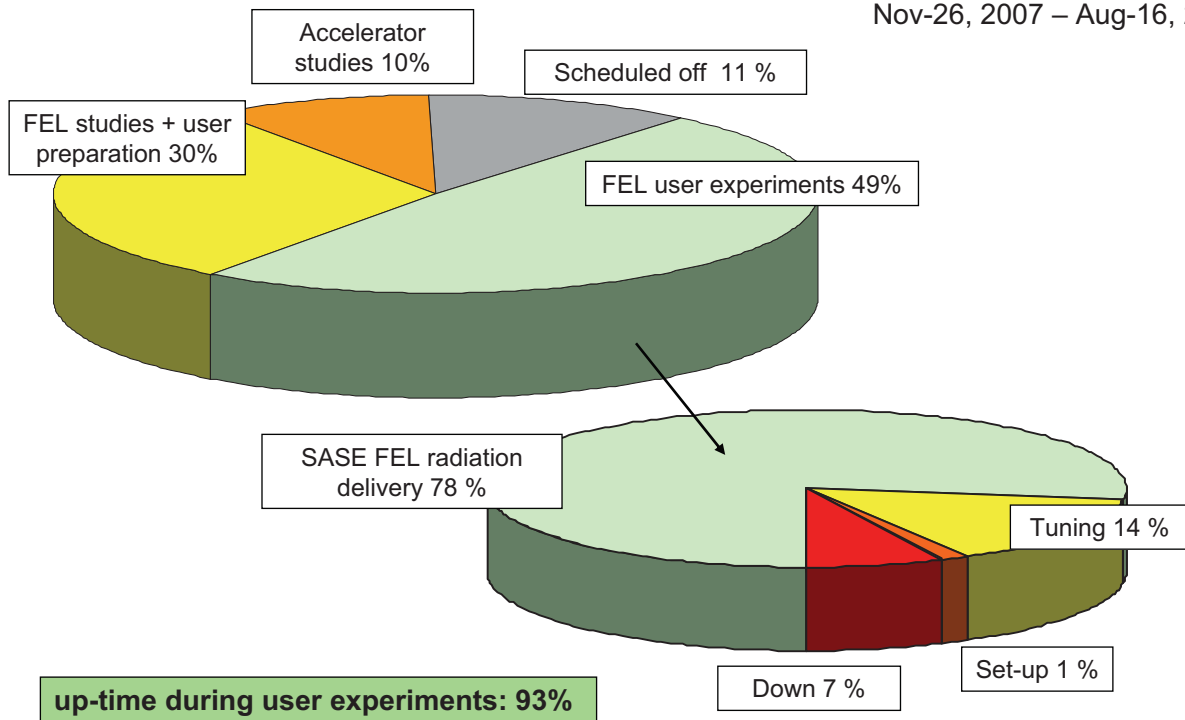


- ~ 95 publications on photon science at FLASH in high impact journals
- ~ 50/year on technical developments
- http://hasylab.desy.de/facilities/flash/publications/selected_publications

33

Beam time distribution during 2nd user period

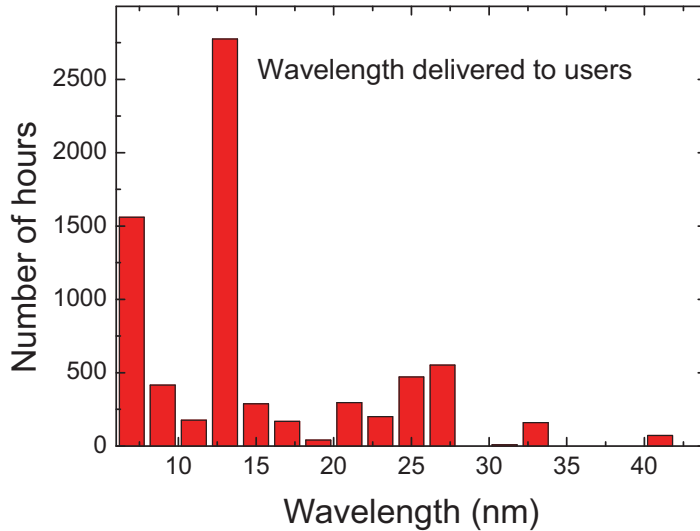
Nov-26, 2007 – Aug-16, 2009



34

Photon Wavelengths

- More than 30 different wavelengths between 6.8 nm and 40.5 nm delivered for users
- Most favorite wavelengths
 - around 7 nm - as short as possible
 - around 13.5 nm - availability of multilayer mirrors, best compromise with other users



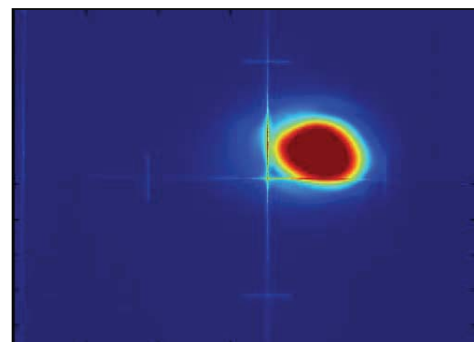
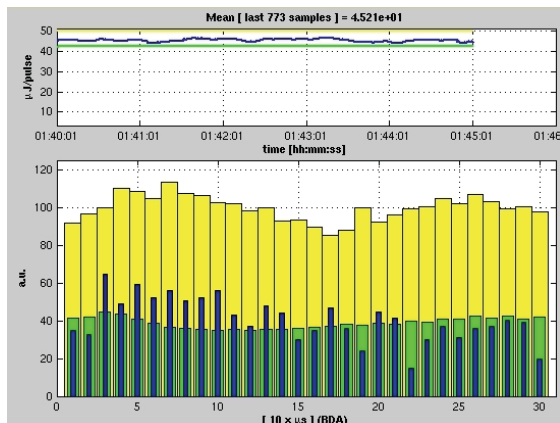
- Experiments using higher harmonics
 - 3rd harmonic of 7 nm
 - 5th harmonic of 8 nm
 - 3rd harmonic of 40.5 nm
- Shortest wavelength delivered
 - 1.59 nm (5th harmonic of 7.97 nm)

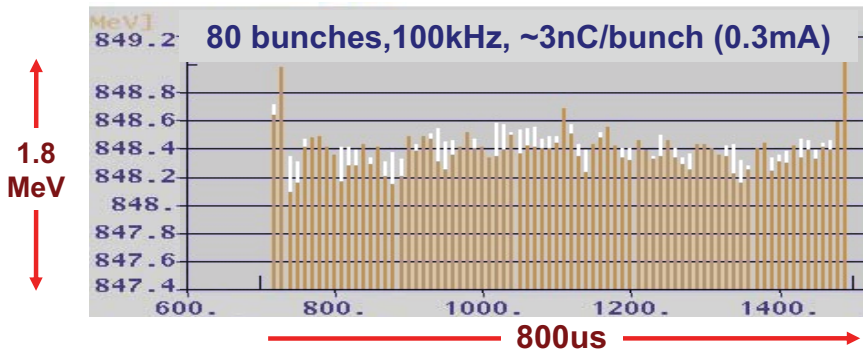
SASE performance

Typical user operation parameters

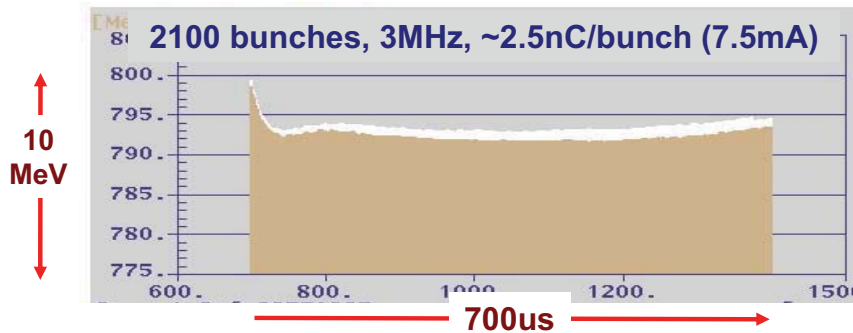
Wavelength range (fundamental)	6.8 – 47 nm
Average single pulse energy	10 – 100 μ J
Pulse duration (FWHM)	10 – 70 fs
Peak power (from av.)	1 – 5 GW
Average power (example for 500 pulses/sec)	~ 15 mW
Spectral width (FWHM)	~ 1 %
Peak Brilliance	10^{29} - 10^{30} B

$B = \text{photons/s/mrad}^2/\text{mm}^2/0.1\%bw$





Along pulse: 0.035% p-p

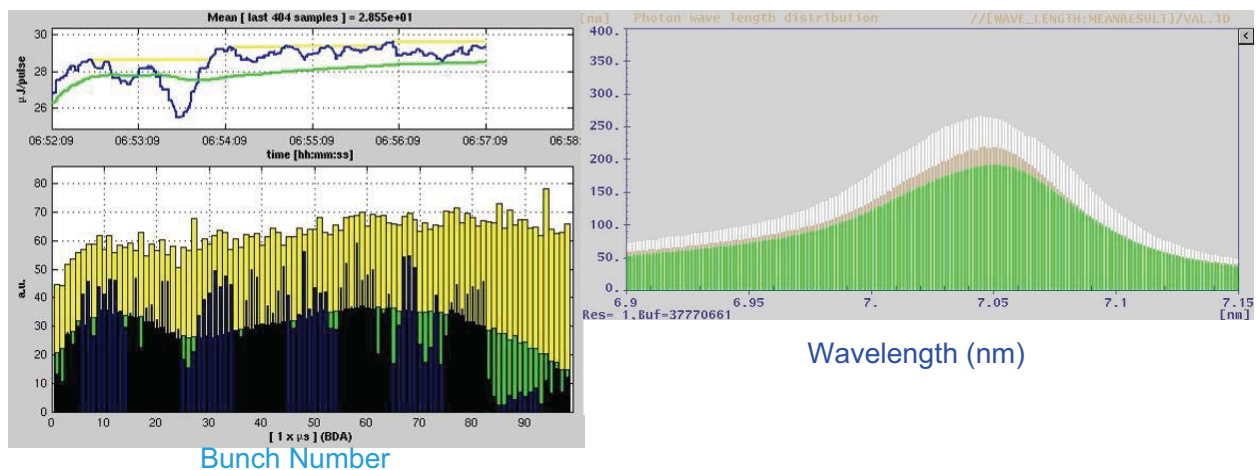


Along pulse: 0.5% p-p
Pulse-pulse: 0.13% RMS

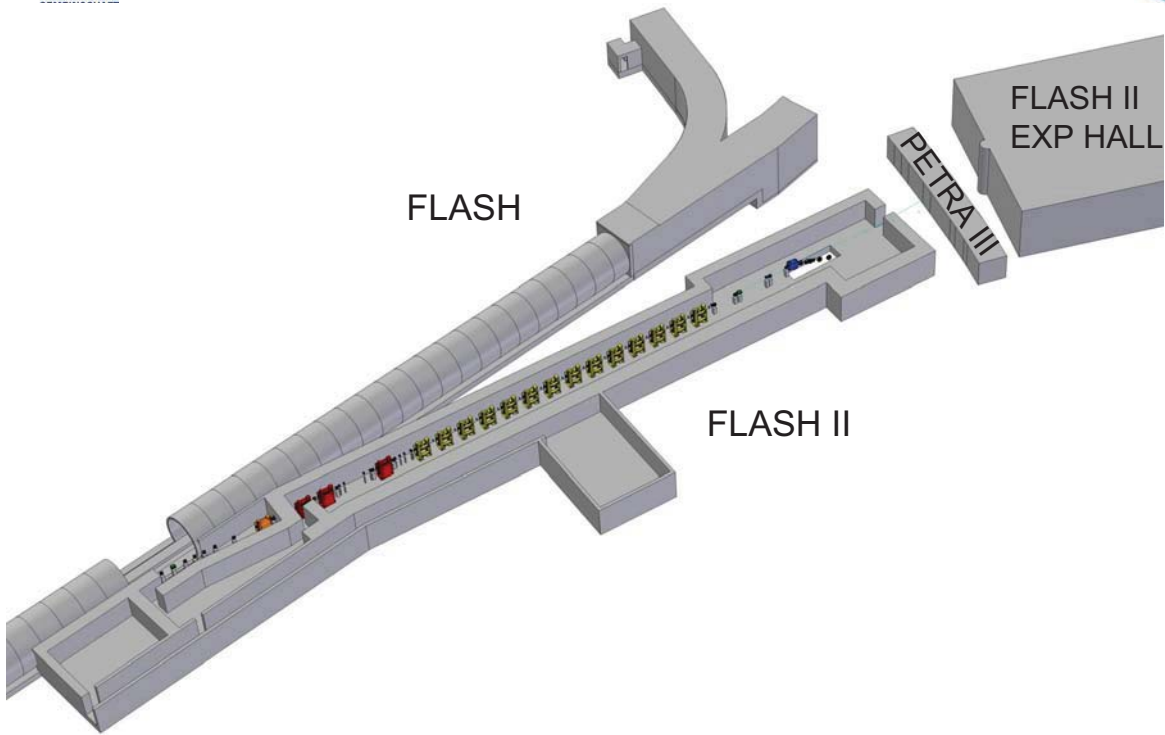
37

Long Bunch Train Run at 7 nm in 2008

- 100 bunches 500 kHz for two experiments in March 2008
- Wavelength: 7.05 ± 0.1 nm
- Average SASE level $\sim 30 \mu\text{J}$ (14 mW average power)

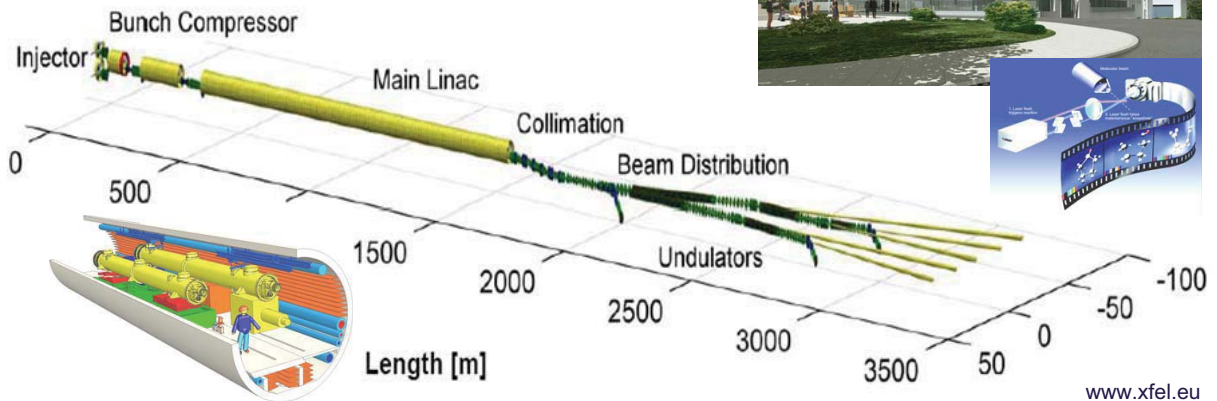


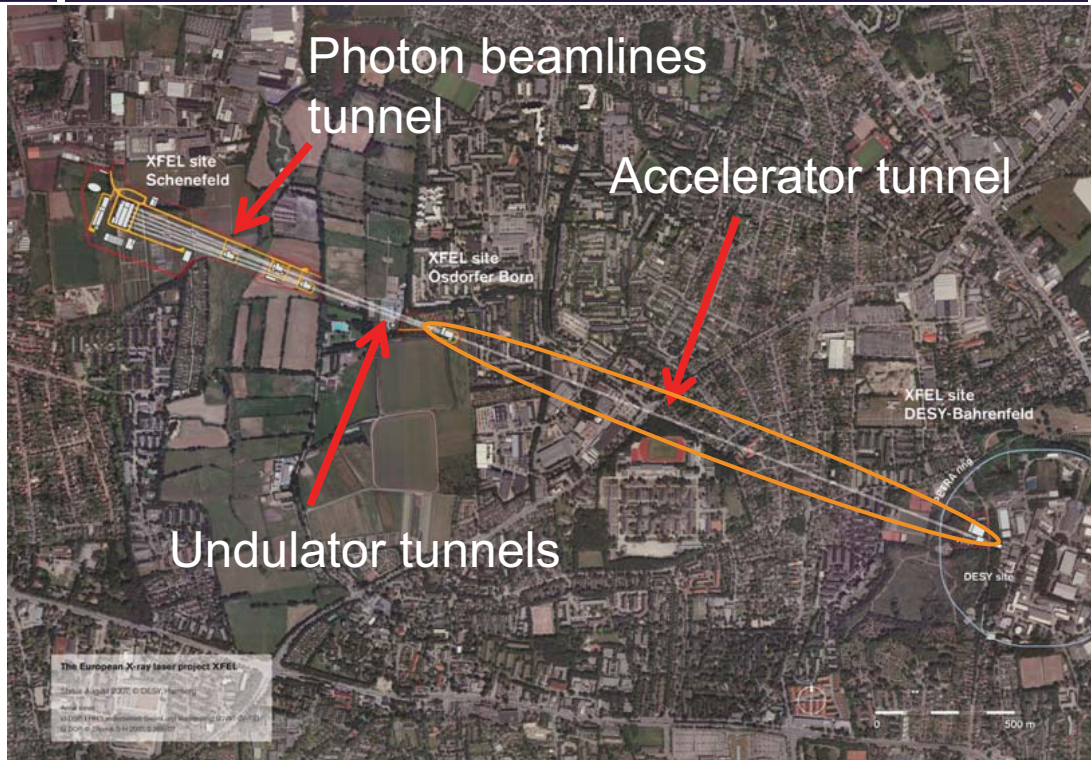
38



European XFEL

- International Project (12 Countries; 46% of funding from outside Germany)
- Build and operated by an International Company (XFEL GmbH)
- DESY biggest Shareholder, and Head of Accelerator Construction Consortium
- 3 km from Hamburg to Schleswig-Holstein
- 17.5 GeV Superconducting LINAC
- 3000 Bunches @ 10 Hz
- Hard X-Ray Radiation down to < 0.1 nm
- up to 5 Radiation Sources simultaneously





D. Nölle, DESY, Vortrag für Studiengruppe für Elektronische Instrumentierung (SEI), 15.3.2010

DESY-Bahrenfeld, 11.09.2009



Schenefeld, 09.09.2009



Osdoerfer Born, 09.09.2009



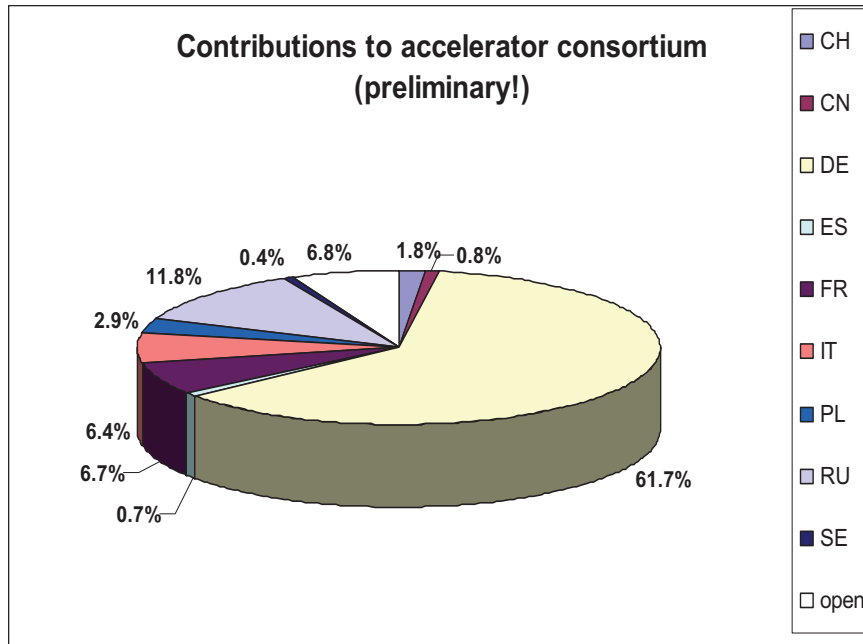
Abnahme Tunnelbohrmaschine
3.2.2010
Arbeitsbeginn im Mai 2010

WEBCAMS: <http://www.xfel.eu/project/webcams>

D. Nölle, DESY, Vortrag für Studiengruppe für Elektronische Instrumentierung (SEI), 15.3.2010



17 institutes
from 9
countries



Accelerator only !!

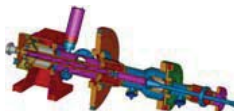


Vessel & cryostat

- IHEP/Beijing
- DESY
- CEA/Saclay
- INFN/Milano

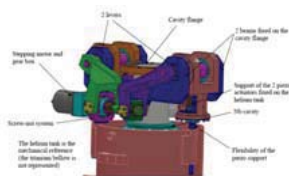
RF power coupler

- DESY
- LAL/Orsay



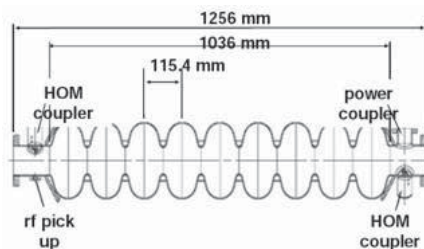
Superferric magnet

- DESY
- CIEMAT/Madrid



Freq. tuner

- DESY
- INFN/Milano



s.c. cavities

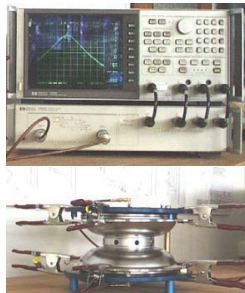
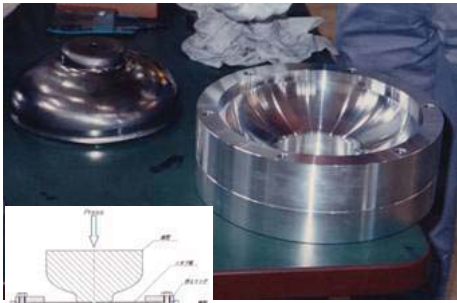
- DESY
- INFN/Milano

BPM

- DESY
- CEA/Saclay
- PSI/Villigen

HOM absorber

- Soltan Inst/Swierk

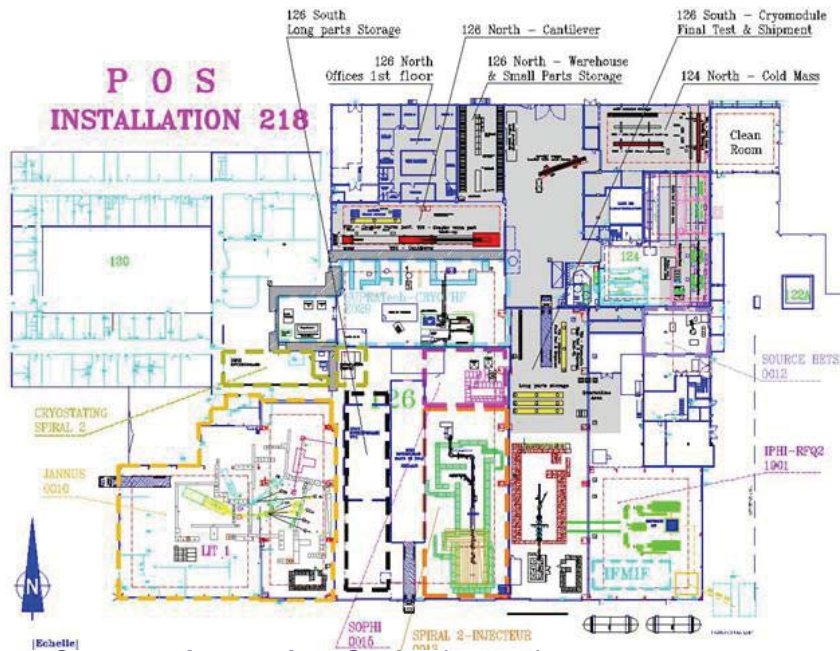


D. Nölle, DESY, Vortrag für Studiengruppe für Elektronische Instrumentierung (SEI), 15.3.2010



- Conditioning rate of **8 couplers per week**.
- Schedule integrated in overall project schedule.
- Direct delivery to assembly site at CE Saclay.

D. Nölle, DESY, Vortrag für Studiengruppe für Elektronische Instrumentierung (SEI), 15.3.2010



- Construction work at Saclay is ongoing; cranes, cantilever, all big assembly tools are ordered
- clean room infrastructure inauguration Nov 2009



D. Nölle, DESY, Vortrag für Studiengruppe für Elektronische Instrumentierung (SEI), 15.3.2010



- Vibration/shock-damped transport frame developed in industry
- After truck transport to Saclay, back on CMTB for RF test:
 - No mechanical damage, no vacuum leaks
 - Cool-down and RF-powering without problems

irfu
cea
saclay



D. Nölle, DESY, Vortrag für Studiengruppe für Elektronische Instrumentierung (SEI), 15.3.2010





- Increased ISO4 assembly area
- Chemistry and ultra sound infrastructure now in ISO6/5 instead of ISO7/6
- New rotational clean room airlock
- Reduced power consumption

- DESY will be able to handle (few exceptional) performance “problem cases” of cavities and modules from series production

D. Nölle, DESY, Vortrag für Studiengruppe für Elektronische Instrumentierung (SEI), 15.3.2010

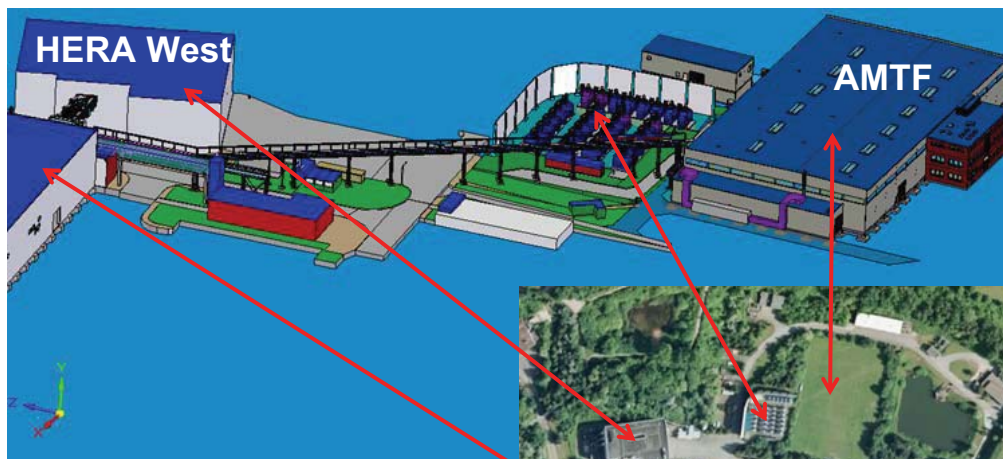


D. Nölle, DESY, Vortrag für Studiengruppe für Elektronische Instrumentierung (SEI), 15.3.2010



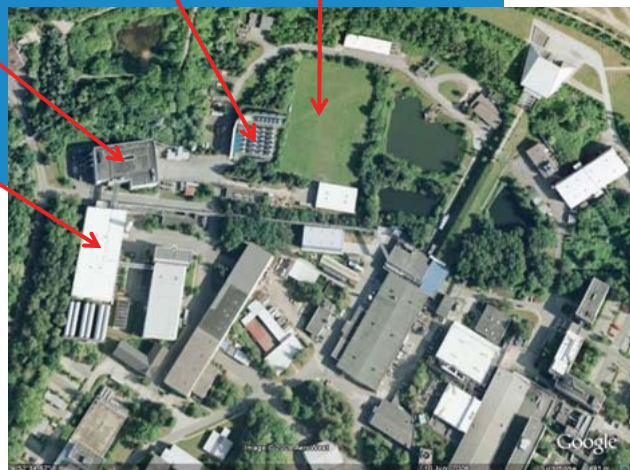


D. Nölle, DESY, Vortrag für Studiengruppe für Elektronische Instrumentierung (SEI), 15.3.2010



- Civil construction started, First **series modules** on teststands mid 2011

	Wroclaw Univ., INP Cracow
	DESY
	BINP/Novosibirsk, IHEP/Protvino



D. Nölle, DESY, Vortrag für Studiengruppe für Elektronische Instrumentierung (SEI), 15.3.2010

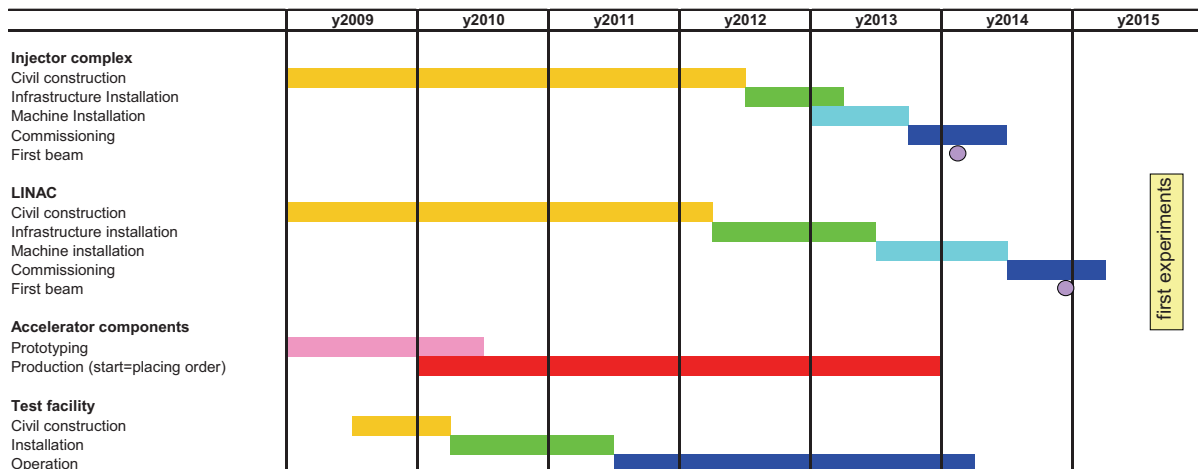


- Laying of foundation stone July 21, 2009

- Start of construction work

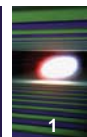


- The hall a few weeks ago



■ The end

Vielen Dank an alle Kollegen, die mir mit Material
ausgeholfen haben, speziell K. Balewski,
R. Brinkmann und S. Schreiber



Studiengruppe für
Elektronische Instrumentierung

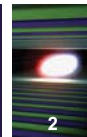
15. 3. 2010

μTCA Entwicklungen für den European XFEL

Kay Rehlich, DESY



Motivation: Hardware Migration



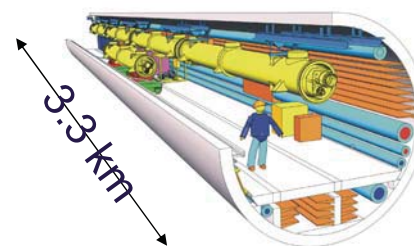
1993



2014

FLASH

XFEL start



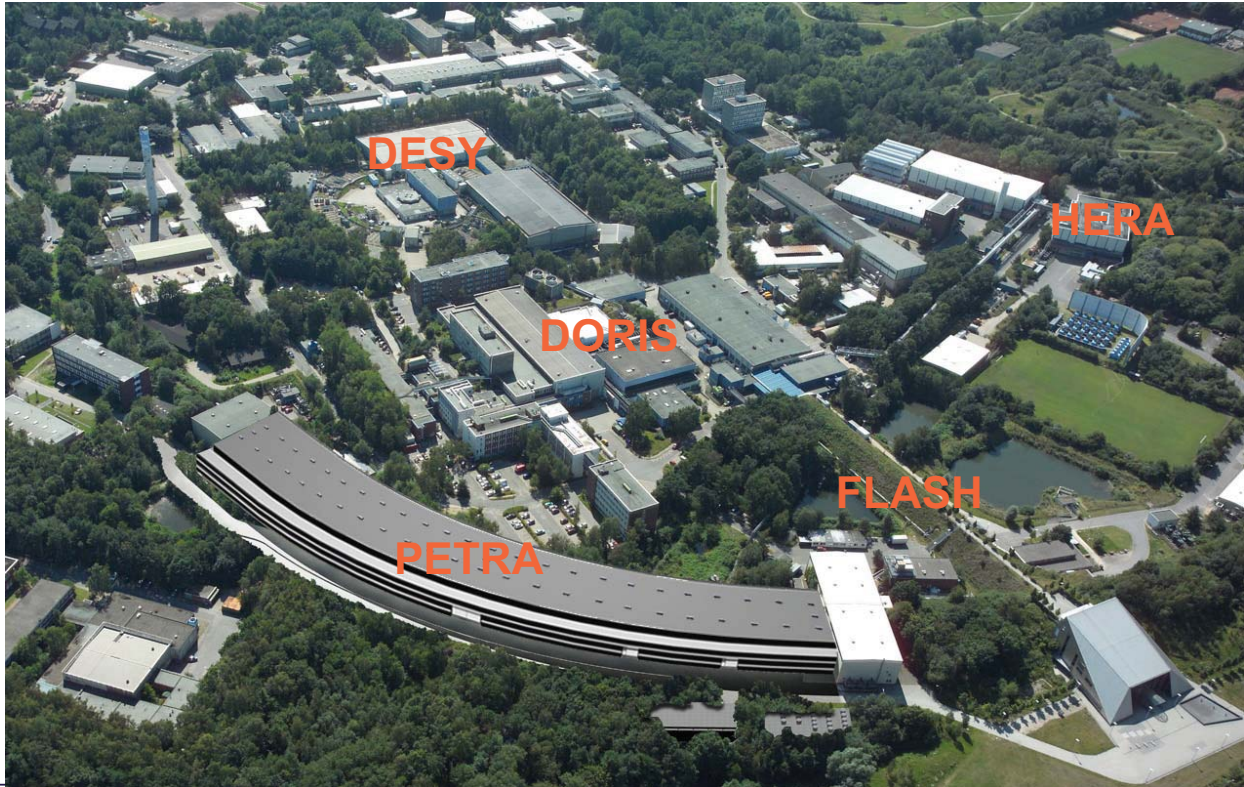
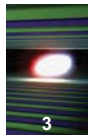
VME

Hardware

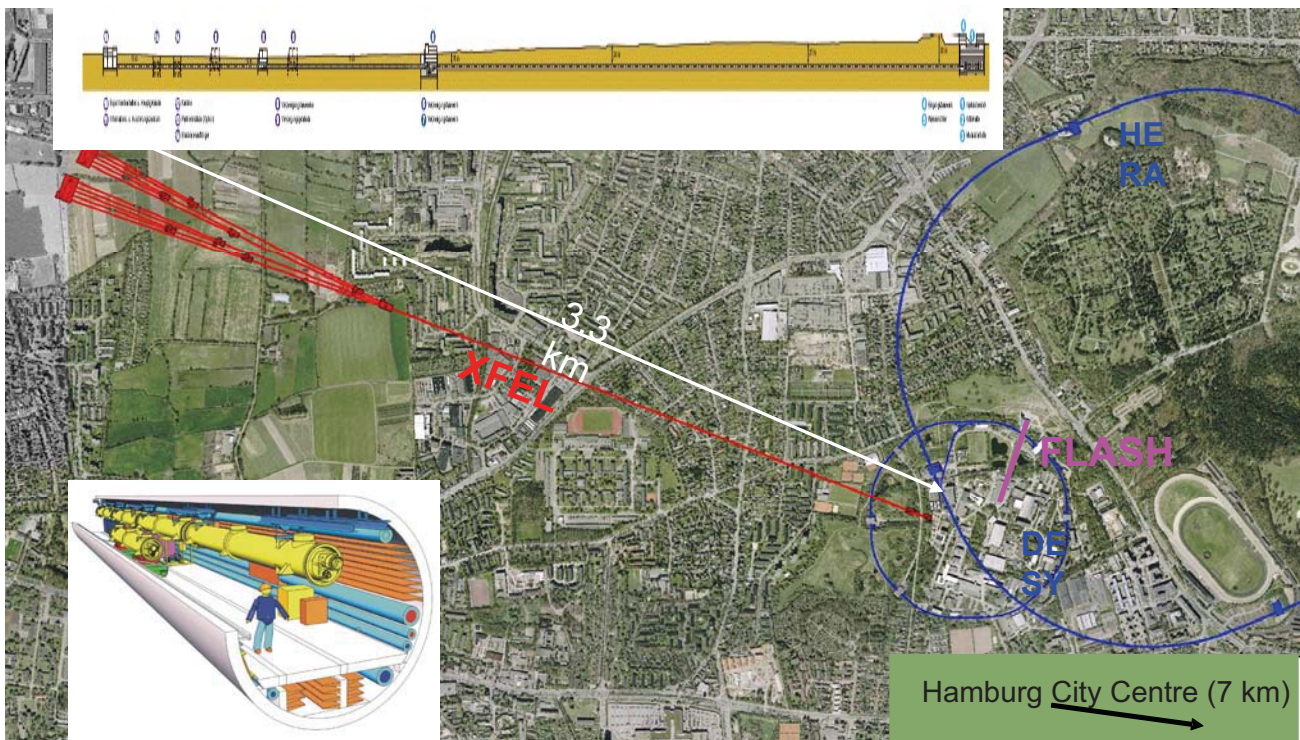
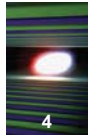


xTCA



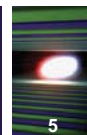


15. 3. 2010 SEI 2010
Kay Rehlich, DESY, XFEL and FLASH Controls

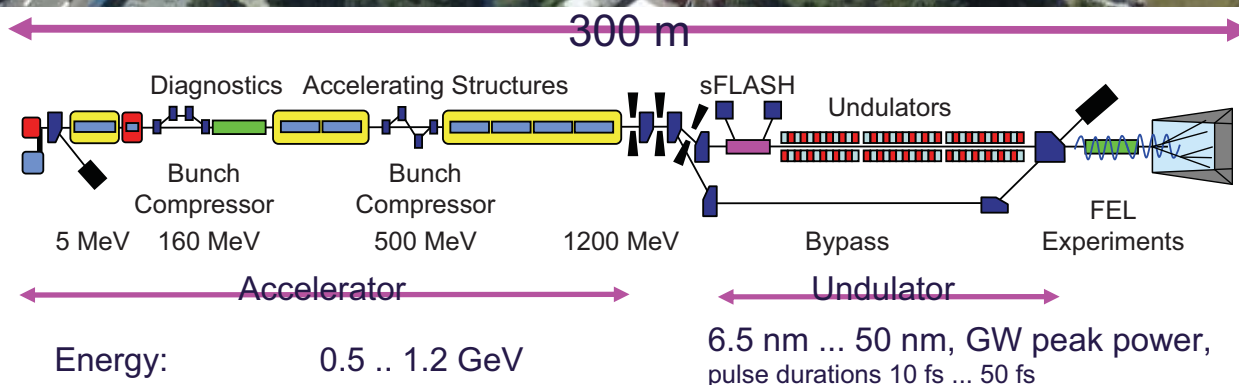


15. 3. 2010 SEI 2010
Kay Rehlich, DESY, XFEL and FLASH Controls

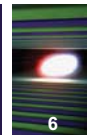




Experiments with light since 2005

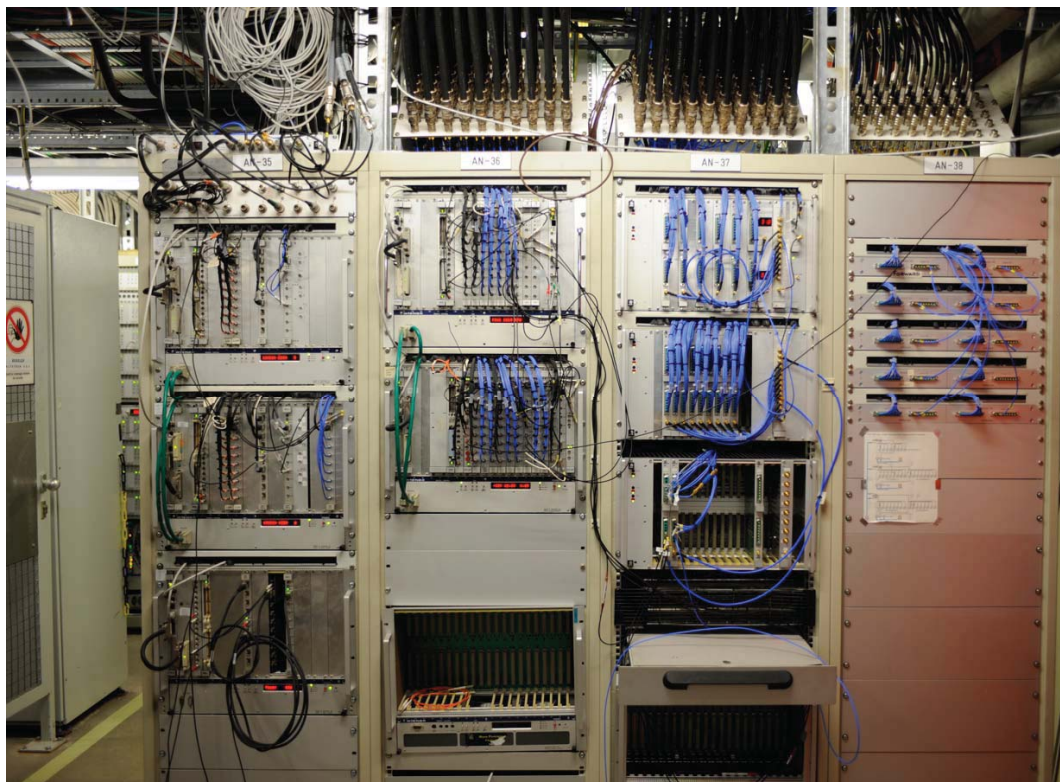


15. 3. 2010 SEI 2010
Kay Rehlich, DESY, XFEL and FLASH Controls



LowLevel
RF
Amplitude
and
Phase
Controls

$\Sigma \approx 50$
VME
crates



15. 3. 2010 SEI 2010
Kay Rehlich, DESY, XFEL and FLASH Controls





- VME is 27 years old:
 - Number of new developments is decreasing, sales are still constant
 - But, a lot of I/O modules are available
 - Bus technology has speed limitations
 - Wide busses create a lot of noise in analog channels
 - No standard management on crate level
 - No management on module level
 - So far no extension bus survived
 - One damaged bus line stops a whole crate
 - Address and interrupt misconfigurations are hard to find
 -



AdvancedMC™

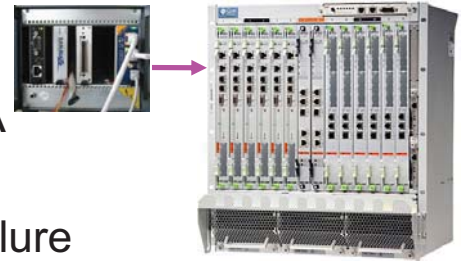


AdvancedTCA™

μ TCA™



- Scalable modern architecture
 - From 5 slot μ TCA ... full mesh ATCA
- Gbit serial communication links
 - High speed and no single point of failure
 - Standard PCIe, Ethernet (, SRIO) communication
- Redundant system option
 - 99.999% availability is possible
- Well defined management
 - A must for large systems and for high availability
- Hot-swap
 - Safe against hardware damage and software crashes



$$A = \frac{E[\text{Uptime}]}{E[\text{Uptime}] + E[\text{Downtime}]}$$

- Trying crates and modules from different vendors
 - Is it a 'standard' ?
 - Learn to specify the final system
- Design of hardware (AMC)
 - Can one understand and implement the specs?
 - Is the analog (ADC) performance sufficient?
- Design of software
 - FPGA code (PCIe, DMA, interrupts, device specific,...)
 - Device drivers for LINUX and Solaris (incl. Interrupts and DMA)
 - IPMI code for the MMC
 - System management
 - Control system integration (DOOCS)



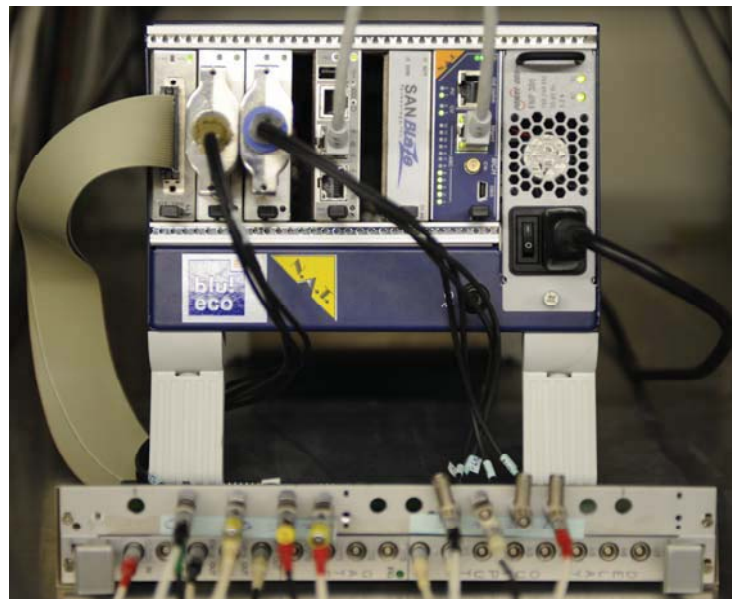
- Development of an 'universal' AMC module
 - Hardware design with Virtex5 and 256MB DDR2 SRAM (1GB/s)
 - FPGA code development with PCIe interface and DMA
 - ➔ 370 MB/s into user space (128byte payload size)
 - Control system (DOOCS) server and OS driver
 - IPMI code for 'Module Management Controller' (Atmega-128)
 - Piggyback with 2 ADC and 2 DAC channels, 100MHz
- Tested @ FLASH: BPM and Toroid readout with 81 MHz

15. 3. 2010 SEI 2010
Kay Rehlich, DESY, XFEL and FLASH Controls



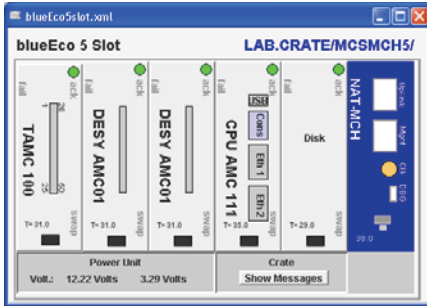
Used I/O modules:

- IP carrier to adapt the FLASH timing system
- Two channel ADC to read a Beam Position Monitor
- Two channel ADC to read the beam current



15. 3. 2010 SEI 2010
Kay Rehlich, DESY, XFEL and FLASH Controls





jddd
JAVA Application

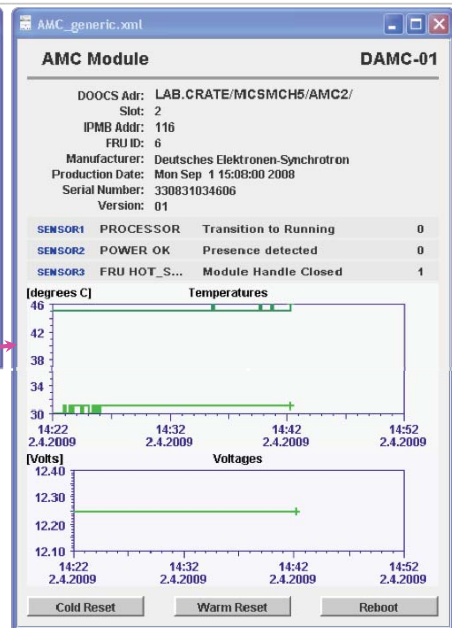
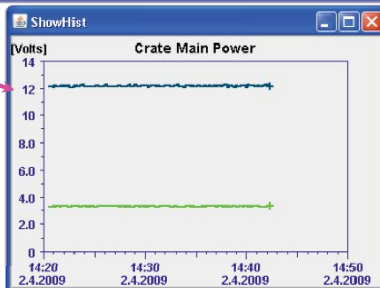
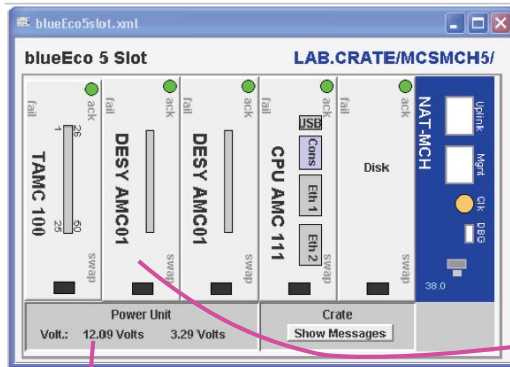


15. 3. 2010 SEI 2010
Kay Rehlich, DESY, XFEL and FLASH Controls



All values of the modules are accessible from the control system

- Click on a value shows a history plot
- Click on a AMC board displays details of the board
- The system is part of the accelerator control system
- The panels are designed by a graphical editor
- The std. AMC LEDs are indicating the real state



Created by a graphical editor 'jddd', one drawing per crate, one per AMC module

15. 3. 2010 SEI 2010
Kay Rehlich, DESY, XFEL and FLASH Controls





15. 3. 2010 SEI 2010
Kay Rehlich, DESY, XFEL and FLASH Controls



16

- We did it the hard way:
 - Crates, CPUs, IO and MCH from different vendors
- Management of crates is well defined
 - Dynamic module and crate info gives all relevant info
- Fast data transfers (>400MB/s on 4 lanes PCIe)
- Hot-swap (tested with Solaris and Linux)
- Good decoupling of modules on the backplane
- Good analog performance
- μ TCA standard requires a few additions
 - The specs are made for telco, customized solutions, we want COTS

→ xTCA for Physics @ PICMG

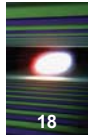
15. 3. 2010 SEI 2010
Kay Rehlich, DESY, XFEL and FLASH Controls



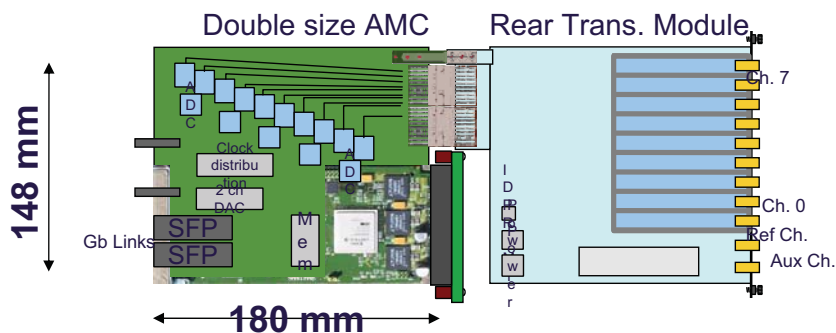


- SLAC, California
- FNAL, Chicago
- IHEP, Beijing
- DESY, Hamburg
- IPFN, Lisbon
- ITER, France
- 38 Corporations

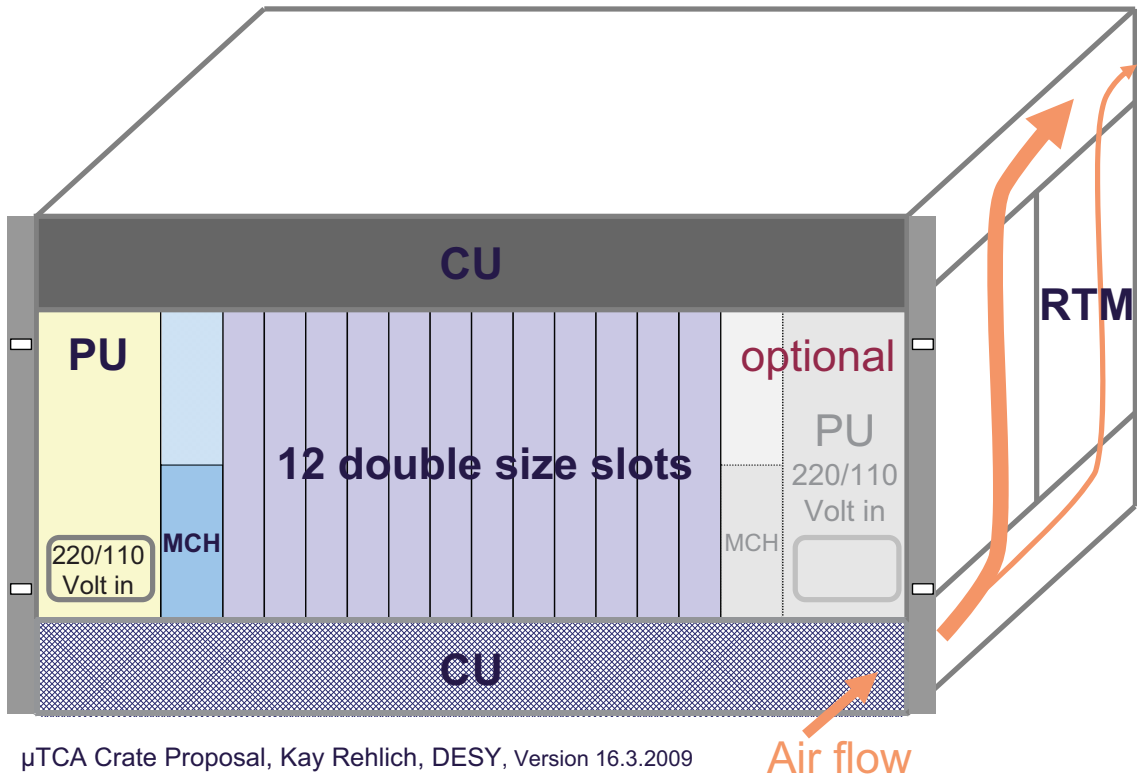
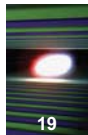
Requires PICMG Associate or Executive level Membership
Individual members must sign PICMG Intellectual Property Rights Policy



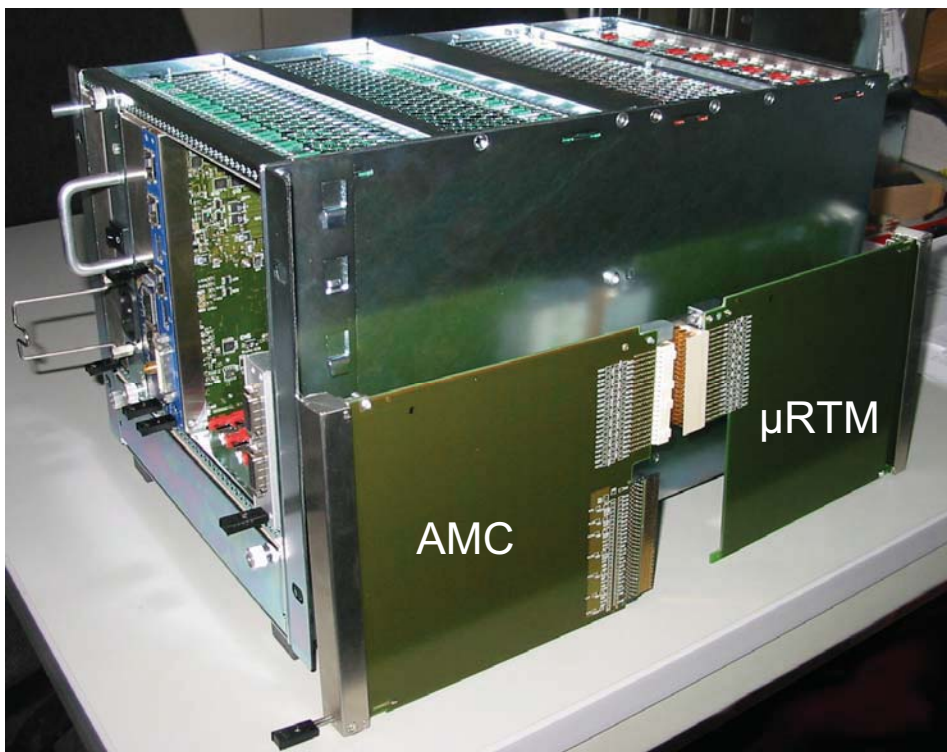
xTCA for Physics – Hardware Working Group



- μ TCA rear transition modules – rear I/O for AMC
- Clock and trigger distribution (ATCA and μ TCA)
 - Allow data Acquisition with ps stability
 - Guidelines for timing, synchronization and interlocks
- Define recommended AMC board sizes
- Specifications for ATCA RTM

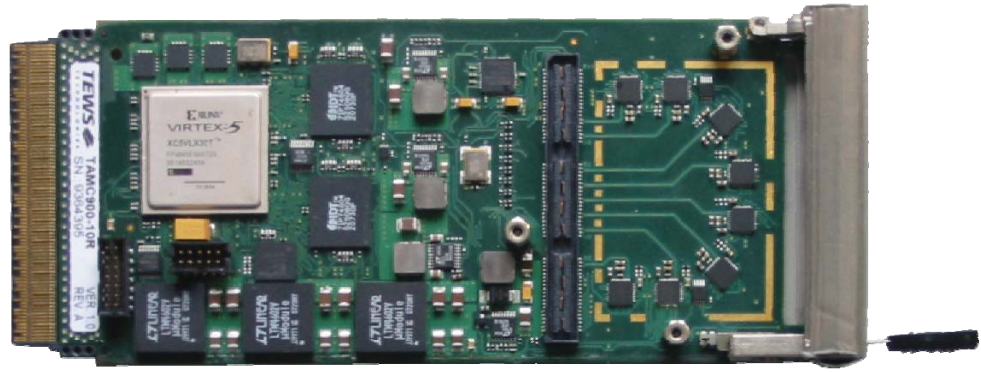


μTCA Crate Proposal, Kay Rehlich, DESY, Version 16.3.2009

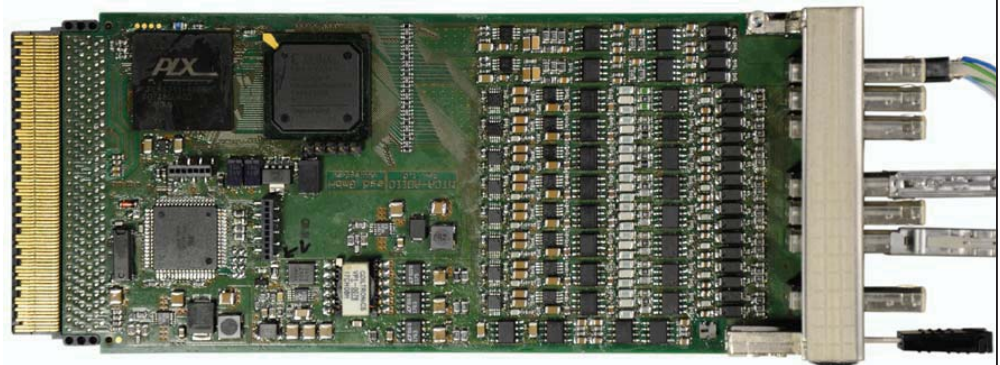




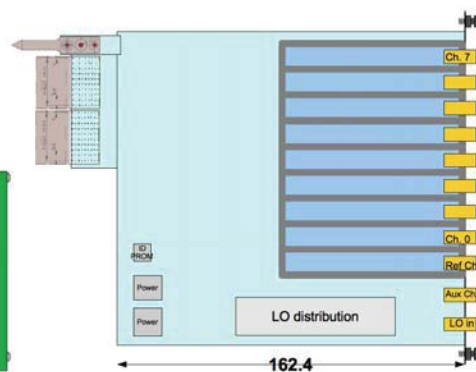
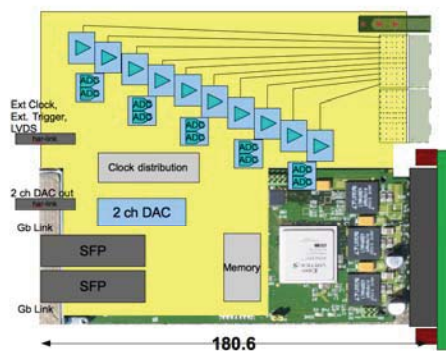
Tews TAMC900:
8 Channels
125 MSPS
Virtex 5 FPGA



ESD ADIO24:
8 Channels ADC
200kHz
2 Channels DAC
24 Channels I/O
4 Ch. Trigger
Spartan FPGA

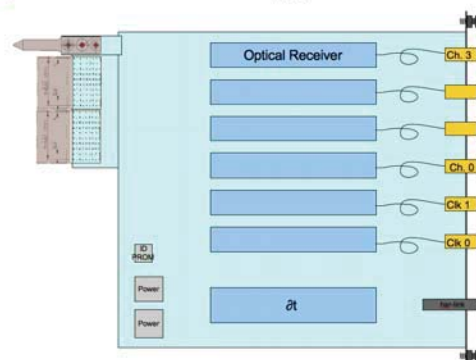


15. 3. 2010 SEI 2010
Kay Rehlich, DESY, XFEL and FLASH Controls



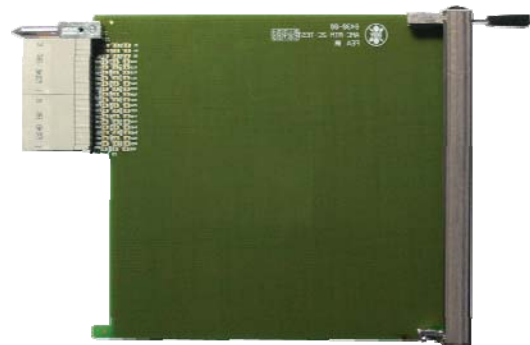
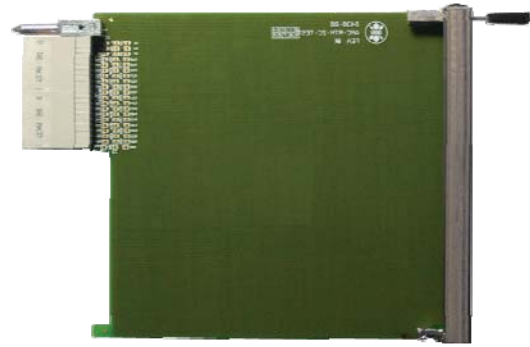
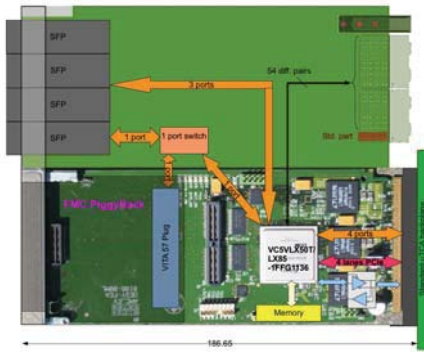
Struck SIS8300:
10 Channels 16 bit ADC
125 MSPS
~200fs Clock jitter
μRTM for:

- RF receiver (1.3 GHz) and
- Fiber optic receiver
- Beam Position Monitor



15. 3. 2010 SEI 2010
Kay Rehlich, DESY, XFEL and FLASH Controls





DESY AMC02:

Virtex5 50 or 85

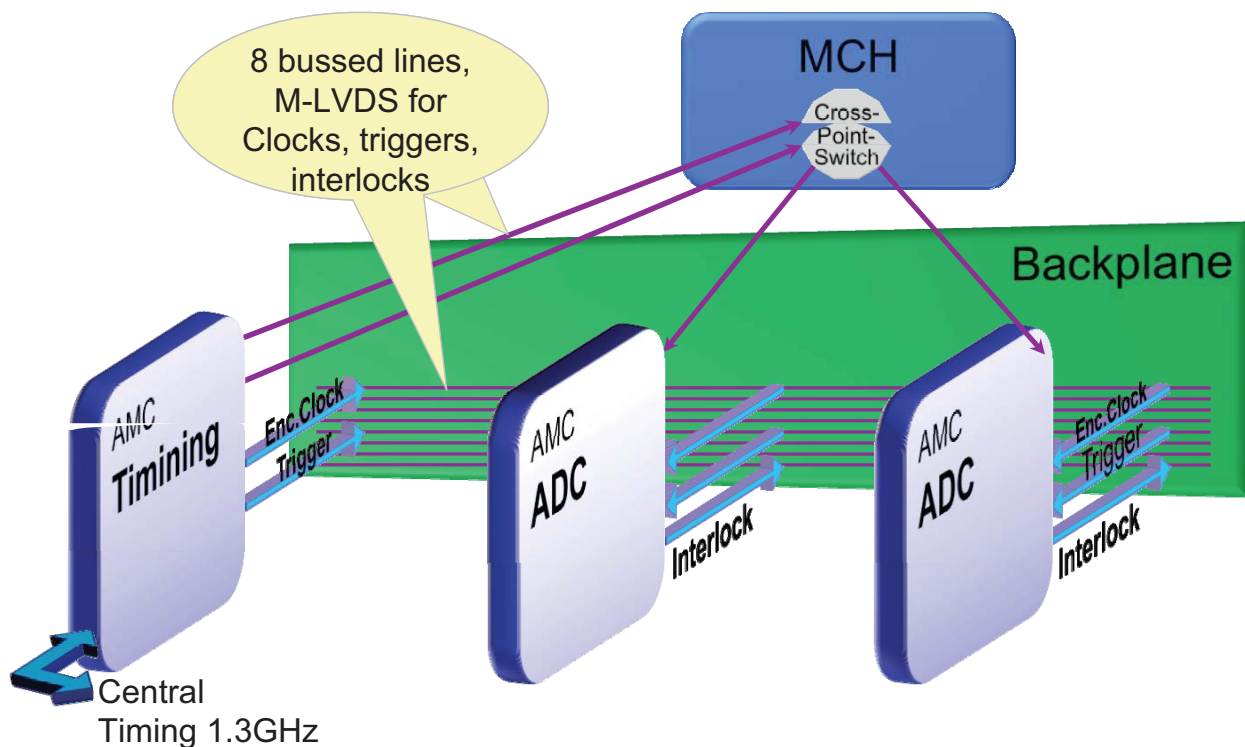
4 lanes PCIe interface + 8 GigaLinks

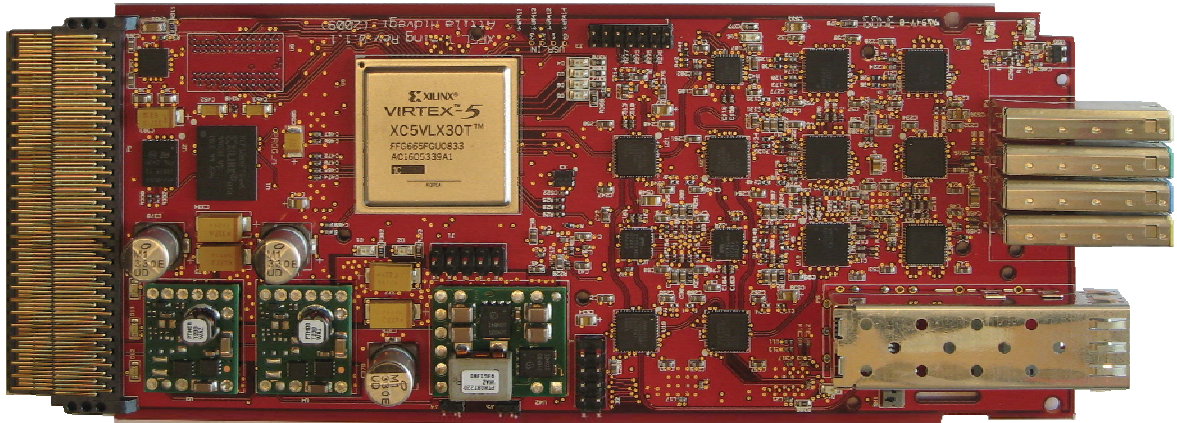
54 pairs I/O to μ RTM

FMC (Vita 57) mezzanine

μ RTM for:

- 32 channel ADC
- Machine Protection
- Slow I/O



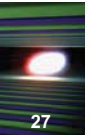


◆ Timing system (In-kind Contribution of Sweden):

- Fiber optic links @ 1.3GHz with drift compensation
- AMC module is receiver and transmitter
- ps stability
- Clock, trigger and event distribution



- μ TCA evaluation: crates, CPUs, IO and MCH from different vendors work together
 - Very good experience with support from companies
 - Successful design of an AMC FPGA module with ADC
 - Software integration of components:
 - IPMI, FPGA, driver and control system
 - μ TCA standard improvements: “xTCA for Physics” @ PICMG
 - Double wide modules and clock/trigger definitions
 - ATCA and μ TCA covers with one technology a wide range from low cost to high performance systems
- xTCA platform is a good basis for large installations



12.03.2010 - 13:44

15. 3. 2010 SEI 2010
Kay Rehlich, DESY, XFEL and FLASH Controls



Neue Prozesskontrollen für die HERA Kälteanlagen

Studiengruppe für Elektronische Instrumentierung
15. März 2010

Jan Hatje, Matthias Clausen, Bernd Schoeneburg, Torsten Böckmann
(DESY / MKS-2)

Übersicht

- Ziele und Ablauf der Modernisierung
- Profibus als Ein / Ausgabesystem
- Redundante Prozessrechner
- Kontrollsystem EPICS
- Control System Studio als Operator Interface

Kälteanlage

- Erster Einsatz von supraleitenden Beschleunigerstrecken bei HERA
- Leistungsverluste verschwindend gering
- Kühlung mit Helium unter 4 Kelvin

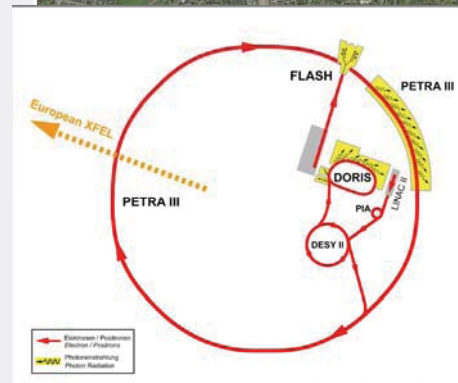
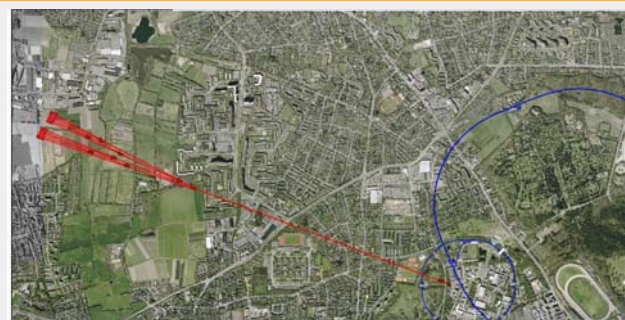


Jan Hatje, DESY
SEI 15. März 2010



Beschleuniger mit supraleitenden Komponenten

- HERA (1990 – 2007)
Protonen-, Elektronen
Ringbeschleuniger
- Flash (seit 2004)
Freier Elektronen Laser
- CMTB (seit 2007), AMTF
(ab 2011)
Testanlagen für XFEL
- XFEL (ab 2014)
Freier Elektronen Laser



DESY Gruppe MEA2 Vermessung
23.4.2005 1:17500

Jan Hatje, DESY
SEI 15. März 2010



Umbau und Erneuerung

- Hohe Ausfallsicherheit (Verfügbarkeit > 99,9 %)
- Wartungsarbeiten bei laufender Anlage
- Ein / Ausgabe System: ‚direkte‘ I/O → Feldbus (Profibus)
- Prozessrechner werden redundant ausgelegt
- Open Source Kontrollsystem EPICS ersetzt kommerzielles System D3
- Bisheriges Operator Interface aus unterschiedlichen Programmen unter Unix wird durch Platform Control System Studio (CSS) basierend auf Eclipse ersetzt.

Profibus

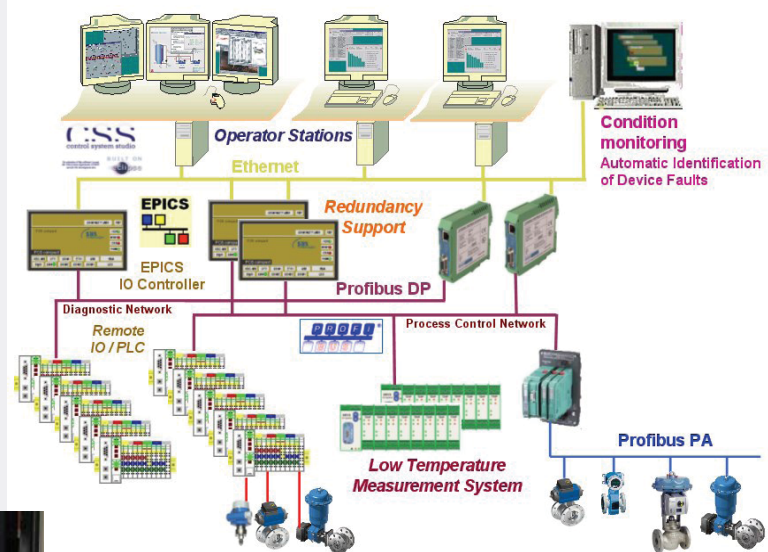
Alte ‚direkte‘ IO



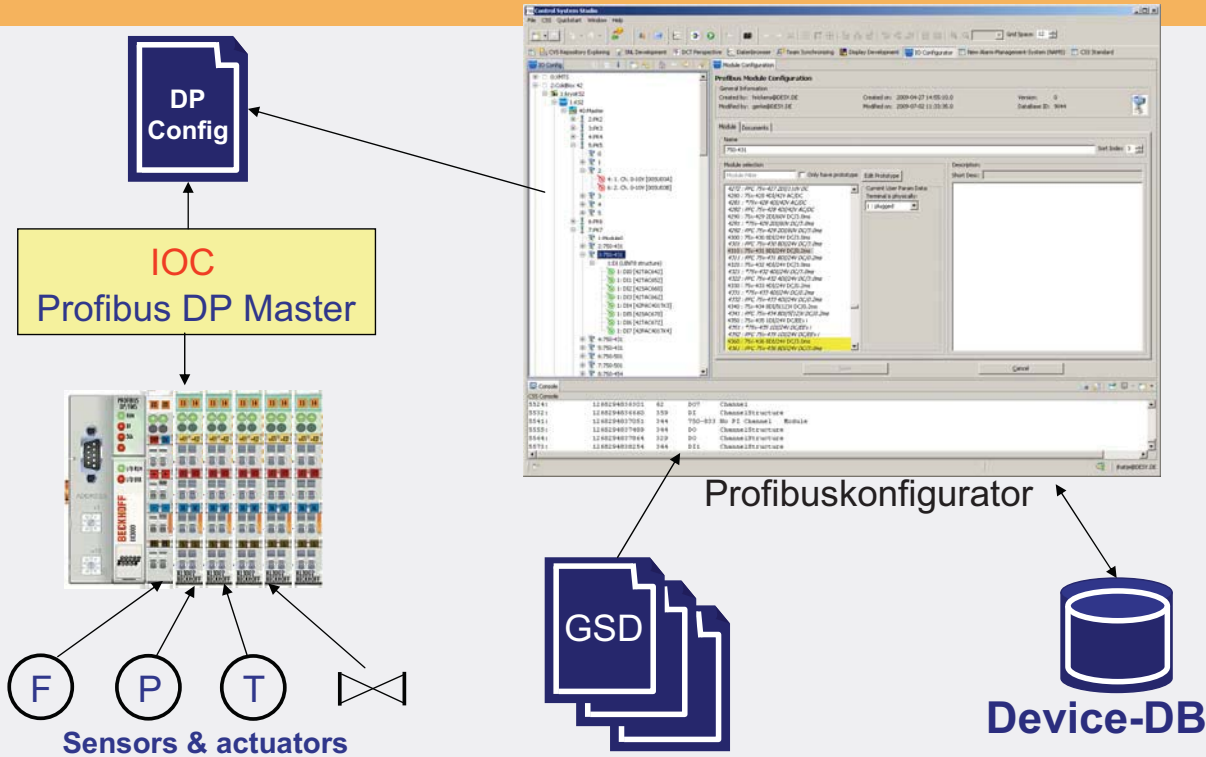
Profibus



Control System Overview



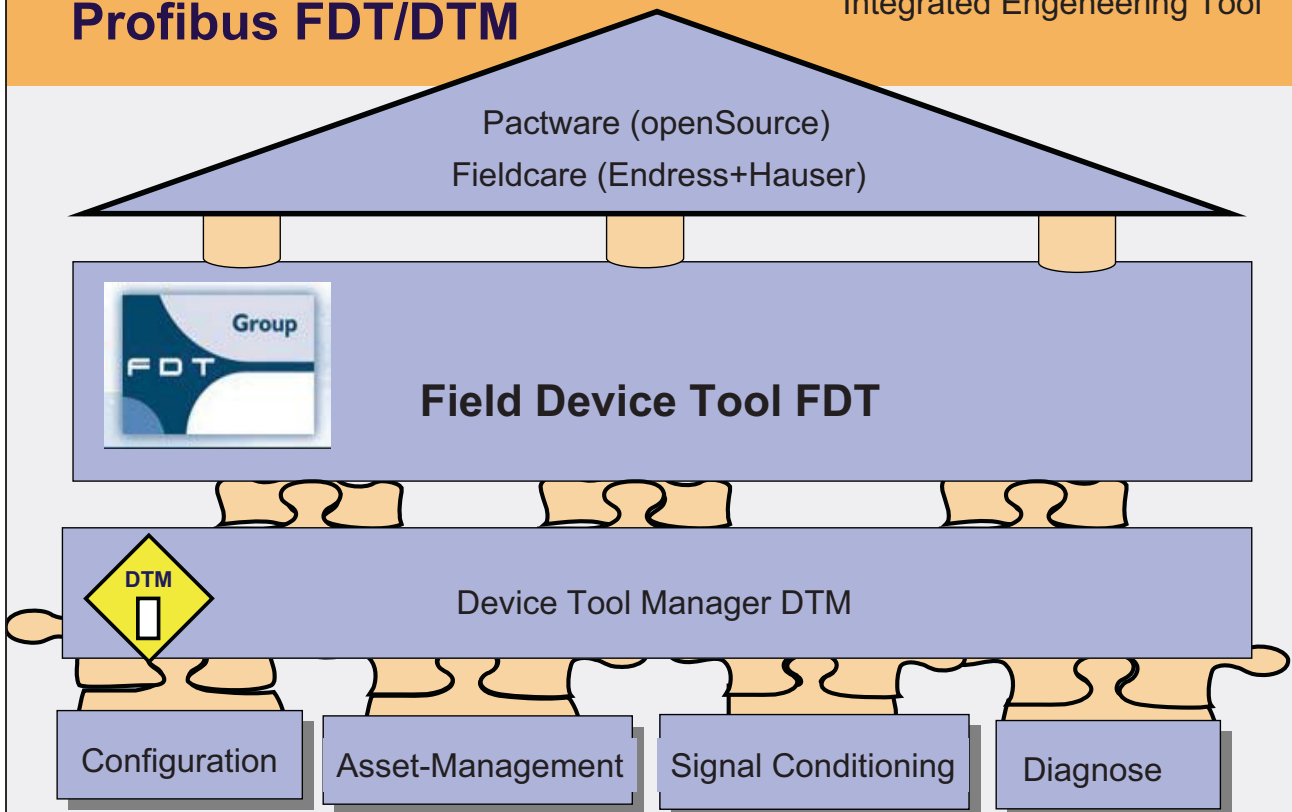
Profibus Konfiguration



Jan Hatje, DESY
SEI 15. März 2010

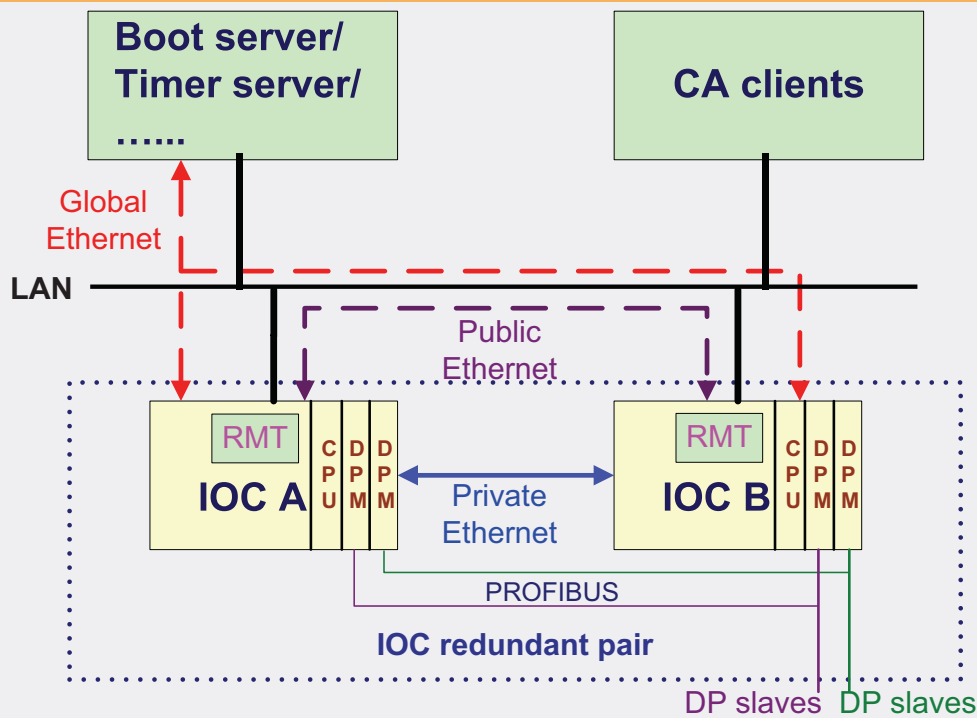
Profibus FDT/DTM

Integrated Engineering Tool



Jan Hatje, DESY
SEI 15. März 2010

Redundanz bei Prozessrechnern



Jan Hatje, DESY
SEI 15. März 2010



HELMHOLTZ
GEMEINSCHAFT

9

EPICS

- EPICS wird seit 1991 für Teile der Kälteanlage eingesetzt
- Nach dem Umbau steuert EPICS die gesamte Kälteanlage
- Weltweit bei Großexperimenten im Einsatz
- EPICS ist Open Source
- Konfiguration durch ‚Databases‘ (keine Programmierung)
- Stabile EPICS Kern und Treiber bleiben auf allen I/O Controllern gleich

Jan Hatje, DESY
SEI 15. März 2010

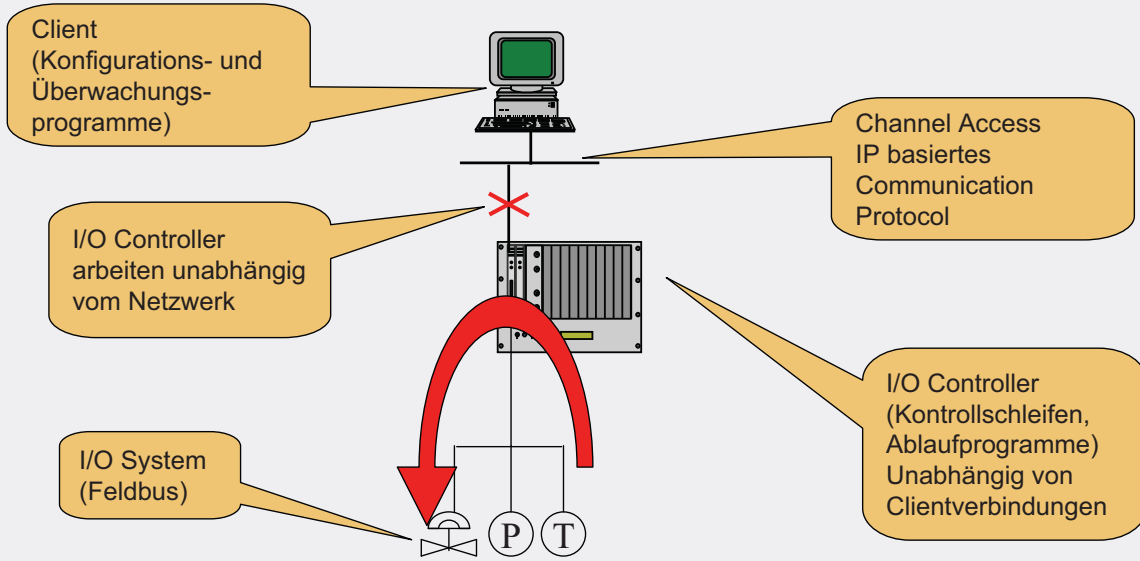


HELMHOLTZ
GEMEINSCHAFT

10

EPICS

EPICS (Experimental Physics and Industrial Control System)



Jan Hatje, DESY
SEI 15. März 2010

EPICS Database Creation Tool

Records in EPICS Databases sind nicht hierarchisch geordnet

```
record(bi, "42G111H_bi") {
  field(DESC, "Eintritt AD100 Kontakt_auf")
  field(DTYP, "PBDP")
  field(INP, "@KS2V:87/5 'T=DS-33-1, B=0'")
  field(ZNAM, "AUF")
  field(ONAM, "NICHT AUF")
}

record(bi, "42G111L_bi") {
  field(DESC, "Eintritt AD100 Kontakt_zu")
  field(DTYP, "PBDP")
  field(INP, "@KS2V:87/5 'T=DS-33-1, B=1'")
  field(ZNAM, "ZU")
  field(ONAM, "NICHT ZU")
}

record(bi, "42D111_bi") {
  field(DESC, "Eintritt AD100 Abweichung")
  field(SCAN, "2 second")
  field(DTYP, "PBDP")
  field(INP, "@KS2V:87/7 'T=UNSIGN8, B=4'")
  field(OSV, "MINOR")
  field(ZNAM, "KEINE ABWEICHUNG")
  field(ONAM, "ABWEICHUNG")
}

record(bi, "42L111_bi") {
  field(DESC, "Eintritt AD100 Lokal")
  field(SCAN, "2 second")
  field(DTYP, "PBDP")
  field(INP, "@KS2V:87/7 'T=UNSIGN8, B=2'")
  field(OSV, "MINOR")
  field(ZNAM, "AUTO")
  field(ONAM, "MAN")
}
```

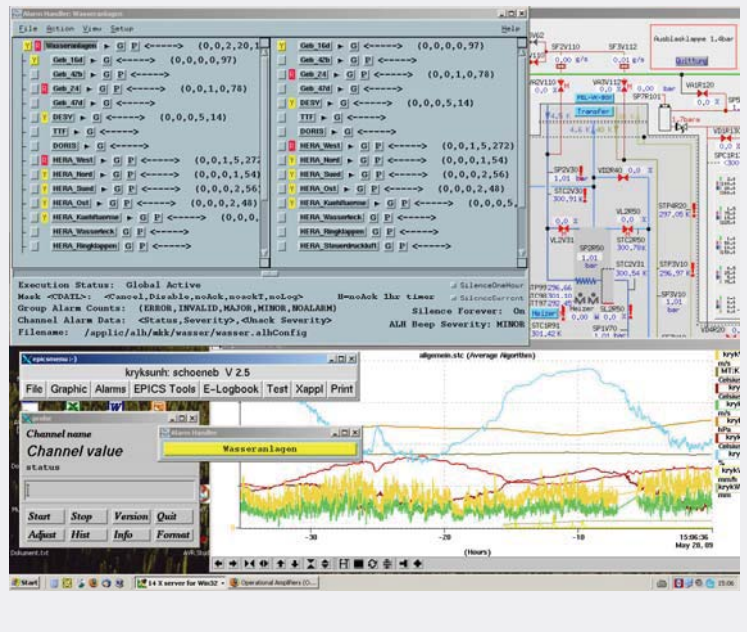
EPICS Records lassen sich in Prototypen entsprechend der Anlagenstruktur anordnen

The screenshot shows the 'Central System Studio' interface. On the left, a tree view shows a hierarchy of prototypes: 'Instanz' > 'Prototypen' > 'Turbine' > 'Bremsventil'. The main window displays the configuration for a 'Bremsventil' record, including 'Common Settings' (Name: Bremsventil, Type: MesoRegelventil normalOffen) and 'Parameter Values' (desc: Bremsventil Turbine \$turb). A 'Problems' window at the bottom shows several errors related to duplicated variable declarations and record names.

Jan Hatje, DESY
SEI 15. März 2010

Operator Interface

- Bisheriger Stand: Viele verschiedene Applikationen
 - Unterschiedliches 'Look and Feel'
 - In unterschiedlichen Programmiersprachen entwickelt
 - Texte sind nur in der Sprache des Entwicklers verfügbar
 - Sind nur auf spezifischen Betriebssystemen ausführbar
 - Nur im Rahmen eines speziellen Kontrollsystems anwendbar



Jan Hatje, DESY
SEI 15. März 2010



HELMHOLTZ
BEWEGUNG

13

CSS – Control System Studio

- Integrationsplattform für ein breites Spektrum von Anwendungen
- Einfacher Datenaustausch zwischen den Anwendungen
- Einsetzbar unabhängig vom zugrunde liegenden Kontrollsystem
- Basierend auf der Rich Client Plattform Eclipse
- Unterstützt mehrere Sprachen
- Updatemöglichkeit für neue Versionen der Anwendungen
- Integriertes Hilfesystem

CSS
control system studio

BUILT ON
eclipse

By activation of this software I accept
the CSS-License Agreements of DESY
and all CSS development sites

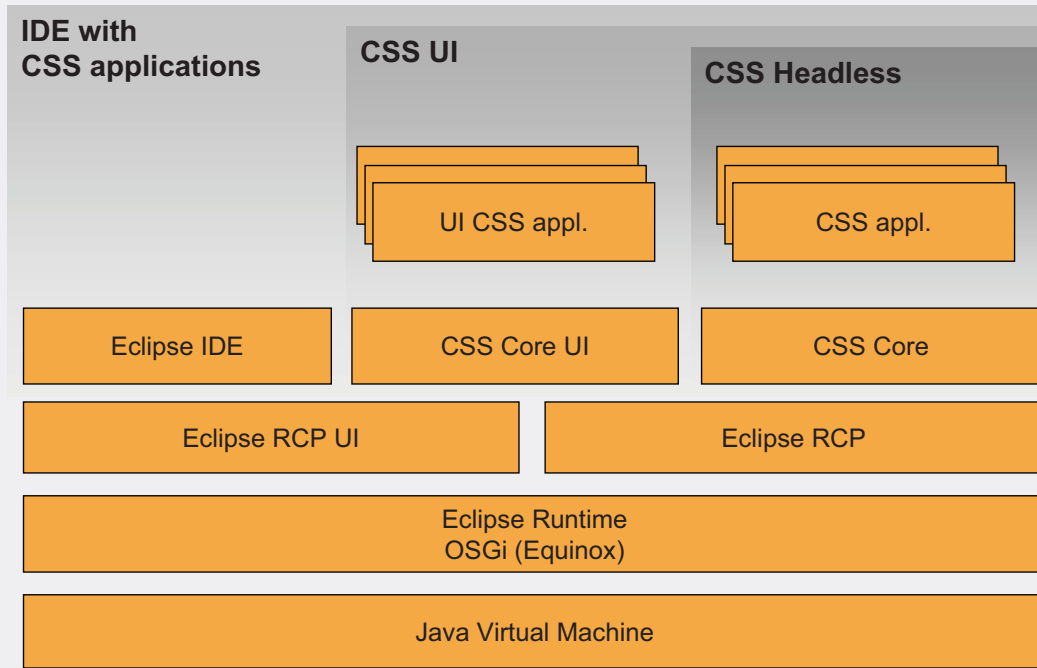
Jan Hatje, DESY
SEI 15. März 2010



HELMHOLTZ
BEWEGUNG

14

CSS Design



Jan Hatje, DESY
SEI 15. März 2010



HELMHOLTZ
BEMEINSCHAFT

15

CSS Platform

The screenshot shows the CSS Platform IDE interface with several callouts:

- Workbench: Views and Editors können frei angeordnet werden** (Workbench: Views and Editors can be freely arranged) - points to the main IDE workspace.
- Perspektiven: Vorgegebene Anordnung von Views und Editoren** (Perspectives: Predefined arrangement of Views and Editors) - points to the perspective configuration area.
- 'Detached view' unabhängiges Fenster** ('Detached view' independent window) - points to a separate window displaying a data table.

The data table in the detached view shows the following columns: Tag, TYPE, EVENTTYPE, NAME, VALUE, and STATUS. The table contains multiple rows of data, including event logs and system status information.

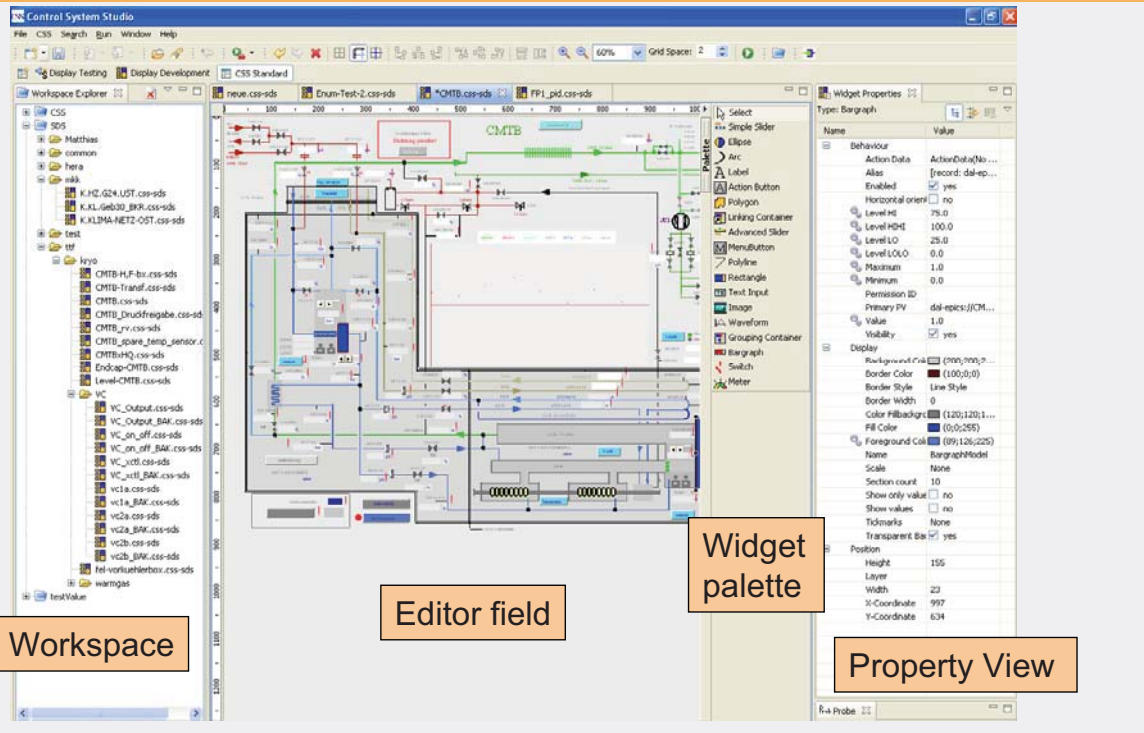
Jan Hatje, DESY
SEI 15. März 2010



HELMHOLTZ
BEMEINSCHAFT

16

Synoptic Display Studio



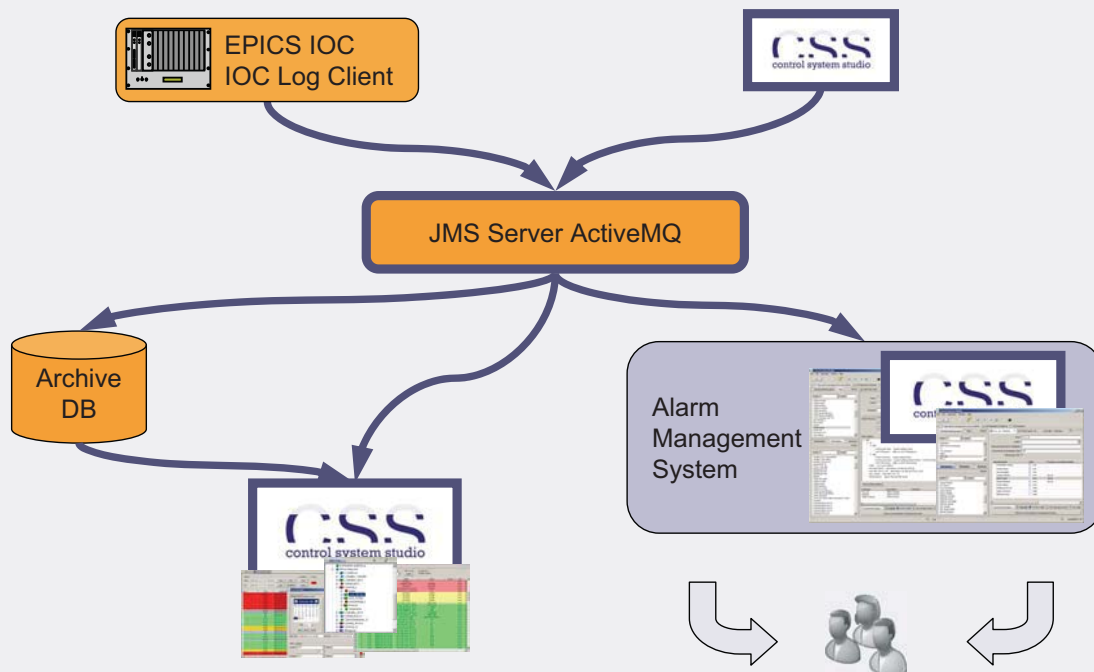
Jan Hatje, DESY
SEI 15. März 2010



HELMHOLTZ
BEMEINSCHAFT

17

Alarm System



Jan Hatje, DESY
SEI 15. März 2010



HELMHOLTZ
BEMEINSCHAFT

18

Zusammenfassung

- Die Kälteanlage nimmt mit den neuen Komponenten nächste Woche den produktiven Betrieb wieder auf.
- Kontrollsystem EPICS wird für die gesamte Anlage verwendet
- Redundante I/O Controller für einen stabilen Betrieb
- CSS als neues Operator Interface
- Neue CSS Anwendungen für die Konfiguration und das Management der Anlage



Supraleitende-Magnete für XFEL- Module

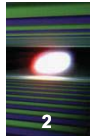
M. Stolper, DESY

SEI

Hamburg, März 15-17, 2010

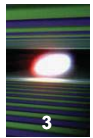


Inhaltsübersicht

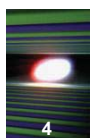


- SL-Magnete für XFEL
- Design-Parameter
- Aufgabenverteilung innerhalb der Kollaboration
 - Stromzuführungen (Italy nach CERN-Design)
 - Design & Prototyping (CIEMAT Madrid)
 - Kryostat (DESY, DeMaCo NL)
 - Messungen (DESY, IHEP Peking)
 - Stromversorgung (CIEMAT, DESY)
- Messungen am DESY
 - Warmmessstand
 - Kaltmessstand

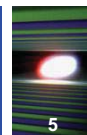




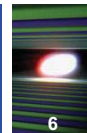
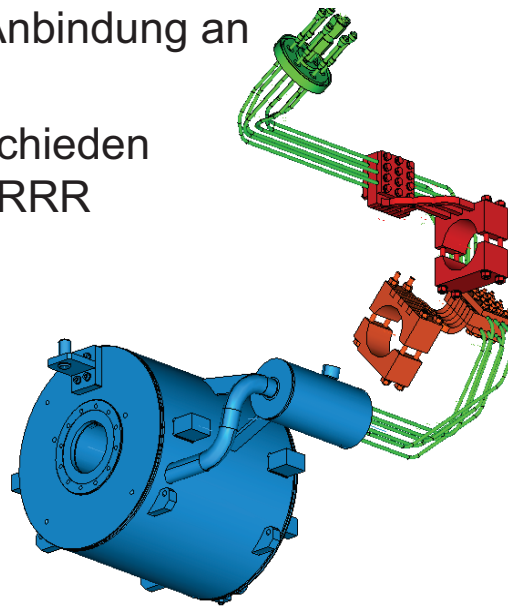
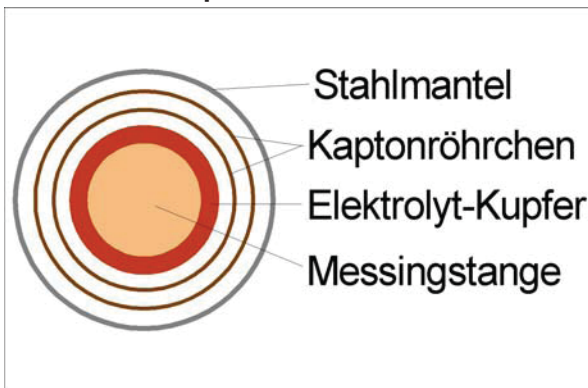
- XFEL Basis ist ein 1.6 km langer Linearbeschleuniger für Elektronen bis 20 GeV
 - ~100 Module enthalten jeweils
 - 8 supraleitende HF-Kavitäten
 - 1 supraleitenden Kombinationsmagnet
 - 1 super - ferric Quadrupol
 - 2 $\cos\Theta$ – einlagige Korrekturdipole vertikal und horizontal innerhalb des Quad
 - beidseitige magn. Schilde gegen Streufeld
 - Betrieb mit 2K, 30 mbar superfluidem Helium



- integrales Quadrupolfeld: 5.9 T
- integrale Dipolfelder: 7.9E-3 Tm
- Nominalstrom: 50 A
- Rel. Feldmultipole höherer Ordnung im Quad: <math><10E-4</math>
- Apperture: 78mm
- Spulenlänge: 201 mm Quad, 230 mm Dipole
- Induktivität: 1.17 H Quad, 1 mH Dipole
- Arbeitspunkt bei 2K: 27% Quad, 8% Dipole (ohne Quad)



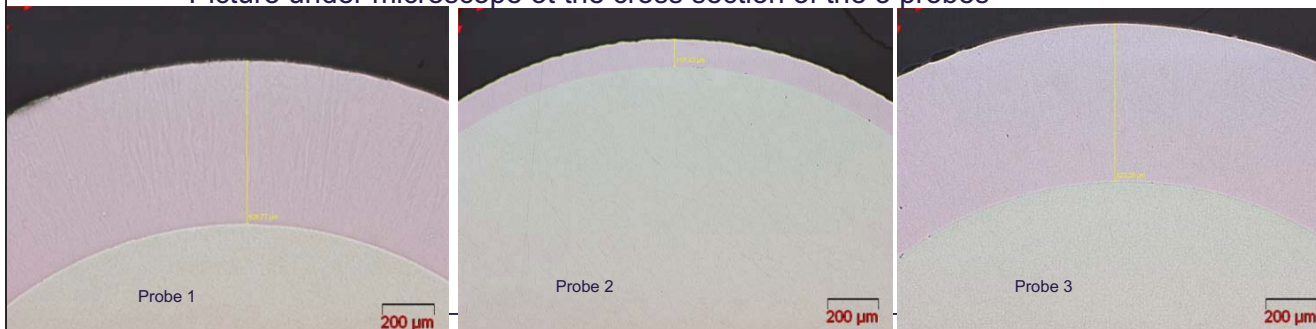
- 6 x 50 A-Stromzuführung zum kalten Magnet mit vertretbaren kryogenischen Verlusten
- LHC-Design = Wärmeleitung und Anbindung an 4-8K und 40-70K Senken
- Messing als Trägermaterial für verschieden starke Kupferschichten mit hohem RRR

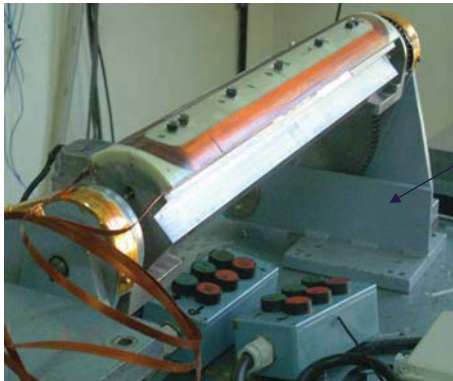
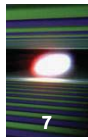


	diameter, μm	Cu-layer, μm	RRR $\pm 3\%$ of total probe	RRR $\pm 10\%$ of the Cu layer only
Probe 1	4232,4	624	190	378
Probe 2	3225,9	108,7	43	360
Probe 3	4250,4	623	193	409
Probe M	3009		1,8	

The surface of Probe 2 looks more rough than for 1 and 3. The deviation in the thickness of the copper layer for probe 1 is $< 1\%$, for probe 2 is about $\pm 8\%$ and for probe 3 is $\pm 3\%$

Picture under microscope of the cross section of the 3 probes

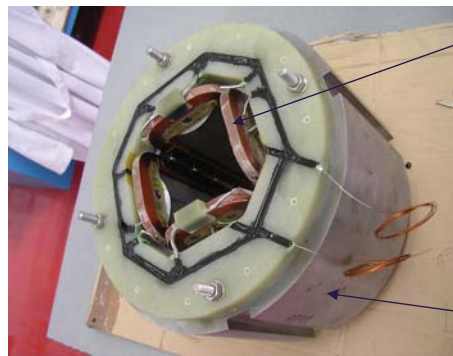




Wickelvorrichtung für Dipole



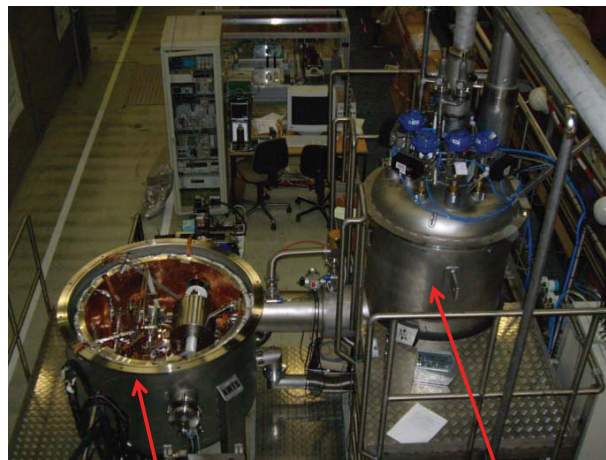
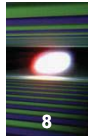
fertiger Magnet



Quad mit Polschuhen

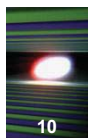
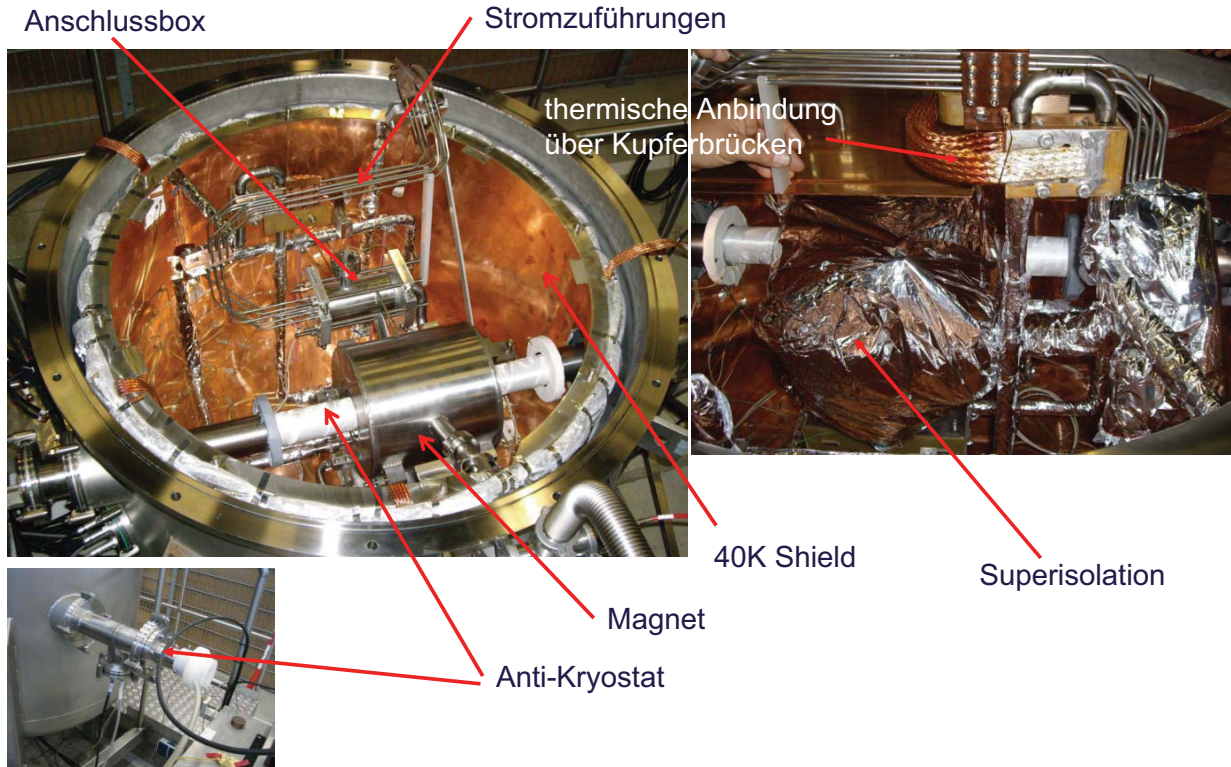
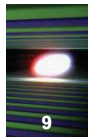
Quadrupolwicklung mit Form

Ummantelung



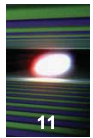
Magnet Box

Valve Box



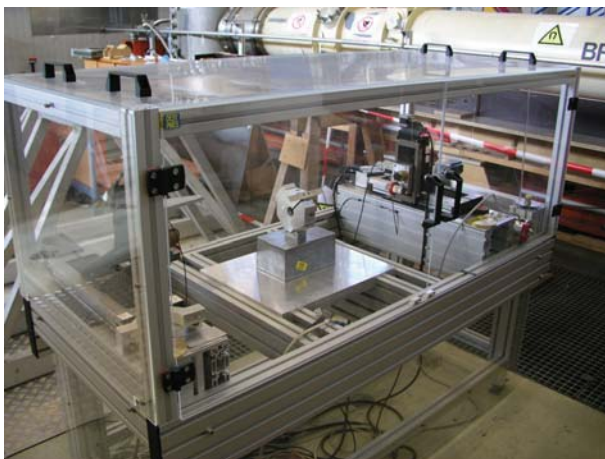
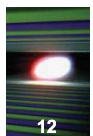
- 3 Netzteile von DESY-MKK für PETRA III
 - bipolar 120A/15V
 - CAN-Interface (WEB-Interface für Inbetriebnahme)
 - Quenterkennung
- Serienentwicklung durch CIEMAT nach DESY Vorbild
 - integrierte Dumeinheit
 - Überwachung der Stromzuführungen



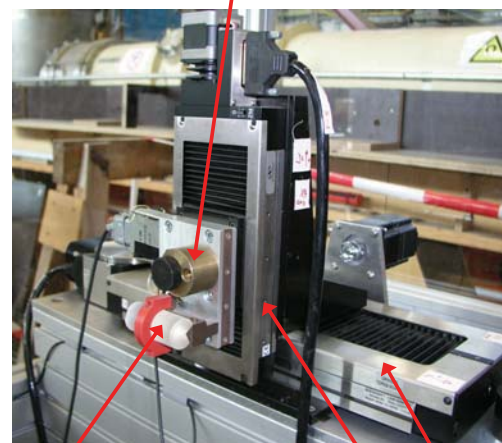


■ Aufgaben:

- Abweichung der magnetischen Achse des Quad von der mechanischen Achse ermitteln
- Horizontalausrichtung des Magneten (roll angle)
- Feldintegrale bestimmen
- Multipolbestimmung für kleine Ströme



Glas cylinder with wire lead



Wire connection box

Translation Stages y and x

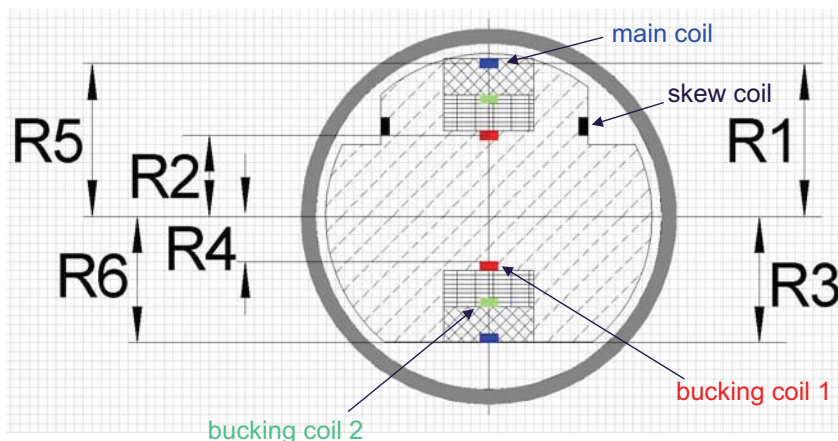
staubgeschützter Aufbau („Schneewitchensarg“)

■ Sensitivität gegenüber Feld-Multipolen

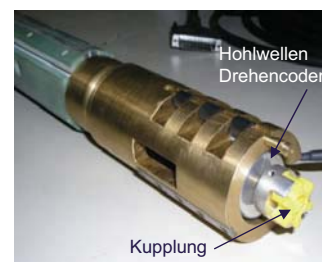
$$\sigma = 1 - (-\beta_1)^n - \mu \rho^n [1 - (-\beta_2)^n] \text{ mit}$$

$$\beta_1 = R3 / R1 \quad \beta_2 = R4 / R2 \quad \rho = R2 / R1 \quad \mu = N2/N1 \quad \text{Quad}$$

$$(\beta_2 = R6 / R5 \quad \rho = R5 / R1 \quad \mu = N3/N1) \quad \text{Dipole}$$



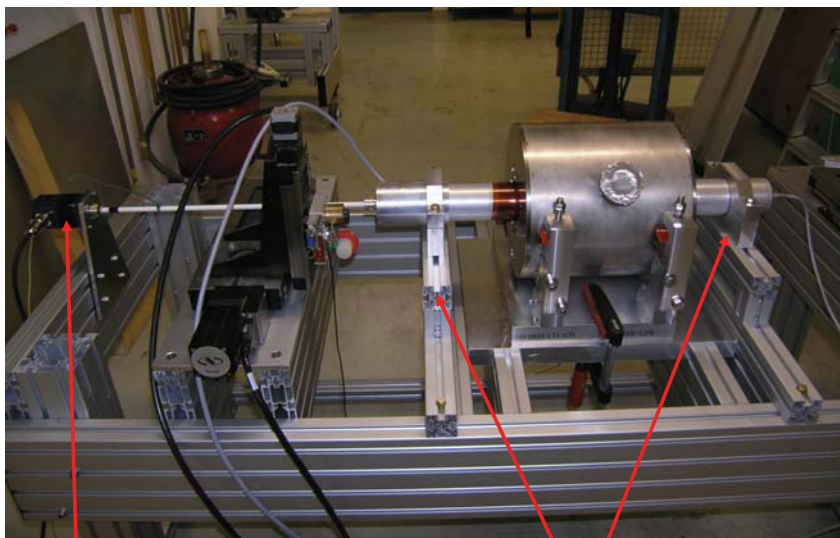
Antriebsseite



Buchsenseite



exzentrische Gummibremsen zur Betätigung von außen über ein Gestänge



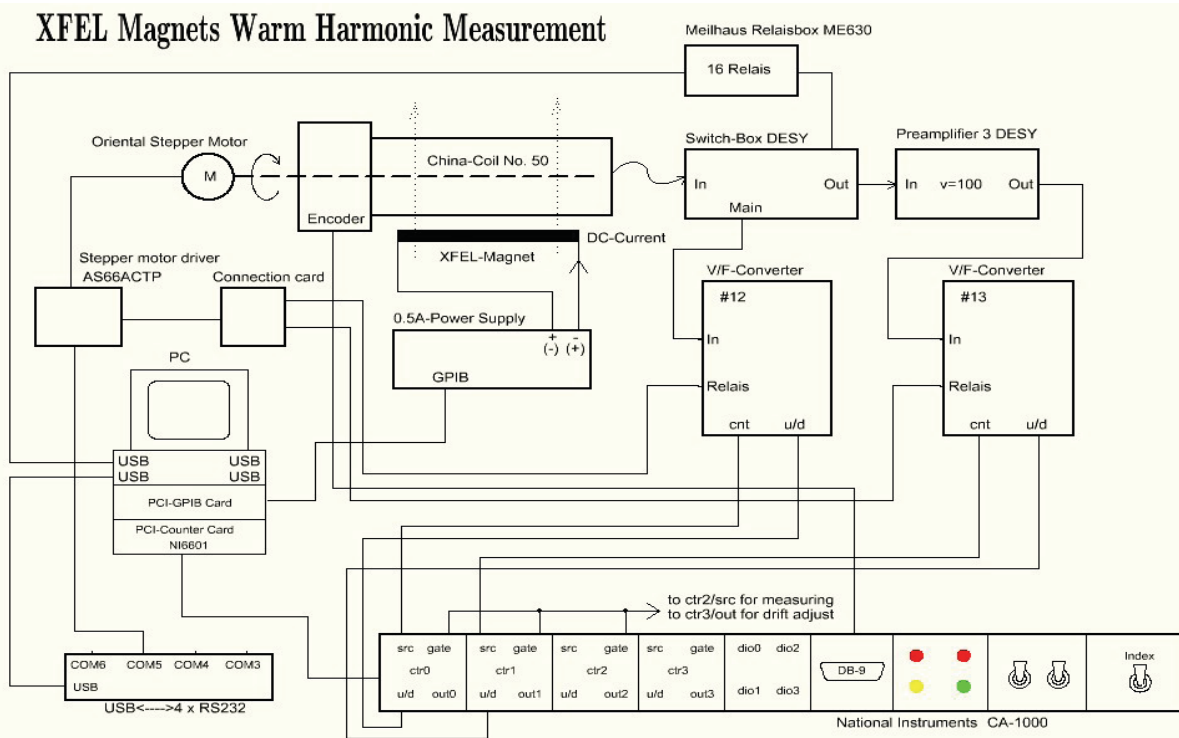
Schrittmotor

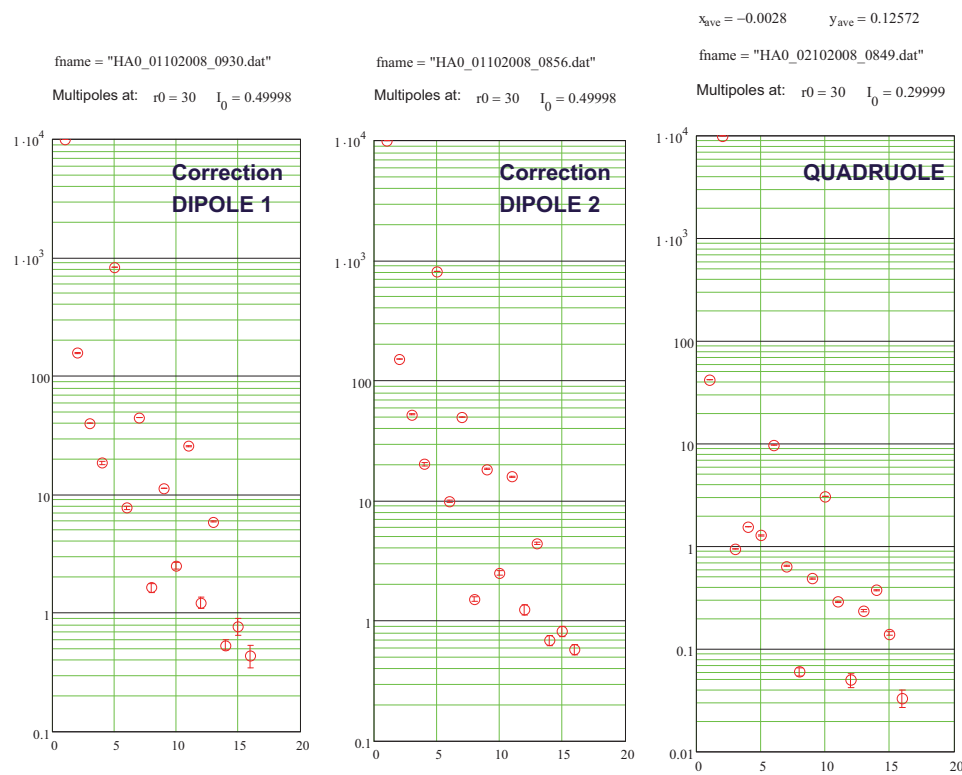
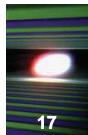
manuelle x-y Ausrichtung mit Schlitten



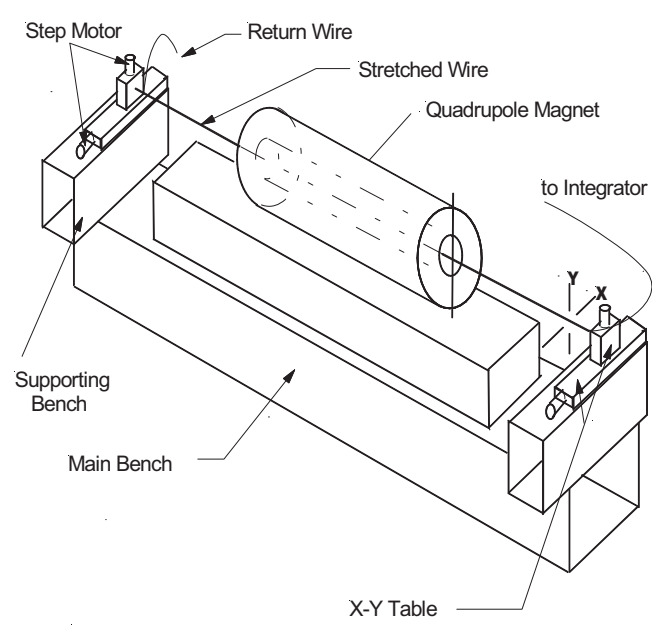
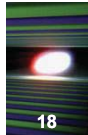
Spulendetector made in China

XFEL Magnets Warm Harmonic Measurement



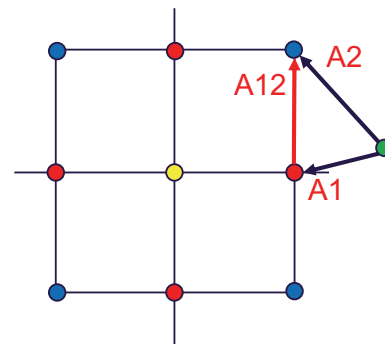


- Virgin magnet
- Warm
- At low ac current (D: 0.5A Q: 0.3A)
- multipoles at 30mm reference radius
- In units of 10⁻⁴
- Super ferric quadrupole very good, only allowed n=6, 10, 14
- Cos(θ) Correction dipoles multipoles n= 5,7,9...
 - Sextupole component minimized by design
 - Decapole large about 8%



- Mechanik für warm und kalt ähnlich aber Erregung unterschiedlich
 - Warm: AC
 - Kalt: DC
- Hintergrund sind die viel kleineren möglichen Ströme im Warmen

- Magnetstrom $I(t) = I_0 \cdot \cos(\omega t)$
- Drahtbewegungen
 - am **Startpunkt** induzierte Spannung messen
 - **Rückleiter** fest an beliebiger Position
 - am **Endpunkt** induzierte Spannung messen
- Messung mit einem Lock-in Verstärker, dessen Referenz in Phase mit dem Magnetstrom ist
- Berechnung des magn. Flusses in der Fläche **A12** durch Differenzbildung **A2-A1**
- gleiches Verfahren auf alle Punkte anwenden
- Berechnung von:
 - offset x_0, y_0
 - Roll angle α
 - Field integral
- Wiederholungen und Mittelwertbildung



$$U_{A1} = -\frac{d}{dt} \oint_{A1} \vec{B} d\vec{A} = -\int_{A1} \left(\frac{d}{dt} \vec{B}\right) d\vec{A} = \frac{d}{dt} I(t) \int_{A1} \vec{B}_0(x, y) d\vec{A}$$

$$\vec{B} = I(t) \cdot \vec{B}_0(x, y)$$

$$\vec{B}_0(x, y) = B_x \cdot \hat{x} + B_y \cdot \hat{y}$$

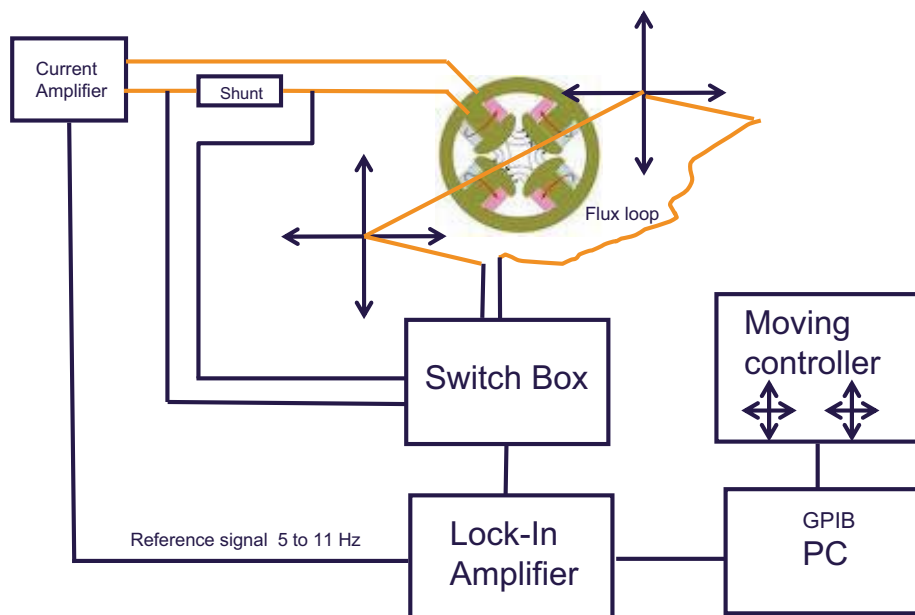
$$B_x = -g_s \cdot (x - x_0) + g_n \cdot (y - y_0)$$

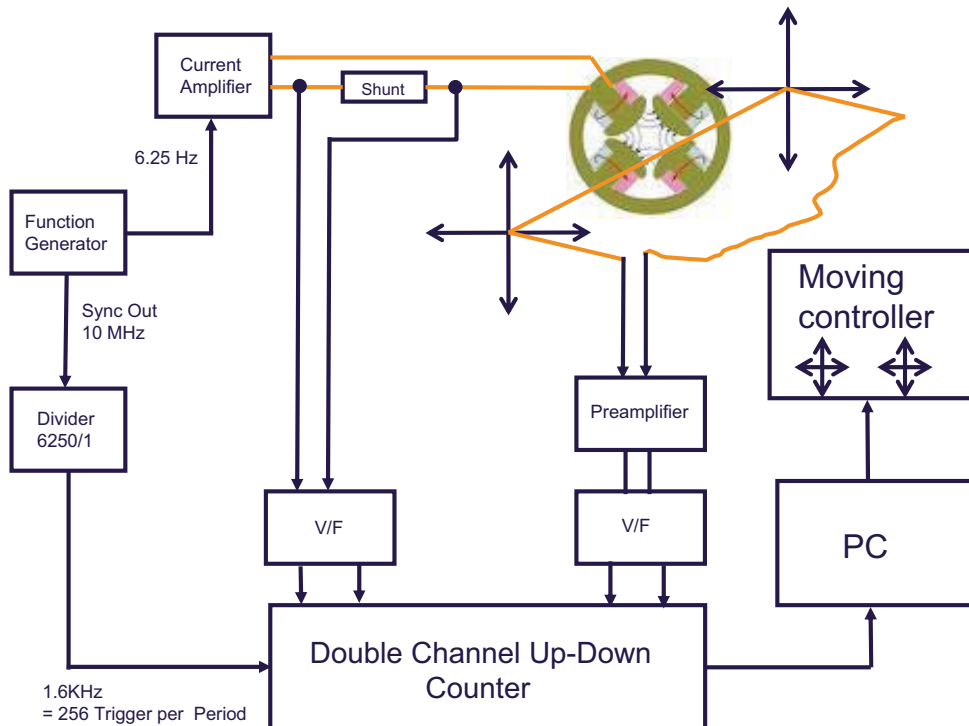
$$B_y = -g_s \cdot (y - y_0) + g_n \cdot (x - x_0)$$

$$I(t) = I_0 \cdot \cos(\omega t)$$

$$\tan(2 \cdot \alpha) = \frac{g_s}{g_n}$$

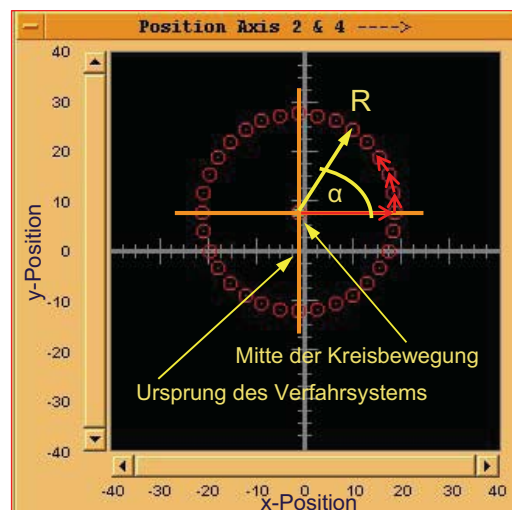
- Zeitintensiv durch Zeitkonstanten und Einkanaltechnik
- sehr viele zu optimierende Parameter

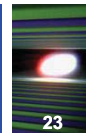




- PCI-Mehrkanal-Counter & genaue V/f-Converter bilden eine einheitliche Basis für beide Messplätze

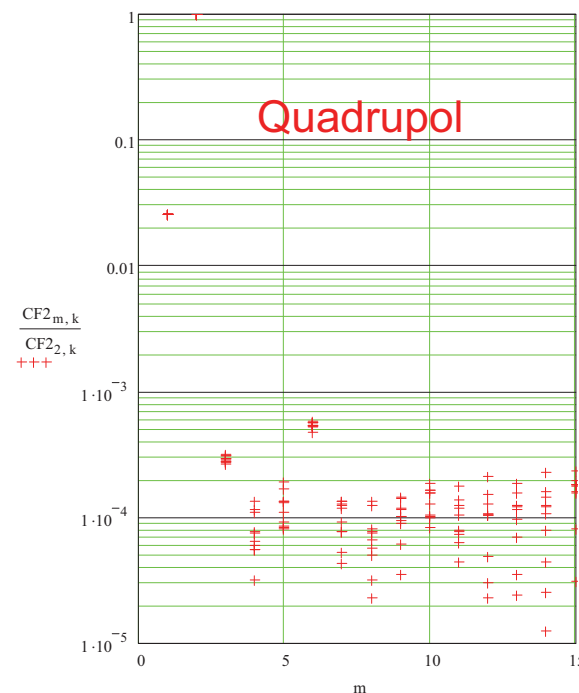
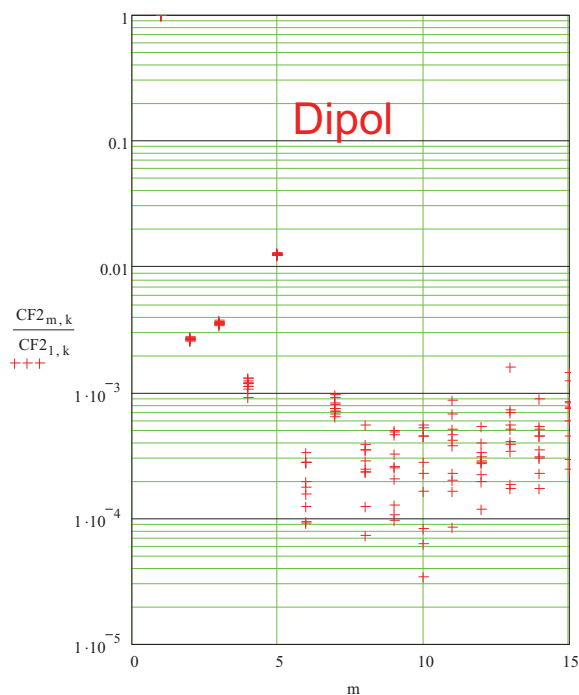
- Die Messpunkte einer Messung liegen auf einem Kreis (z.B. 32).
- An jeder Position wird über eine Anzahl von Perioden eingeteilt in je 256 Triggerintervalle gemessen.
- Die Hauptkomponente der FFT ($U(t)$) ist das Signal eines Punktes.
- Eine FFT $U(\alpha)$ liefert nun die Winkel-Feldverteilung.
- Berechnung von
 - GL des Quadrupols und BL der Dipole
 - x_0 und y_0 Ablagen
 - Winkelabweichung der Felder
 - Multipole (Felder höherer Ordnung)



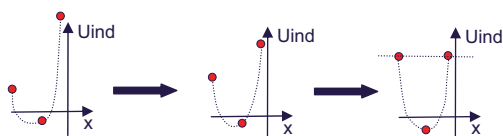


fname = "SD_21082009_0917.txt"

fname = "SQ_20082009_1013.txt" Referenzradius 20mm



- Die magn. Achse eines Quadrupols ist der Weg durch den Magnet, entlang dem geladene Teilchen keine Ablenkung erfahren ($B=0$). Sie sollte in der geometrischen Mitte verlaufen, was aber z.B. durch Fertigungsungenauigkeiten bedingt, nur annähernd der Fall ist.
- Erster gedanklicher Ansatz war es, den gespannten Draht solange im Magnetraum zu verschieben, bis ein Minimum an induzierter Spannung erreicht ist. Funktioniert nicht, weil der Draht integral misst und somit beliebig viele windschiefe Achsen ein Minimum liefern.
- 1-Achsen-Iterationsverfahren
 - an drei weit auseinander liegenden Punkten auf einer Achse wird gemessen
 - in einem Quadrupolfeld liegen diese Werte genau auf einer Parabel $y = ax^2 + bx + c$
 - ein Fit liefert die Koeffizienten und damit auch die gesuchte Verschiebung des Parabelfußes $x_v = -b / 2a$
 - in der nächsten Iteration werden die Koordinaten genau um diesen Wert verschoben, so dass nun eine symmetrische Parabel entsteht
 - das Verfahren wird solange nacheinander auf alle vier Achsen angewandt, bis die Abweichungen kleiner sind als die Messunsicherheit



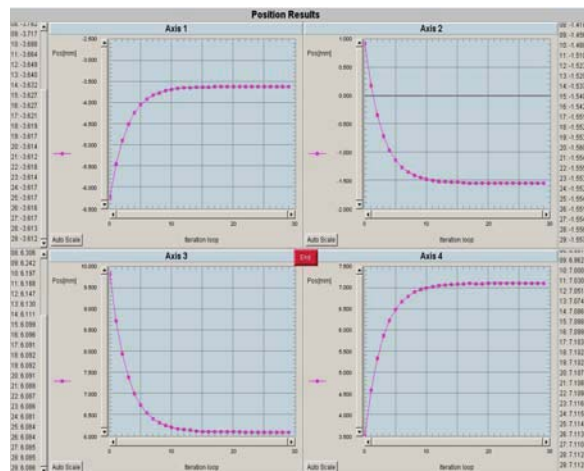
Iterationsverlauf entspricht einer e-Funktion $y = ae^{bx} + c$, weshalb man schneller zum Ziel kommt, wenn nach drei Zyklen ihre Koeffizienten bestimmt:

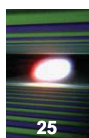
$$b = \ln[(y_1 - y_2) / (y_0 - y_1)]$$

$$a = (y_0 - y_1) / (1 - e^b)$$

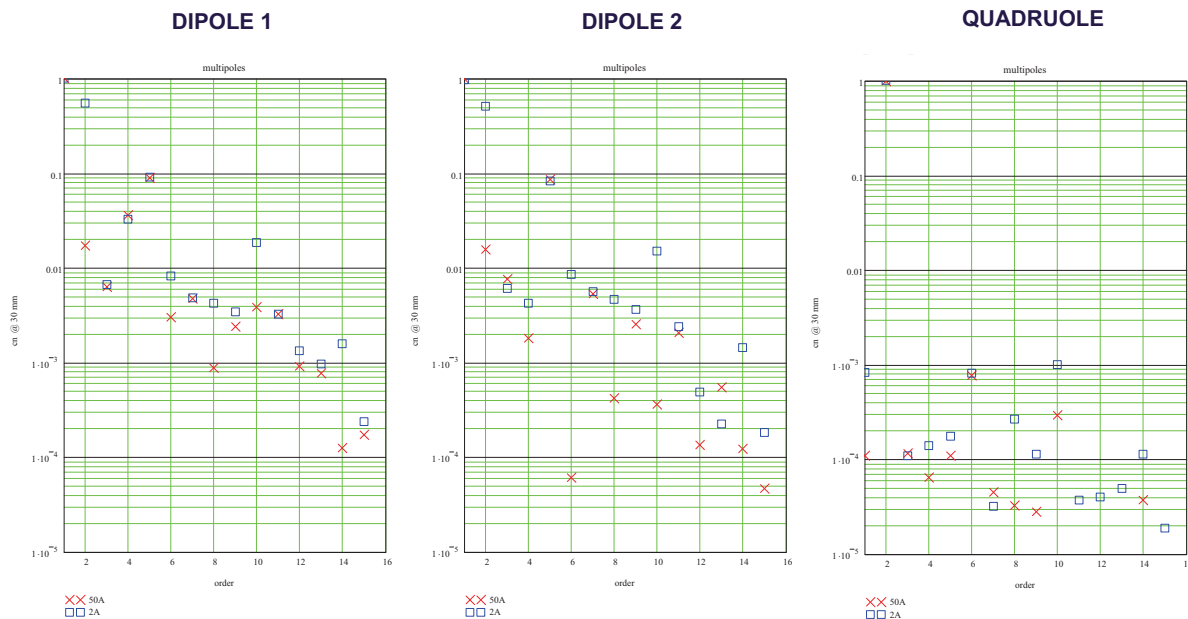
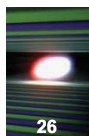
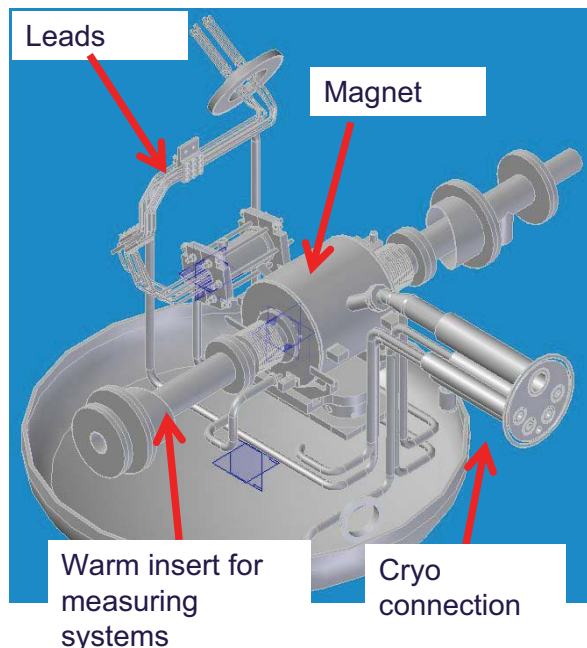
$$c = y_0 - a$$

c ist dann der gesuchte Wert der Koordinate, welcher dann als neuer Ausgangspunkt für weitere Iterationen dient.



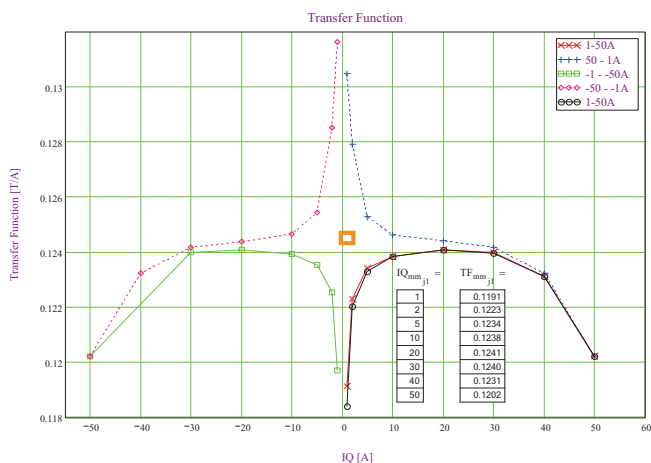


- Tests jedes Magneten bei 2K im horizontalen Kryostaten (XMTS) und jeder Stromzuführung bis zu 110% Strom
- Messung im warmen Rohr des Antikryostaten erfolgen wieder mit einem harmonischen Spulendetektor (Kollaboration mit IHEP in Peking) und „Stretched Wire“ Verfahren
- Was wird gemessen
 - Transferfunktionen
 - Eisensättigung
 - Feldqualität (Multipole)
 - „Persistant current“ Effekte
 - Verschiebungen von Ablagen und Winkeln durch Strom und Abkühlung
 - Wärmebilanzen



- Messung nach vollständigem Magnetisierungszyklus
- Referenzradius 30 mm
- große Quadrupole im Dipolfeld bei kleinen Strömen hervorgerufen durch induzierte permanente Wirbelströme
- Auf Hauptfeld normalisierte Darstellung

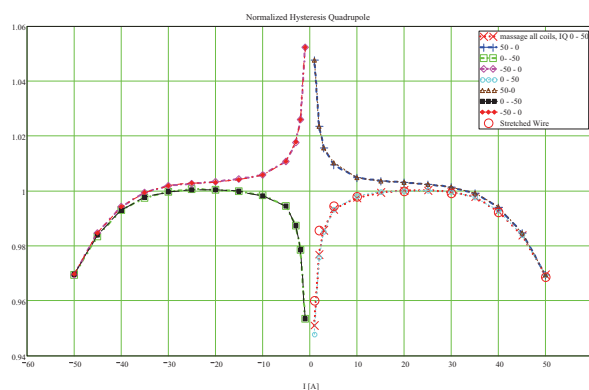
„Stretched Wire“ Messung



- am Warmmessplatz 0.125T/A bei 0.3A gemessen
- Absolutwertmessung (Normalisierung auf den 20A-Wert der ersten Aufwärtsrampe)
- sehr gute Übereinstimmung mit Rechenwerten, wobei die Ausuferungen bei kleinen Strömen den so genannten persistent currents anzulasten sind

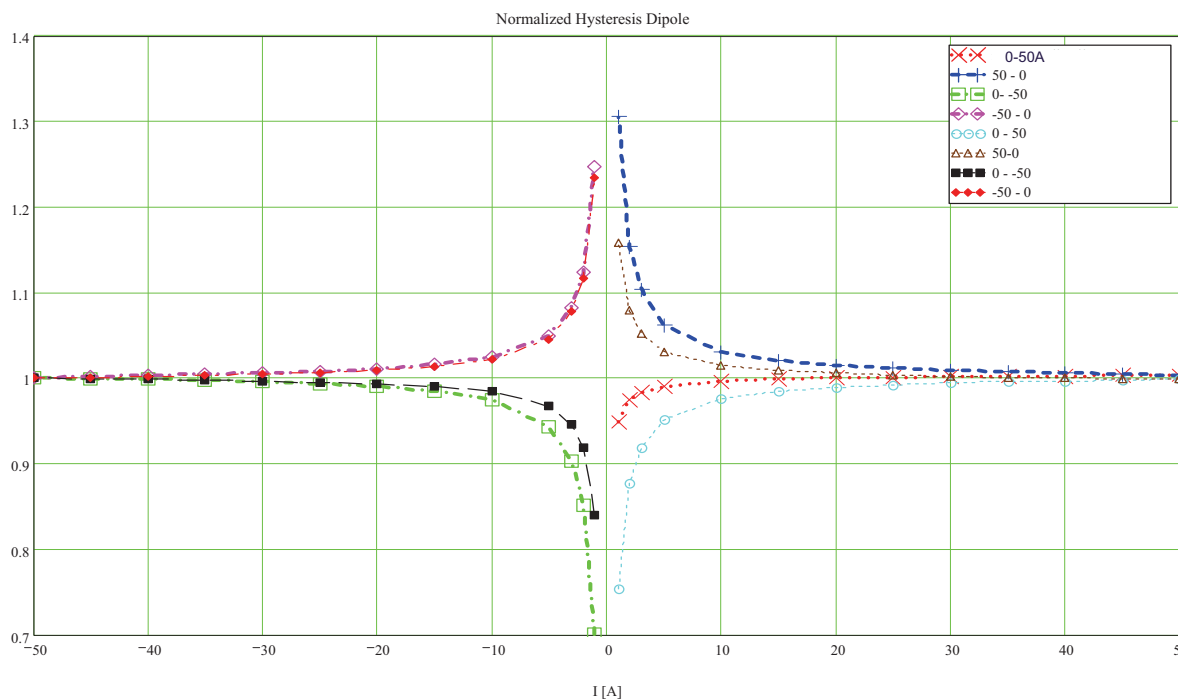
Spulendetektormessung

- Relative Transferfunktion (Normalisiert auf 1 beim ersten 20A-Wert)
- Die Sättigung beginnt etwa bei 30 A und führt zu einem 3.5% niedrigerem Feld bei 50A



fname = "HH_29102008_1114.dat"

normalisiert auf 20A nach vollständigem Magnetisierungszyklus



fname = ■



Zwei Messplätze sind am DESY für die Serienmessung von XFEL-Magneten aufgebaut:

- „warme“ Messungen (Magnet bei Raumtemperatur)
 - Stretched Wire
 - kleiner Strom zwingt zur Steigerung der Empfindlichkeit (AC-Verfahren)
 - kreisförmige Verfahrensweise gegenüber früher bietet Vorteile hinsichtlich der Erfassung von Multipolen und der Berücksichtigung von Feldfehlern
 - Verarbeitung der induzierten Spannungen mittels v/f-Umsetzern anstatt Lock-In Verstärkern
 - Messwertaufnahme über getakteten zweikanaligen Up/Down-Zähler mit anschließender „doppelter“ FFT
 - ein 1.6KHz-Takt wird aus dem Muttertakt des Arbitrary-Generators abgeleitet, so dass 256 Abtastungen pro 6.25Hz-Periode entstehen
 - Messungen mit Drehspulendetektor
 - Spezieller Detektor mit genauen Teilspulen zur Empfindlichkeitserhöhung bei kleinen Feldfehlern
 - mehrteilige Messung notwendig (+1,-1), wegen Feldern in der Größenordnung vom Erdfeld
 - Effekte der Drehrichtung werden durch links/rechts-Drehungen ausgemittelt
 - Antrieb über geregelten Steppermotor
- „kalte“ Messungen (Magnet im 2K-Betrieb)
 - Stretched Wire
 - betriebsnahe Ströme erlauben DC-Verfahren, wobei die induzierte Spannung während der Bewegung des Drahtes entsteht
 - kreisförmige Verfahrensweise, Up/Down-Zähler und einfache FFT
 - Messungen mit Drehspulendetektor
 - schnelle Messung der Feldkomponenten wichtig für so genannte Hysteresisfiles, bei denen der Magnet mehrere Perioden spezieller Magnetisierungszyklen durchläuft (Persistent currents im Supraleiter)
 - Antrieb über geregelten Gleichstromtriebemotor
- noch zu leistende Aufgaben (2011= Serienfertigung)
 - Aufbereitung der Ergebnisse von Messfiles zum automatisierten Einlesen in eine Datenbank
 - Erstellung von Datenbank-Abfrage Werkzeugen

Neue Messtechnik für einen Ultraschall-Computer-Tomographen

Hartmut Gemmeke

Institut für Prozessdatenverarbeitung und Elektronik (IPE)



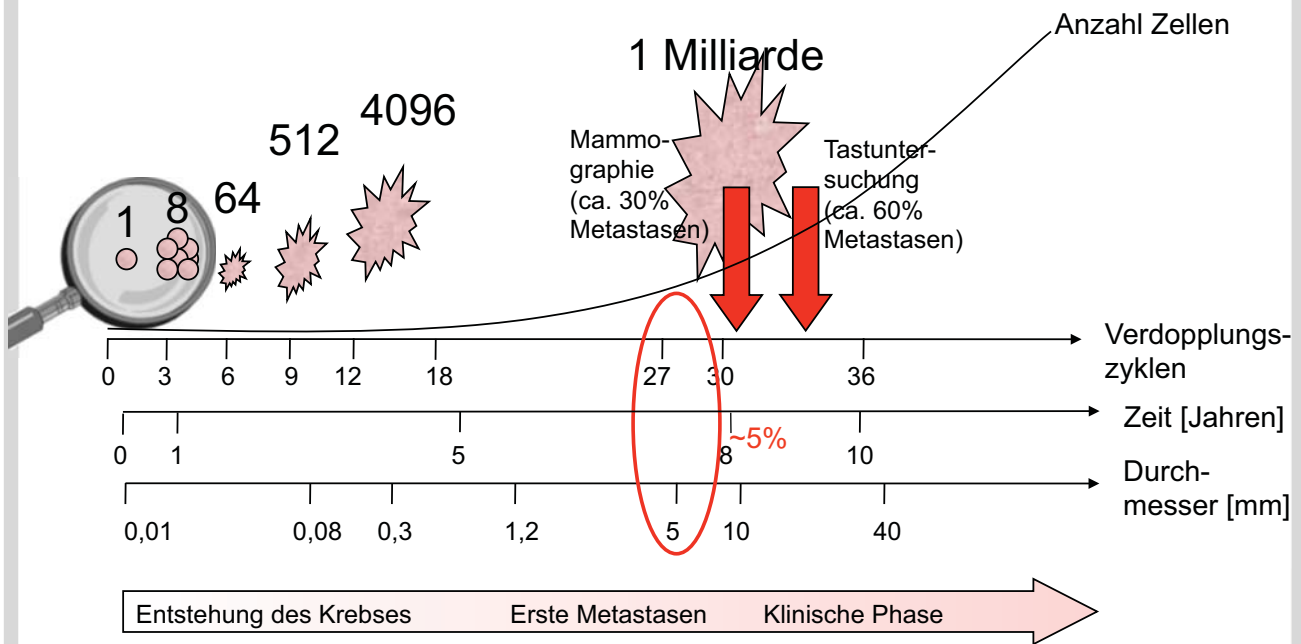
KIT – Universität des Landes Baden-Württemberg und
nationales Forschungszentrum in der Helmholtz-Gemeinschaft

www.kit.edu

Gliederung

- Motivation für 3D USCT
- Vorstellung und Untersuchung des benutzten Datenerfassungssystems
- Rekonfigurierbare DAQ
- Test und erste Ergebnisse
- Zusammenfassung / Ausblick

Modell der Brustkrebsentwicklung



Quelle: D. von Fournier et al: Breast Cancer Screening in Cancer Diagnosis

3

15.03.2010

3/40

DAQ2 | IPE | 08.03.10

Institut für Prozessdatenverarbeitung und Elektronik

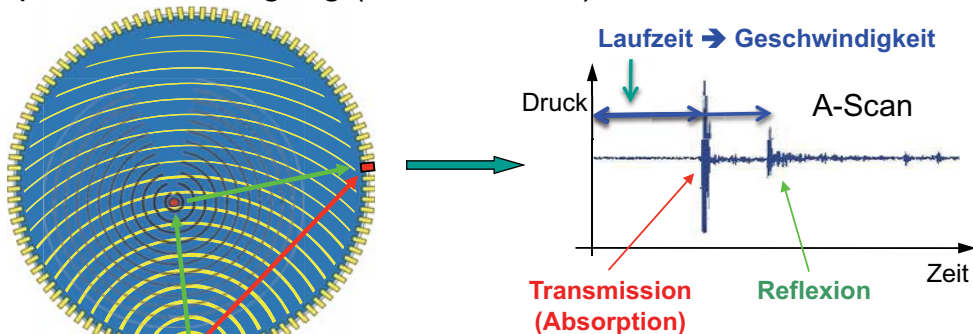
Motivation für 3D Ultraschall Computertomographie (USCT)

Vorteile

- Hohe Qualität der Volumenbilder ($\Delta x < \lambda$)
- Keine Kompression der Brust
- Keine ionisierende Strahlung
- Reflexion, Absorption, zusätzliche Modalität: Schallgeschwindigkeitsverteilung



Prinzipieller Messvorgang (3 Modalitäten):



4

15.03.2010

Neue Messtechnik für einen Ultraschall-Computer-Tomographen, Hartmut Gemmeke

Institut für Prozessdatenverarbeitung und Elektronik

3D USCT Version II: Sensor-System



■ 3D USCT

- Semi-ellipsoidale Apertur
- 628 Sender
- 1413 Empfänger
- Rotation + Translation
- 3,5 Mio A-Scans ~ 20 GB Daten



5 15.03.2010

Neue Messtechnik für einen Ultraschall-Computer-Tomographen, Hartmut Gemmeke

Institut für Prozessdatenverarbeitung und Elektronik

3D USCT

■ Aufbau 3D USCT II:

- Mechanischer Aufbau:
 - Apertur, Pumpen, Wagen, Mechanik fertig
 - Matratzen, Verkabelung in Arbeit
- Datenaufnahme:
 - DAQ HW: Wird aktuell „debugged“ und Firmware für USCT angepasst
 - Software: Erste Version vorhanden
- Sensoren:
 - Prototypen erfolgreich getestet
 - Serienproduktion Ende März fertig

■ 3D Zerstörung Mikrobubbles

- Erste erfolgreiche in vitro Versuche in HD



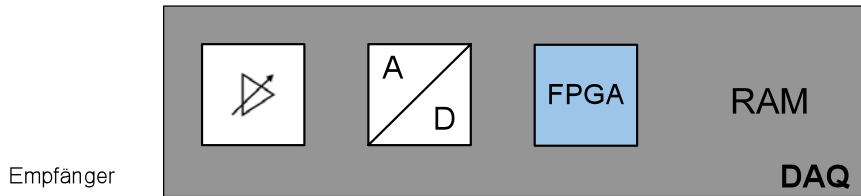
Test der Mikrobubblezerstörung in HD

6 15.03.2010

Prof. Max Mustermann - Präsentationstitel

Institut für Prozessdatenverarbeitung und Elektronik

USCT: Konzept für aktuelles DAQ System



■ Ablauf einer Messung

1. Datenaufnahme
2. Übertragung der Messdaten zum PC
3. **Signalvorverarbeitung**
4. **Generierung der 3D-Geschwindigkeitsbilder**
5. **Reduktion der Bilddaten**
6. Bildrekonstruktion

■ Volumenrekonstruktion

- Je nach Methode und Genauigkeit sehr zeitaufwendig
- Dauer: mehrere Stunden

→ Beschleunigung der Bildrekonstruktion durch Verlagerung der Berechnungen (3,4,5) in die FPGAs des bestehenden Datenerfassungssystems

Analyse des bestehenden Daten Aufnahme Systems (DAQ)

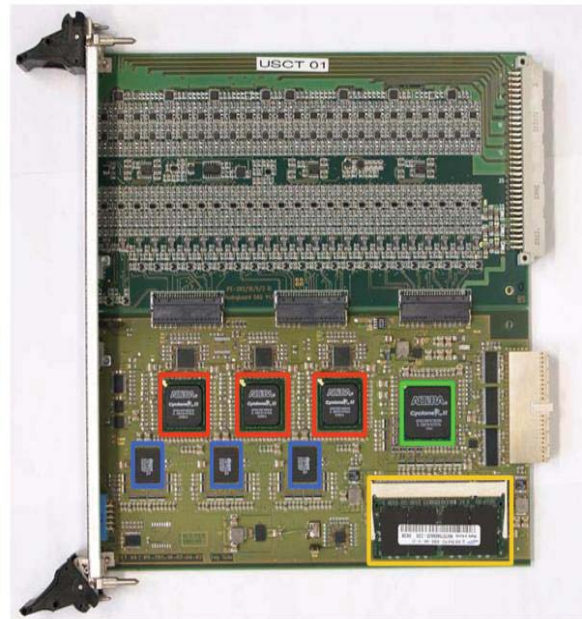


- 19" Rack
 - 1 Second Level Board
 - 20 First Level Boards
- Steuerung der Sensoranregung
- 480 analoge Empfangskanäle
- 480 fache digitale Verarbeitung
- 20 x 2 GB Speicher
- Datenausgabe mit 20MB/s

DAQ - First Level Board

- Aktueller Aufbau (Digitalteil)
 - 3x 8fach ADC 12 bit, 20 MHz (AD9222)
 - 4x FPGAs Altera Cyclone II C35/50
 - Datenspeicher (2.4 GB on Board)
 - 3x QDR (128 Mbyte)
 - 1x SO-DIMM (2GByte DDRII)

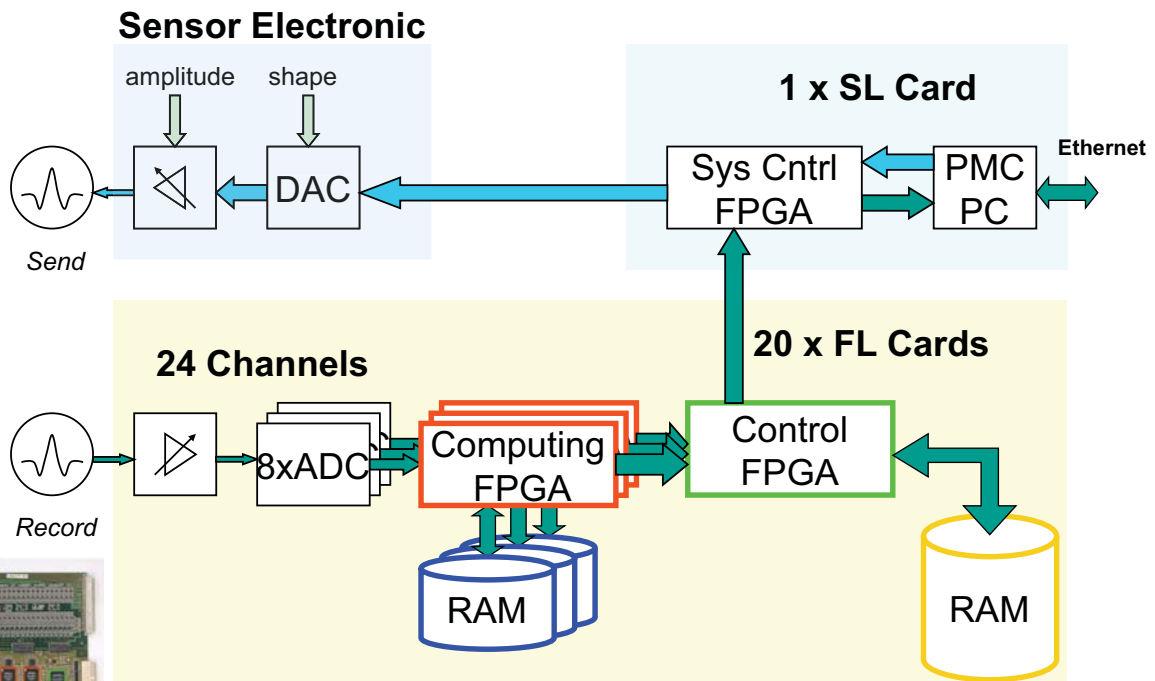
- Aktuelle Funktionalität
 - Filterung und Dezimierung auf 10 MHz
 - Averaging



Rot: Computing FPGA, Grün: Control FPGA, Blau: QDR, Gelb: DDR2



DAQ - Systemaufbau



Datenaufnahme

Total logic elements	5,766 / 33,216 (17 %)
Total combinational functions	4,246 / 33,216 (13 %)
Dedicated logic registers	3,606 / 33,216 (11 %)
Total registers	3622
Total pins	200 / 322 (62 %)
Total virtual pins	0
Total memory bits	4,236 / 483,840 (< 1 %)
Embedded Multiplier 9-bit elements	68 / 70 (97 %)
Total PLLs	2 / 4 (50 %)

Vorverarbeitungsalgorithmus

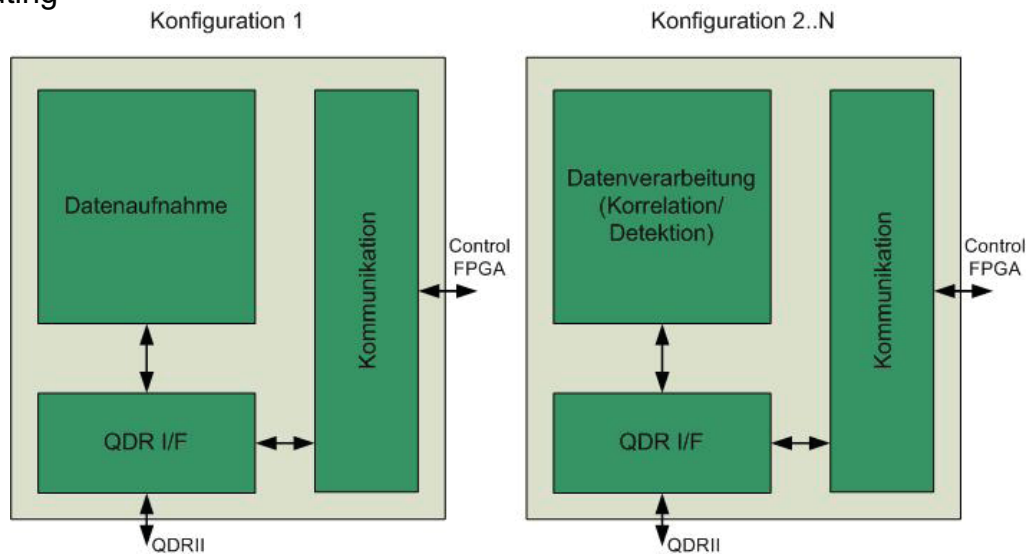
Total logic elements	5,000 / 33,216 (15 %)
Total combinational functions	3,557 / 33,216 (11 %)
Dedicated logic registers	4,106 / 33,216 (12 %)
Total registers	4106
Total pins	104 / 322 (32 %)
Total virtual pins	0
Total memory bits	167,962 / 483,840 (35 %)
Embedded Multiplier 9-bit elements	64 / 70 (91 %)
Total PLLs	0 / 4 (0 %)

Problem: Bedarf an LE > als die vorhandenen Ressourcen des FPGA

Lösung: Rekonfigurierung des FPGA

Lösungsansatz: Partitionierung der Algorithmen

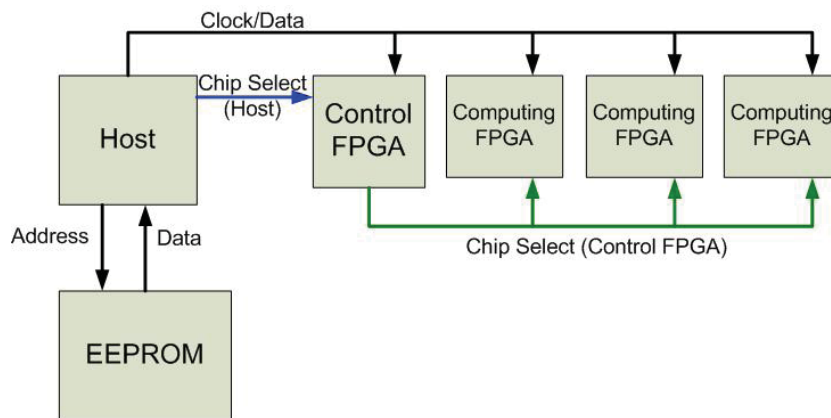
Computing
FPGA



- Feste Kommunikationsstruktur
- Feste QDR Schnittstelle
- Variabler Algorithmenteil

Auswahl des Rekonfigurationsmodus

PS Modus

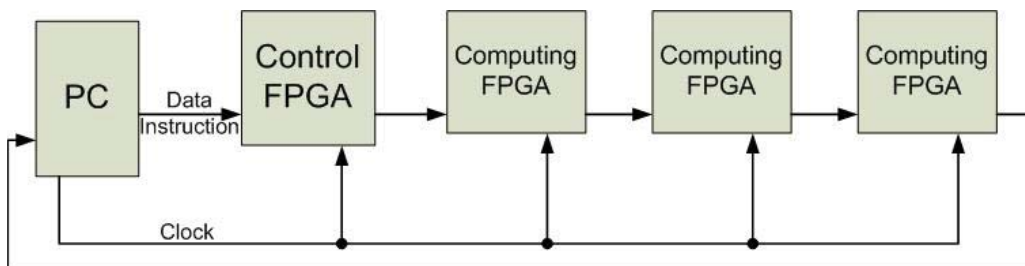


■ Passiv Serieller Modus

- Vorteil: 20MHz Konfigurationstakt
- Nachteil: alle FPGAs werden konfiguriert → Datenverlust im DDR2 Speicher

Auswahl des Rekonfigurationsmodus

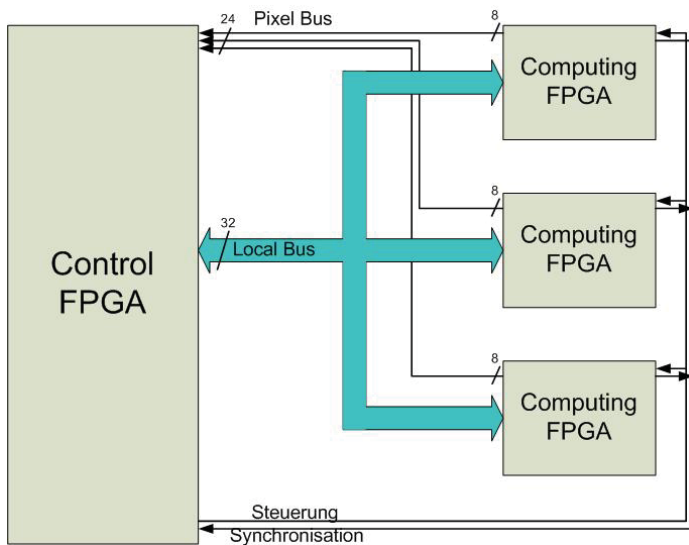
JTAG Modus



■ JTAG Modus

- Vorteil: Jeder FPGA dediziert konfigurierbar
- Nachteil: 6 MHz Konfigurationstakt

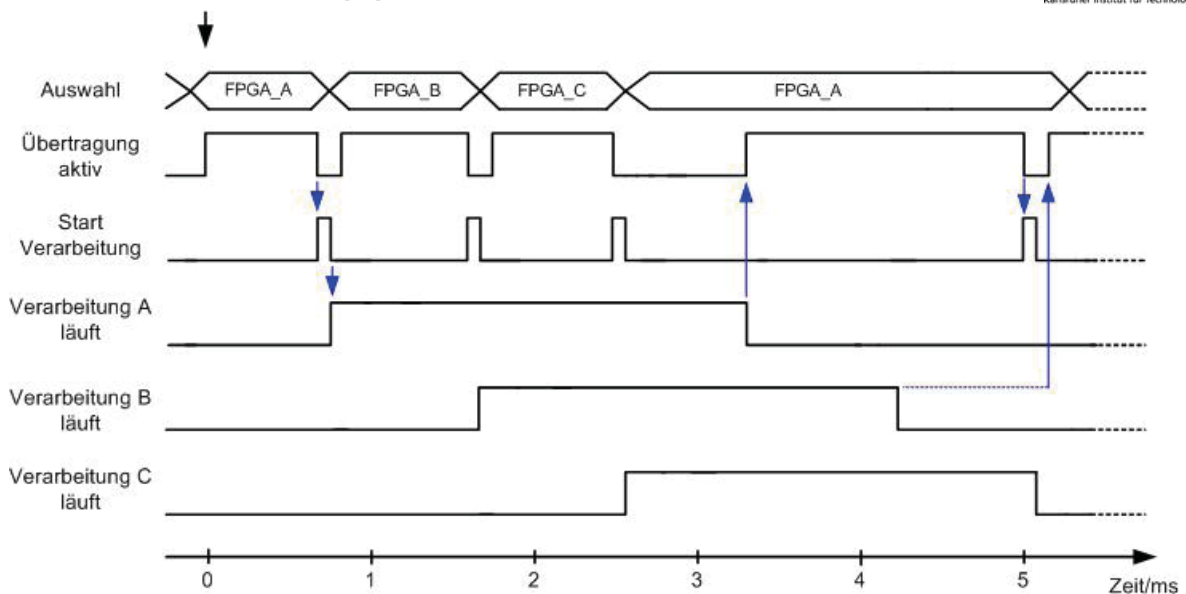
Kommunikation (I)



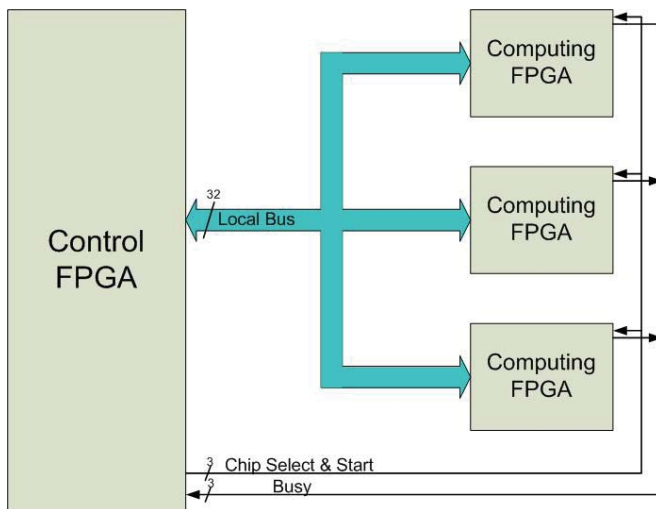
Datenaufnahme

- Pixel Bus:
 - Datenübertragung
 - Bandbreite: 240 MB/s
- Local Bus:
 - Parameter, Debug
 - Bandbreite: 80 MB/s
- Steuerung und Synchronisation
 - Separate Leitungen

Kommunikation(II)



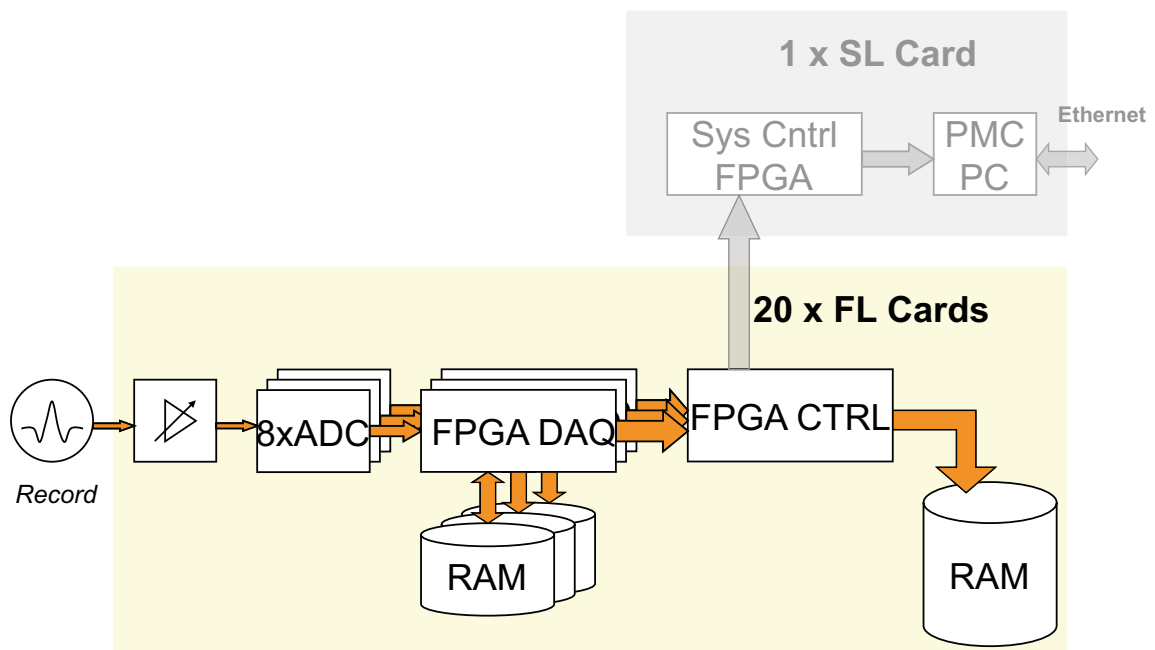
- Steuerung: Datentransfer, Verarbeitung (Startsignal für Algorithmen)
- Synchronisation: Verarbeitung (Busy Signal während der Berechnung)
- Verwendung einer Parallelen Struktur zur Beschleunigung der Verarbeitung



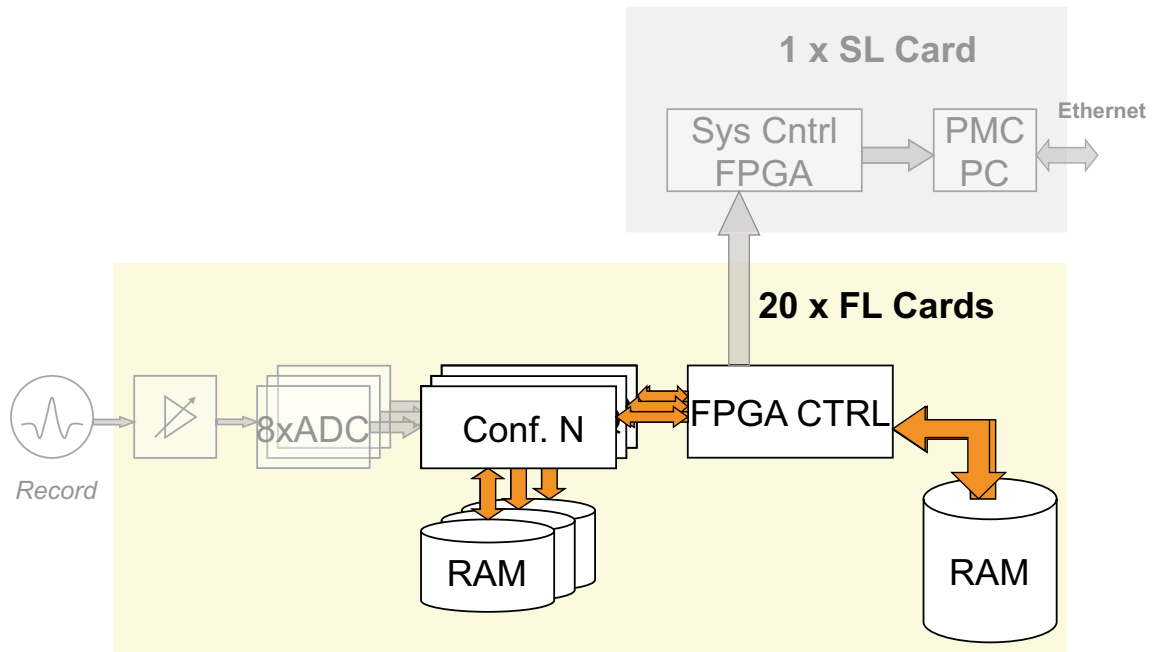
Datenverarbeitung

- Local Bus: Datenübertragung, Parametereinstellung, Debug
- Busy Signal: Synchronisation mit der Verarbeitung
- Start & Chip_Select: dedizierte Auswahl der FGAs und Start der Verarbeitung

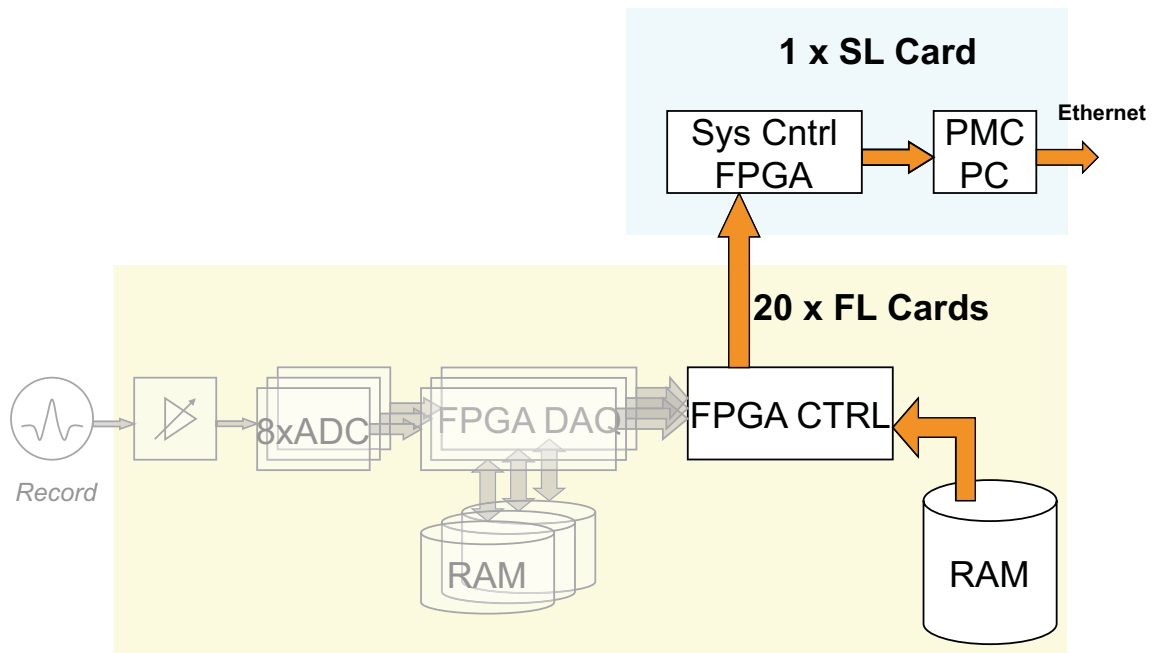
Ablauf der Verarbeitung mit Rekonfiguration (I)



Ablauf der Verarbeitung mit Rekonfiguration (II)

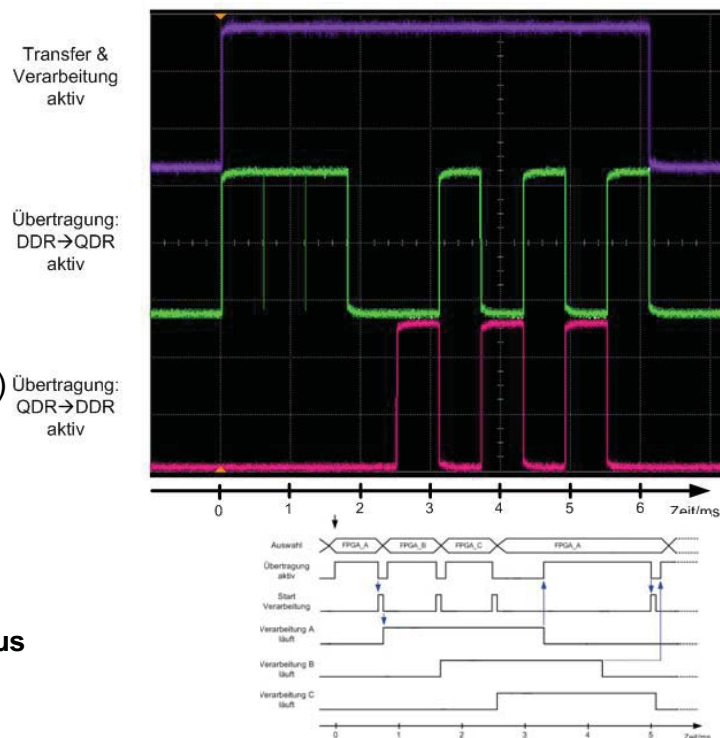


Ablauf der Verarbeitung mit Rekonfiguration (III)



Messergebnisse

- Konfigurationszeit
 - 1800 ms (JTAG)
 - 315 ms (Passiv Seriell)
- Übertragungsdauer (8 A-Scans)
 - QDR → DDR: 600 μ s
 - DDR → QDR: 600 μ s
- Verarbeitungsdauer (pro A-Scan)
 - Vorverarbeitung: 225 μ s
- Zeit (Verarbeitung & Übertragung)
 - 1x FPGA (8 A-Scans): 3 ms
 - 3x FPGA (24 A-Scans): 5,8 ms
- Ø Zeit pro A-Scan
 - 1x FLT(3 FPGAs): 242 μ s
 - Gesamtsystem (60 FPGAs): **12 μ s**



21

15.03.2010

Neue Messtechnik für einen Ultraschall-Computer-Tomographen, Hartmut Gemmeke

Institut für Prozessdatenverarbeitung und Elektronik

Zusammenfassung

- Erreichte Ziele
 - Entwicklung eines Konzepts für ein rekonfigurierbares Rechensystem
 - Implementierung und Validierung
 - Messung der Performanz
 - ➔ Datenaufnahme und Verarbeitung auf derselben Hardwareplattform möglich
- Weitere Ergebnisse
 - Parallele Tasks in der Datenaufnahme beschleunigt Verarbeitungsgeschwindigkeit
 - 35% der Zeit wird gespart
 - Beschleunigung der Vorverarbeitung:
 - CPU: 20 Minuten
 - Rekonfigurierte FPGAs: 3 Minuten
 - Beschleunigung der Geschwindigkeitmaps:
 - CPU: > 40 Minuten
 - Rekonfigurierte FPGAs: 5 Minuten

22

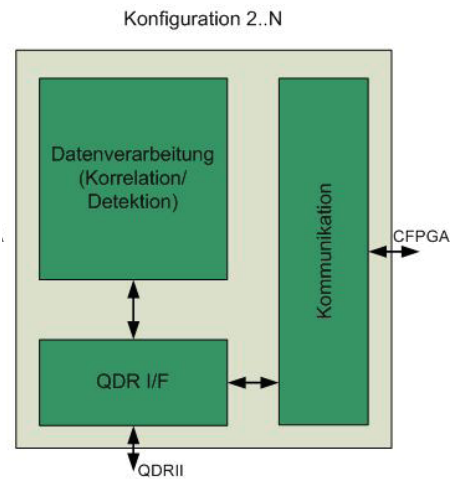
15.03.2010

Neue Messtechnik für einen Ultraschall-Computer-Tomographen, Hartmut Gemmeke

Institut für Prozessdatenverarbeitung und Elektronik

Ausblick

- Bestehende Hardwareplattform
 - Abbildung weiterer Verarbeitungsalgorithmen auf FPGA
- Redesign
 - Beschleunigung des Datentransfers Busstruktur -> Switch
 - Beschleunigung der Rekonfigurationszeit
 - PS Konfiguration: Control FPGA getrennt von Computing FGAs (Chip Select)
 - Einsatz von partiell rekonfigurierbaren Bausteinen
 - Rekonfiguration des Control FPGA (partiell rekonfigurierbar)
 - Größere FGAs
 - Cyclon III
 - Weitere Algorithmen im FPGA
 - Höhere Parallelität



Dank an alle, die dazu beigetragen haben:

- Matthias Birk
- Clemens Hagner
- Matthias Kleifges
- Alexander Menshikov
- Nicole Rüter
- Denis Tcherniakhovski
- Michael Zapf

Vielfältigste Möglichkeiten für Echtzeitapplikationen mit NI-Standardkomponenten

Thomas Rönpage – National Instruments Germany

ni.com



Inhalt

- Terminologien von Echtzeitbetriebssystemen
- PC-basierte Lösungen mit Echtzeitbetriebssystemen
 - Standard-PC
 - Industrial Controller
 - PXI
 - Compact Fieldpoint / Compact RIO
- FPGA basierte Lösungen
 - Einsteckkarten für den Standard-PC
 - Einsteckkarten für PXI
 - Compact RIO – Single Board RIO
 - Dezentrale vernetzte Lösungen

Terminologien von Echtzeit-Betriebssystemen

- Was ist Echtzeit?

- Echtzeit **heißt nicht** Aufgaben **schnell** abzuarbeiten
- Echtzeit heißt **Determinismus**



- Was ist Determinismus?

- Die Fähigkeit, eine Aufgabe in einer definierten Zeit abzuarbeiten
- Absolute Zuverlässigkeit
- Beispiel: Ticken des Sekundenzeigers einer Uhr



ni.com

NATIONAL
INSTRUMENTS

Ein sehr häufiger Irrtum im Zusammenhang mit der Leistung von Echtzeitsystemen ist die Annahme, dass sie die Ausführungsgeschwindigkeit eines Programms erhöht. Dies trifft zwar in manchen Fällen zu, doch verbessert die Leistung eine Anwendung tatsächlich dadurch, dass sie präzisere und vorhersagbarere Timing-Eigenschaften liefert. Aufgrund dieser Verbesserungen kann der Anwender eines Echtzeitsystems die genaue Zeit festlegen, zu der bestimmte Ereignisse auftreten.

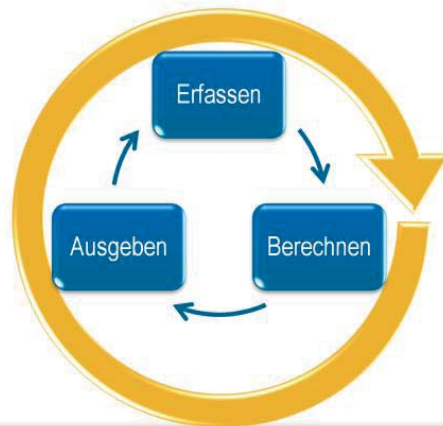
Mithilfe der Echtzeitreaktion auf Ereignisse kann auf ein einzelnes Ereignis innerhalb einer bestimmten Zeitspanne reagiert werden. Das Echtzeitsystem garantiert eine gewisse maximale Reaktionszeit auf ein einzelnes Ereignis. Das Ereignis kann entweder regelmäßig oder zufällig auftreten. Ein Beispiel für eine Anwendung mit einer Echtzeitreaktion auf Ereignisse ist ein Sicherheitsüberwachungssystem. Wenn eine Anlage einen gefährlichen Zustand erreicht, muss das Echtzeitsystem auf die „Gefahr“ innerhalb einer garantierten Zeitspanne reagieren.

Mit Determinismus wird die Übereinstimmung von festgelegten Zeitintervallen zwischen Ereignissen gemessen. Viele Regelungsalgorithmen, wie etwa PID, erfordern ein stark deterministisches Verhalten. Ein Fahrstuhl beispielsweise bewegt sich gleichmäßig zur richtigen Etage, weil die Regelschleife deterministisches Verhalten aufweist. Ohne diesen Determinismus würde der Fahrstuhl zwar immer noch die richtige Etage erreichen, er liefe aber nicht stabil.

Terminologien von Echtzeit-Betriebssystemen

Was ist Zykluszeit?

Dauer der Iterationszeit für die Ausführung einer Schleife



ni.com

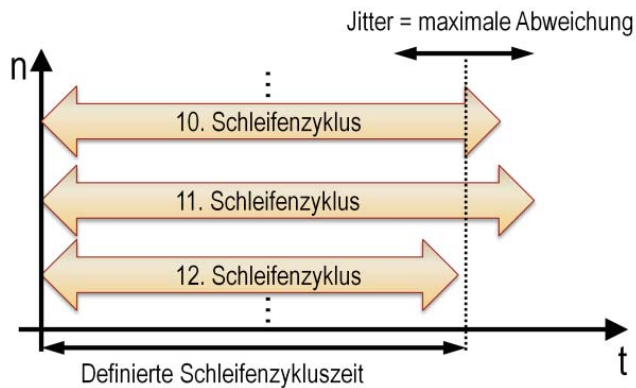
NATIONAL
INSTRUMENTS

Echtzeitfähige Steuer- und Regelanwendungen führen wiederholt eine vom Anwender definierte Aufgabe aus. Die einzelnen Aufgaben sind durch eine festgelegte Zeitspanne voneinander getrennt. Die meisten echtzeitfähigen Steuer- und Regelsysteme überwachen das physikalische System, vergleichen den Ist-Zustand mit dem Soll-Zustand und simulieren das System dann aufgrund des Vergleichs. Der Kehrwert der Zeit, die für ein Durchlaufen dieser Schleife benötigt wird, wird als Schleifenzykluszeit bezeichnet. Diese Zykluszeit der Regelschleife schwankt je nach Komplexität des Systems.

Terminologien von Echtzeit-Betriebssystemen

Was ist Jitter?

Abweichung der definierten Schleifenzykluszeit



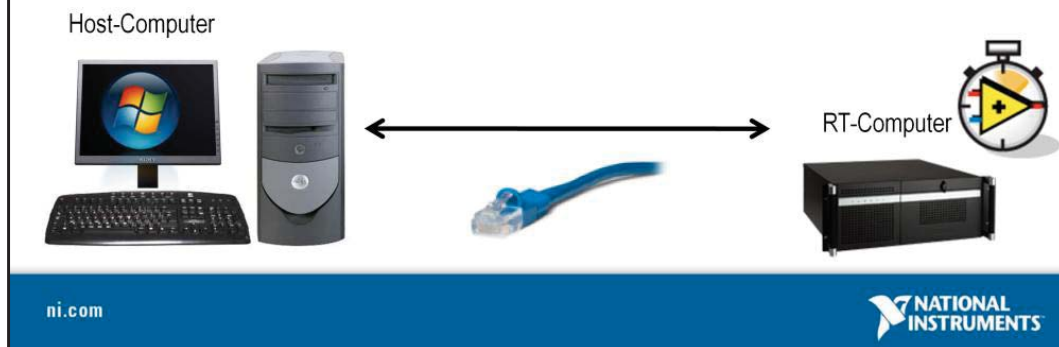
ni.com

NATIONAL
INSTRUMENTS

Bei allen Echtzeitsystemen gibt es einen gewissen Fehleranteil, der Jitter genannt wird. Jitter ist eine weitere Möglichkeit zur Messung des Determinismus eines Echtzeitsystems. Er kann als maximale Differenz zwischen einer einzelnen Schleifenzykluszeit und der gewünschten Schleifenzykluszeit in einem System berechnet werden (siehe Abbildung oben).

Realtime auf Standard-PC

- Auf dem Desktop/Industrie-PC wird ein Echtzeitbetriebssystem installiert.
- Die Programmentwicklung wird auf einem Windows-PC durchgeführt.
- Verbindung zwischen Host- und RT-Computer über Netzwerk.
- Es werden viele Einsteckkarten unter LabVIEW Real-Time unterstützt.
- Für jeden RT-Computer ist eine NI-LabVIEW Real-Time Deployment License erforderlich.
- Hardwareanforderungen sind in der NI-Knowledgebase dokumentiert.
- Chipsatzkompatibilität kann mit dem „Real-Time PC Validator“ geprüft werden.
- Achtung: Thermisches Design bei Desktop/Industrie-PC überprüfen!



Die Möglichkeit einen Standard-PC als Echtzeitsystem zu verwenden, stellt die einfachste und preiswerteste Lösung für LabVIEW Realtime dar.

Der Standard-PC wird dabei unter LabVIEW-RT gestartet und mit einem Host-Computer verbunden. Auf dem Host-Computer, der ein normales Windows-Betriebssystem installiert hat, läuft die Entwicklungsumgebung von LabVIEW mit dem LabVIEW-RT Module. Der Echtzeit-Computer verhält sich wie jedes andere LabVIEW-RT Ziel und ist sowohl im MAX als auch im LabVIEW Projektfenster sichtbar.

In den Echtzeit-PC können beliebige PCI oder PCI-Express-Karten von National Instruments gesteckt werden, die unter LabVIEW-RT unterstützt werden.

Für jeden RT-Computer auf dem LabVIEW RT eingesetzt wird ist eine "NI-LabVIEW Real-Time Deployment License" erforderlich.

Aufgrund der Vielzahl der eingesetzten Mainboards mit unterschiedlichsten Prozessoren und Chipsätzen, muß zunächst die Kompatibilität des PC's mit LabVIEW Realtime überprüft werden.

Die erforderlichen Informationen sind auf den Webseiten von National Instruments zu finden:

In der Knowledgebase findet man in dem Dokument: "Requirements for Desktop PCs as LabVIEW Real-Time Targets" alle Hinweise auf Chipsätze und unterstützte Prozessoren.

Mit dem "Real-Time PC Validator", den man sich auf der NI-Webseite herunterladen kann, ist ein realer Test der Hardware möglich.

Wenn es zu Problemen mit den Ethernet Chipsätzen kommt, empfiehlt sich das "NI-LabVIEW Real-Time Deployment License **Bundle**", das eine PCI-Netzwerkkarte enthält.

Wenngleich ein Standard-PC, bzw. ein Industrie-PC eine sehr preiswerte Hardware-Lösung darstellt, so ist das thermische Design dieser Geräte häufig nicht für den Betrieb von Messkarten geeignet. Heutige Messkarten haben Messverstärker und A/D-Wandler mit einer Präzision von 16-Bit bis 24-Bit. Große Temperaturschwankungen oder häufige Aufheiz- und Abkühlprozesse führen schnell zu falschen Messergebnissen. Aus diesem Grund gibt es bessere Lösungen wie bspw. PXI oder die NI-Industrial Controller, die ein sauberes thermisches Design berücksichtigen.

NI-Industrial Controller

- Robuster, leistungsstarker Industriecontroller ohne Lüftung
- 1,06 GHz Celeron M Single Core oder 1,66 GHz Intel Core Duo
- Solid State Festplatte mit 1GB und 1GB DDR2 RAM
- Betriebstemperaturbereich von 0 ... 50°C ohne PCI oder PCI-Express Karte
- Die Dual Core Variante kann mit dem NI Hypervisor Realtime und Windows gleichzeitig betreiben.



ni.com

NATIONAL
INSTRUMENTS

Eine kompakte und extrem robuste Echtzeitplattform stellen die Industrial Controller NI 3100 und NI 3110 dar. Diese lüfterlosen Geräte sind mit einer Solid State Festplatte ausgestattet und erlauben einen Einsatzbereich bei Umgebungstemperaturen von 0...50°C. Dieser Temperaturbereich kann durch den Einbau von leistungsstarken PCI- oder PCI-Expresskarten eingeschränkt werden, da die Abwärme dieser Karten berücksichtigt werden muß.

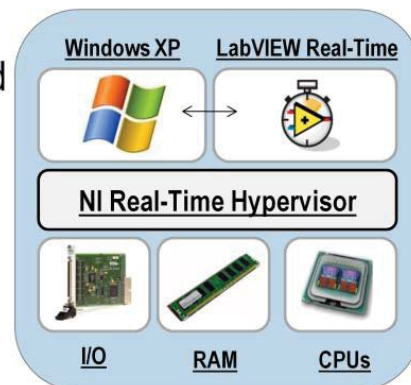
Aufgrund der vielen Anschlußmöglichkeiten sind die vielfältigsten Anwendungen denkbar.

Eine besonders interessante Betriebsart, bietet der Einsatz der NI-Hypervisor Software auf dem NI 3110. Aufgrund der Dual-Core-Technologie ermöglicht die NI Hypervisor Software, dass auf dem ersten Core ein WindowsXP-Betriebssystem läuft und auf dem zweiten Core ein Realtime-Betriebssystem. Damit erzielt man eine integrierte Lösung aus Prozessebene und Leitebene. Während auf dem Windows Teil die Bedien- und Anzeigefunktionalität realisiert wird, übernimmt der Realtime-Teil die Echtzeitaufgaben. Aufgrund der Dual-Core-Technologie laufen hier tatsächlich zwei Betriebssysteme parallel.

Mit dieser Technologie läßt sich der NI 3110 auch als leistungsstarker EtherCAT Master einsetzen.

Real-Time Hypervisor

- Parallele Ausführung von LabVIEW Real-Time und Windows XP auf Multicore-Systemen
- Aufteilung von I/O-Geräten, RAM und CPUs zwischen Betriebssystemen
- Nutzt Virtualisierungstechnologie und Intel-VT



ni.com

NATIONAL
INSTRUMENTS

Die Software NI Real-Time Hypervisor nutzt die Virtualisierungstechnologie, um LabVIEW Real-Time und Windows XP nebeneinander auf einem Controller auszuführen. Mit NI Real-Time Hypervisor sparen Anwender Kosten für Hardware und profitieren von kompakten Systemen, die mehr Funktionalität in einem kleineren Formfaktor vereinen.

Jede technische Anwendung stellt andere, einzigartige Anforderungen. Manche Systeme erfordern präzises Timing und Echtzeitfähigkeit, während andere universelle Betriebssystemfunktionen wie etwa umfangreiche grafische Elemente für die Benutzeroberfläche voraussetzen. Viele anspruchsvolle Anwendungen greifen sogar auf mehr als nur ein Betriebssystem zurück, um die gestellte Aufgabe zu erfüllen.

Bisher bedeutete das, mit mehr als einem Rechner oder Controller zu arbeiten. Die Software NI Real-Time Hypervisor dagegen führt solche Systeme zusammen, indem sowohl LabVIEW Real-Time als auch Windows XP auf einem einzigen Controller ausgeführt werden können. Real-Time Hypervisor ist darüber hinaus speziell dafür konzipiert, den Determinismus von Programmen unter LabVIEW Real-Time zu gewährleisten. Er enthält auch Funktionen für eine einfache Kommunikation zwischen beiden Betriebssystemen.

Wird ein System mit Real-Time Hypervisor eingesetzt, werden I/O-Module und RAM zwischen LabVIEW Real-Time und Windows XP aufgeteilt. Der Real-Time Hypervisor teilt auch die Prozessorkerne unter den Betriebssystemen auf. Das bedeutet, dass jeweils ein Core Windows XP und die restlichen Prozessorkerne (z. B. drei im Fall eines Quad-Core-Prozessors) LabVIEW Real-Time zugewiesen werden.

PXI

- Leistungsfähige Realtime Controller mit Mehrkernertechnologie.
- Dual-Boot-Option (Windows/RT) bei vielen Controllern verfügbar.
- LabVIEW-RT unterstützt Multicore-Architekturen.
- NI-Hypervisor wird auf PXI-8108 und PXI-8110 unterstützt.
- Einige Controller können als EtherCAT-Master fungieren.
- Chassis als 4, 8, 14 und 18-Slot Varianten verfügbar.
- Exzellentes thermisches Design.
- Höchstes Maß an Leistungsfähigkeit und Flexibilität.



ni.com

NATIONAL
INSTRUMENTS

Die PXI-Plattform bietet die leistungsfähigsten und flexibelsten Echtzeit-Zielsysteme. Bei den Controllern reicht die Bandbreite von preiswerten 850MHz Celeron Prozessoren, bis hin zu 2,26GHz Quad-Core-Controllern.

Die Software „LabVIEW-RealTime“ unterstützt Multicorearchitekturen und ermöglicht die Verteilung der Applikation, um ein Höchstmaß an Effizienz zu erzielen.

Das Zusatzwerkzeug „Realtime Execution Trace Toolkit“ unterstützt die Entwicklung mit einer exakten Analyse der Threads und Prozesse auf allen Kernen.

Die Chassis stehen als 4, 8, 14 und 18-Slot Varianten zur Verfügung, wodurch Echtzeitapplikationen mit hohen Kanalzahlen erreicht werden.

Bei den meisten PXI-Realtime Controllern gibt es eine Dual-Boot-Option, so dass sowohl Windows als auch LabVIEW RT installiert sein kann und im BIOS ausgewählt wird, mit welchem Betriebssystem gebootet werden soll.

Desweiteren werden bislang zwei PXI-Controller angeboten (PXI-8108 und PXI-8110) auf denen der NI-Hypervisor installiert werden kann, womit der gleichzeitige Betrieb von WindowsXP und LabVIEW-RT auf verschiedenen Prozessorkernen ermöglicht wird.

Alle RT-Controller, die über zwei Ethernet-Anschlüsse verfügen, können als EtherCAT Master fungieren und die Verbindung zum EtherCAT-Netzwerk herstellen.

Da das Spektrum von verfügbaren PXI-Einsteckkarten mit LabVIEW-RT-Treiber, sowohl von National Instruments als auch von anderen Anbietern, sehr groß ist, sind auf der PXI-Plattform unzählige Echtzeitapplikationen möglich.

Die PXI-Chassis verfügen über ein exzellentes thermisches Design, da es sich hierbei um eine Messtechnik-Plattform handelt.

Compact Fieldpoint / CompactRIO

- Kleine, kompakte, robuste Echtzeitsysteme.
- 4- und 8-Slot Backplanes .
- Compact Fieldpoint für langsame Prozeßgrößen (< 1kHz).
- CompactRIO für Maschinensteuerung, PAC, HIL, etc.
- SCAN-Engine auf CompactRIO erfordert keine FPGA –Programmierung.
- CompactRIO-Controller kann als EtherCAT Master eingesetzt werden.



Compact Fieldpoint



CompactRIO

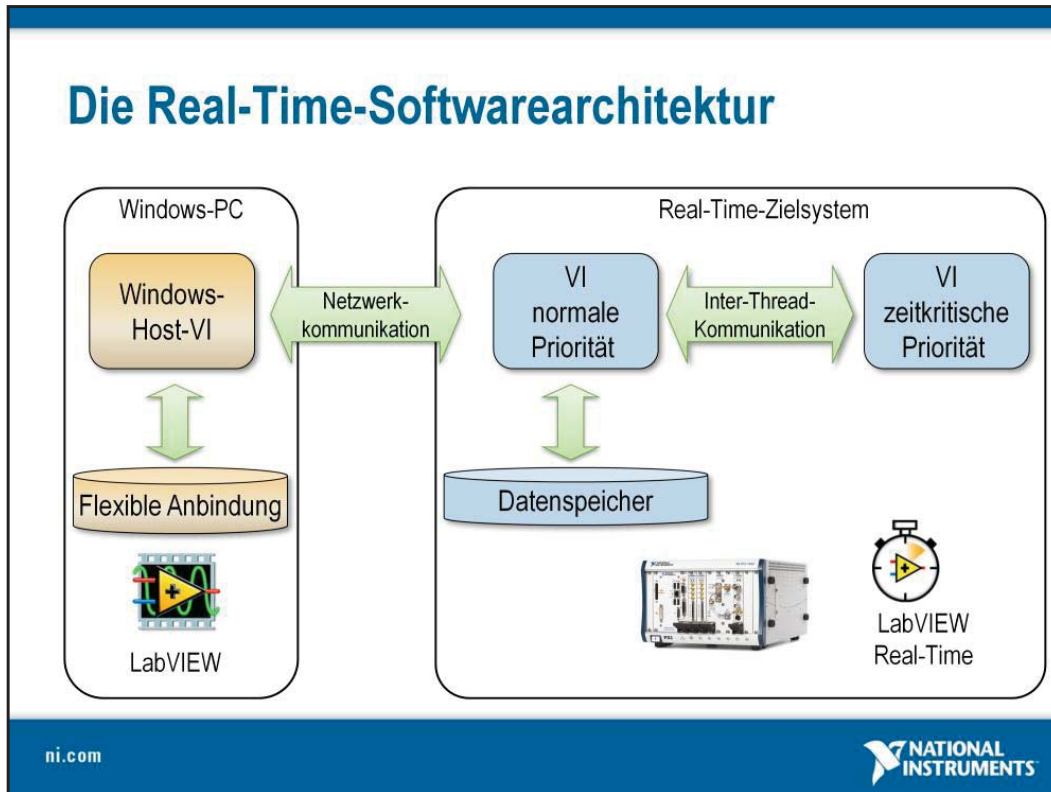
ni.com

NATIONAL
INSTRUMENTS

Compact Fieldpoint und CompactRIO stellen kleine, kompakte und robuste Echtzeitsysteme für LabVIEW-RT dar. Beides sind modulare Systeme, die als 4- oder 8-Slot- Backplane angeboten werden. Das Compact Fieldpoint ist dabei das ältere System, das hauptsächlich zur Erfassung und Regelung von langsamen Prozessgrößen (<1kHz) eingesetzt wird, wie beispielsweise bei einer Ofensteuerung. Das moderne CompactRIO-System erweitert die Möglichkeiten durch den integrierten FPGA. Mit der Softwareunterstützung der SCAN-Engine aus dem LabVIEW-Realtime-Modul, gestaltet sich die Programmierung des CompactRIO-Systems sehr ähnlich der Programmierung des Compact Fieldpoint-Systems. Bei der Programmierung wird ausschließlich auf I/O Variablen zugegriffen und der Anwender braucht sich nicht um den FPGA zu kümmern. Wird eine höhere Leistungsfähigkeit, oder eine besondere Funktionalität benötigt, so bietet die FPGA-Erweiterung im CompactRIO nahezu grenzenlose Möglichkeiten.

Aufgrund der Vielzahl der angebotenen C-Serie-Module ist das CompactRIO-System auch von Anschlußmöglichkeiten deutlich leistungsfähiger als das CompactFieldpoint-System.

Einige der CompactRIO-Controller können als EtherCAT Master eingesetzt werden.



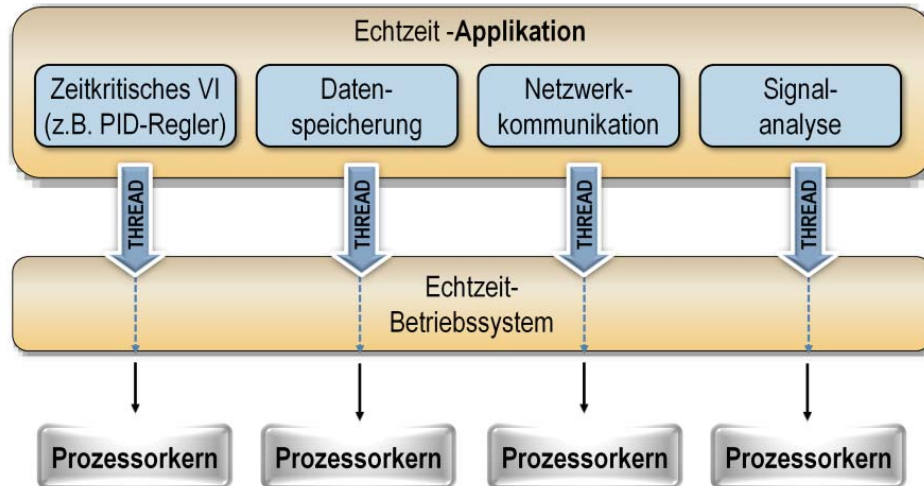
Die Gesamtanwendung ist in zwei Teile aufgeteilt: Host- und Echtzeitanwendung. Die Host-Anwendung enthält die Benutzeroberfläche und wird auf einem Standard-Betriebssystem wie beispielsweise Windows ausgeführt.

Die Echtzeitanwendung wird auf einem echtzeitfähigen Betriebssystem ausgeführt und ist in zwei Abschnitte unterteilt: Einen zeitkritischen Task und einen Task mit normaler Priorität. Diese Tasks sind auf separate VIs aufgeteilt.

Deterministische Anwendungen sind davon abhängig, dass deterministische Tasks zuverlässig jedes mal rechtzeitig abgearbeitet werden. Sie brauchen deshalb dedizierte Prozessorressourcen, um die rechtzeitig Ausführung zu gewährleisten. Die Aufteilung von Tasks stellt auch sicher, dass jeder Task die Prozessorressourcen bekommt, die er benötigt.

Sämtlicher Code, der deterministisch ausgeführt werden muss, wird in einem VI mit zeitkritischer Priorität platziert. Der restliche Code wird in einem VI mit normaler Priorität ausgeführt. In den meisten Anwendungen führt das VI mit zeitkritischer Priorität alle Steuer- und Regelaufgaben und/oder Sicherheitsüberwachungen aus und das VI mit normaler Priorität übernimmt die Netzwerkkommunikation zum Host und die Datenprotokollierung. Die Kommunikation zwischen den VIs mit normaler und zeitkritischer Priorität wird als „Inter-Thread-Kommunikation“ bezeichnet und kann über Umgebungsvariablen mit integriertem Real-Time FIFO realisiert werden. Die Kommunikation zwischen der Host- und Echtzeitanwendungen findet über das Netzwerk statt und kann mit Umgebungsvariablen oder dem TCP/IP-Protokoll implementiert werden.

Effektives Programmieren mit LabVIEW Real-Time und Multicore-Systemen



ni.com

NATIONAL INSTRUMENTS

Bisher wurde Multitasking bei Echtzeitapplikationen wenig verwendet. Um aber eine Echtzeitapplikationen auf einem Multicore-System effektiver zu machen, müssen verschiedene Tasks wie beispielsweise PID-Regler, Datenspeicherung, Netzwerkkommunikation und Signalanalyse auf verschiedene Threads aufgeteilt werden. Dies wird ermöglicht, wenn die Tasks in voneinander unabhängigen VIs oder Schleifen parallel abgearbeitet werden.

Es besteht auch die Möglichkeit, einen bestimmten Task wie den zeitkritischen PID-Regler dezidiert einem Prozessorkern zuzuweisen. Dies wird über die Implementierung im Code der Echtzeitapplikation erreicht.

FPGA-Einsteckkarten für den Standard-PC

- Einfache Integration von harter Echtzeit in eine Windows Umgebung möglich.
- Als PCI und PCIe verfügbar
- Xilinx FPGAs – Virtex2 und Virtex5
- Optional mit 8 Analogen Ein- und Ausgängen (simultan)
- Erfassungsraten bis 750kS/s
- Ausgaberraten bis 1MS/s
- 96 Digital I/O Kanäle bis zu 40MHz
- Signalkonditionierung über NI 9151 möglich
- Programmierbar mit LabVIEW FPGA –Modul
- Einbindung von VHDL-IP über HDL Schnittstelle möglich.



ni.com

 NATIONAL
INSTRUMENTS

Mit den FPGA-Einsteckkarten, die als PCI- oder PCI-Express-Variante zur Verfügung stehen, ist eine einfache Integration von harter Echtzeit in die komfortable Windows-Umgebung möglich. Es können Applikationen entstehen, bei denen Windows die Bedien- und Anzeigefunktionalität übernimmt und von weiteren Einsteckkarten Daten erfasst, während die eingesteckte FPGA-Karte Echtzeitanforderungen, wie bspw. eine Regelung ausführt.

Als FPGA setzt National Instruments die Virtex2 und Virtex5 Familie von Xilinx ein. Dabei werden rein digitale Karten angeboten, oder Karten, die zusätzlich über A/D bzw. D/A Wandler verfügen. Die maximale Erfassungsrate beträgt 750kS/s und die maximale Ausgaberrate 1MS/s. Aufgrund der FPGA-Technologie können alle Kanäle simultan betrieben werden, oder auch alle einen individuellen Takt erhalten. Um eine direkte Sensoranbindung, eine Pegelwandlung oder eine Isolation zu ermöglichen, kann das Erweiterungschassis NI-9151 vor die FPGA-Einsteckkarte geschaltet werden. Je nach eingesetzter FPGA-Einsteckkarte, können bis zu vier Erweiterungschassis mit der FPGA-Karte verbunden werden.

Die Programmierung dieser FPGA-Karten erfolgt über das LabVIEW-FPGA-Modul auf dem Windows-PC unter der LabVIEW-Entwicklungsumgebung. Das LabVIEW FPGA-Modul ist offen gehalten, so dass auch bereits existierender VHDL-IP Code über eine HDL-Schnittstelle eingebunden werden kann.

FPGA-Einsteckkarten für PXI

- Virtex5 LX85 und Virtex5 LX110 verfügbar
- Sonst gleiches Spektrum wie bei den PCI, bzw. PCIe Einsteckkarten
- Derzeit keine PXIe-Karten als R-Serie Karten im Angebot



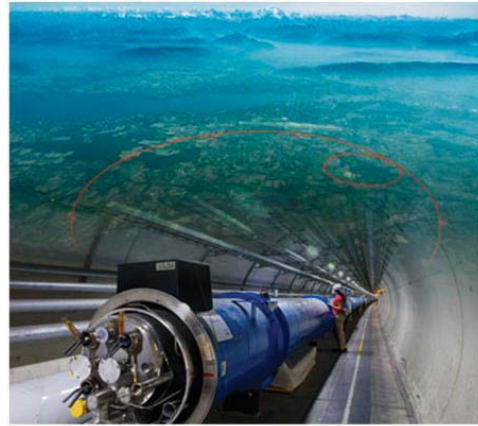
ni.com

 NATIONAL
INSTRUMENTS

Für die PXI-Plattform werden die gleichen Karten angeboten wie für die Standard-PC-Plattform. Darüberhinaus gibt es zwei Ausführungen, die es ausschließlich in der PXI-Ausführung gibt: Mit dem Virtex5 LX85 und dem Virtex5 LX110 werden die beiden größten, bei National Instruments verwendeten FPGA's, nur als PXI-Karte angeboten. Während es für die PC-Plattform bereits PCIe-Karten gibt, werden auf der PXI-Plattform noch keine R-Serien Karten als PXIe-Karten angeboten.

LHC (Teilchenbeschleuniger) am CERN

- **Die Aufgabe von NI-Komponenten:**
Zuverlässige und präzise Echtzeitmessung und -steuerung der Position von Hauptkomponenten zur Absorption energiegeladener Teilchen aus dem nominalen Kern des Strahls im leistungsstärksten Teilchenbeschleuniger der Welt
- Einsatz von LabVIEW Real-Time/FPGA und NI SoftMotion mit rekonfigurierbarer I/O-Hardware der R-Serie von NI für PXI zur Entwicklung eines FPGA-basierten Motorsteuerungssystems, das in der Lage ist, fehlgeleitete oder instabile Teilchenstrahlen abzufangen



ni.com

NATIONAL
INSTRUMENTS

Der Large Hadron Collider (LHC), der einen Umfang von 27 km hat und 150 m unter der Erde liegt, ist in der Lage, Teilchenstrahlen frontal kollidieren zu lassen, die sich fast mit Lichtgeschwindigkeit bewegen.

Die Aufgabe von NI-Komponenten

Zuverlässige und präzise Echtzeitmessung und -steuerung der Position von Hauptkomponenten zur Absorption energiegeladener Teilchen aus dem nominalen Kern des Strahls im leistungsstärksten Teilchenbeschleuniger der Welt

Die Lösung

Einsatz von LabVIEW, dem LabVIEW Real-Time Module, dem LabVIEW FPGA Module und der Software NI SoftMotion mit rekonfigurierbarer I/O-Hardware der R-Serie von NI für PXI zur Entwicklung eines FPGA-basierten Motorsteuerungssystems, das in der Lage ist, fehlgeleitete oder instabile Teilchenstrahlen abzufangen

"Wir haben uns für eine Plattform mit LabVIEW und PXI entschieden, da sie kleiner, robuster und kostengünstiger ist als das traditionelle Modell mit VME und SPSen."

CompactRIO



Extreme Robustheit

- Temperaturbereich von -40 bis 70 °C
- 50 g Stoß-, 5 g Vibrationsfestigkeit

Geringe Leistungsaufnahme

- Von 9 - 35 VDC-Strom, 7-10 W

- **Rekonfigurierbarer FPGA** für Hochgeschwindigkeits-Timing, -Triggerung und -Regelung der I/O-Kanäle
- **I/O-Module** mit integrierter Signalkonditionierung für beliebige Sensoren/Aktoren
- **Real-Time-Prozessor** für zuverlässiges Messen, Analysieren, Anbinden und Steuern

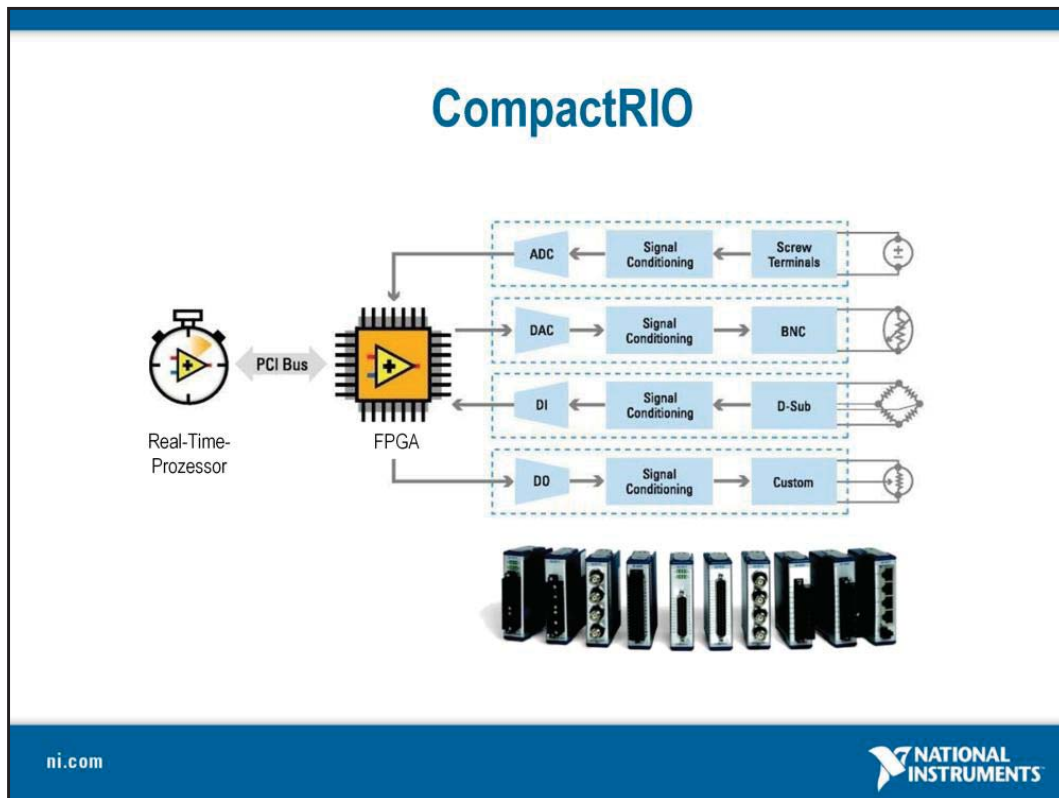
ni.com



CompactRIO ist eine extrem robuste Produktfamilie, die in vielen Anwendungen zum Einsatz kommt, wo hohe Anforderungen an die Zuverlässigkeit gestellt werden. Man findet CompactRIO in vielen Steuerungen und Regelungen aber auch im Bereich Prototyping und HIL. Damit wird CompactRIO sowohl im Automatisierungsbereich als auch in der Produktentwicklung eingesetzt.

Die CompactRIO Architektur besteht aus einem Realtime Controller und einem FPGA in der Backplane. Der Realtime Controller steht bis zu einer Leistungsklasse mit PowerPC und 800MHz zur Verfügung. Er übernimmt aufwendige Fließkommaberechnungen, online Datenauswertung und die Datenkommunikation mit dem HostPC auf der einen und dem FPGA auf der anderen Seite.

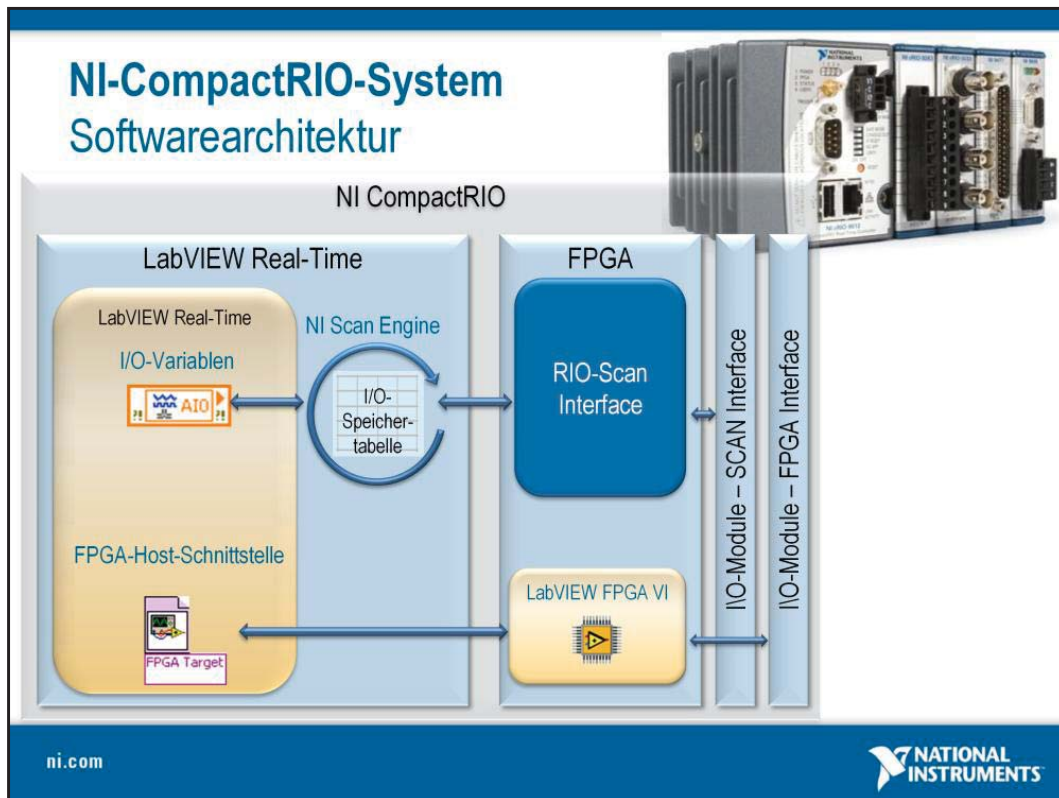
Die Leistungsfähigkeit der FPGAs in der Backplane reicht von Xilinx Spartan über Virtex 2 (1 und 3 Millionen Gatter) bis zur Virtex5 Serie. Die Verbindung zwischen Realtime Controller und FPGA ist ein PCI-Bus, der aufgrund von DMA Unterstützung in LabVIEW-RT hohe Datenraten ermöglicht.



Die Anbindung an die Außenwelt geschieht über Module der C-Serie. Hier stehen derzeit ca. 80 Module zur Verfügung, die eine Vielzahl von Funktionen abdecken. Es gibt die klassischen Messtechnischen Module für die unterschiedlichsten Sensoren, es gibt Kommunikationsmodule wie CAN, Profibus, GPRS oder WLAN, es gibt Module zum Betrieb von Motoren und es gibt einige Sondermodule, wie bspw. Speichermodule für SD-Karten.

Die Verbindung dieser C-Serien Module mit dem FPGA erfolgt über eine serielle SPI-Schnittstelle. Die Verbindung zwischen FPGA und Real-Time-Controller wird durch einen PCI-Bus realisiert.

Aufgrund dieser Architektur, können bspw. Regler direkt im FPGA implementiert werden, ohne dass der Real-Time-Controller beteiligt ist. Desweiteren ermöglicht die FPGA-Architektur, dass beliebige Ein- und Ausgangskanäle mit einem gemeinsamen Takt synchron laufen, oder auch jeder Kanal einen eigenen Takt erhält. Diese Freiheitsgrade bietet nur eine FPGA-Architektur.



Das LabVIEW Real-Time Module ermöglicht mit dem CompactRIO Scan Mode über I/O-Variablen den direkten Zugriff auf Module der C-Serie und ihre Kanäle. Der CompactRIO Scan Mode wird durch zwei Technologien ermöglicht: NI Scan Engine und RIO Scan Interface. Bei letzterem handelt es sich um ein Set von FPGA-IP (Intellectual Property) von National Instruments, das auf den CompactRIO-FPGA heruntergeladen wird und für Erkennung, Timing, Synchronisation und Kommunikation von I/O-Modulen verantwortlich ist. Das RIO Scan Interface führt eine hardwaregetaktete Scan-Schleife aus, welche die physikalischen I/O-Werte aktualisiert. Zwei DMA-Kanäle werden für den Transport von I/O-Daten zwischen FPGA und Echtzeitbetriebssystem verwendet. Mit dem Scan Mode können Abtastraten bis zu 1 kHz erzielt werden. Dabei ist es nicht nötig, den FPGA des CompactRIO-Systems zu programmieren.

Über das LabVIEW FPGA Module kann der integrierte FPGA direkt programmiert werden. Das LabVIEW-FPGA-VI wird nach der Kompilierung als Bitfile auf dem FPGA ausgeführt. Mit dieser Technologie lassen sich anwenderdefinierte Triggerung, hardwarebasierte Analysen und Signalverarbeitung, Regelungen im 100-kHz-Bereich oder Hochgeschwindigkeits-Analog-Streaming implementieren.

Die Kommunikationen zwischen dem Real-Time-Controller und dem FPGA wird über eine FPGA-Host-Schnittstelle ermöglicht.

Wird der LabVIEW-FPGA-Modus auf einem oder mehreren Modulen eingesetzt, wird die Logik des CompactRIO Scan Mode, genannt RIO Scan Interface, mit dem LabVIEW-FPGA-VI in eine einzelne FPGA-Anwendung kompiliert. Wenn kein Modul für die Verwendung des Scan-Modus konfiguriert wird, ist die RIO Scan Interface nicht in der Kompilation integriert.

Single-Board RIO



Model	Processor Speed (MHz)	Memory (DRAM)	Nonvolatile Storage	FPGA Size (Gates)	3.3 V DIO	AI	AO	24 V DI/DO Lines
sbRIO-9601	266	64 MB	128 MB	1M	110	0	0	0
sbRIO-9602	400	128 MB	256 MB	2M	110	0	0	0
sbRIO-9611	266	64 MB	128 MB	1M	110	32	0	0
sbRIO-9612	400	128 MB	256 MB	2M	110	32	0	0
sbRIO-9631	266	64 MB	128 MB	1M	110	32	4	0
sbRIO-9632	400	128 MB	256 MB	2M	110	32	4	0
sbRIO-9641	266	64 MB	128 MB	1M	110	32	4	32/32
sbRIO-9642	400	128 MB	256 MB	2M	110	32	4	32/32

Ab 849 Euro

ni.com

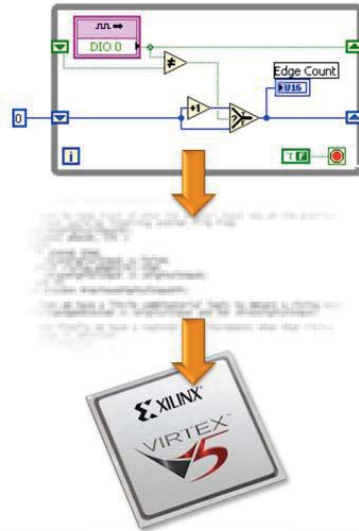
 NATIONAL INSTRUMENTS

Die Single-Board RIO Architektur bietet eine kostengünstige Lösung der CompactRIO-Architektur für OEM-Anwendungen.

Auf der Platine befinden sich der Realtime Prozessor, das FPGA und verschiedene I/O Bausteine. Der Temperaturbereich dieser Einplatinenlösung liegt bei -20°C bis +55°C. Die Versorgungsspannung ist von 19 bis 30VDC spezifiziert. Zur Einbindung externer Geräte steht ein RS-232-Anschluß zur Verfügung. Die Kommunikationsschnittstelle für die Programmierung ist ein Ethernetport. Die Echtzeituhr auf der Platine ist batteriegepuffert. Es stehen verschiedene Varianten mit analogen Eingängen bis zu 250KS/s zur Verfügung. Da diese Platine in eine Gesamtlösung integriert wird, verfügt Single-Board RIO allein über keinerlei Zertifikate, wie beispielsweise CE oder UL.

Wie funktioniert LabVIEW FPGA?

1. Die gleiche grafische Programmierung wie für Windows-Systeme
2. Aus dem LabVIEW-VI wird VHDL-Code generiert
3. Der VHDL-Code wird mittels integrierter Xilinx-Tools kompiliert
4. Anschließend wird ein ausführbares Bitfile erzeugt und auf den FPGA übertragen



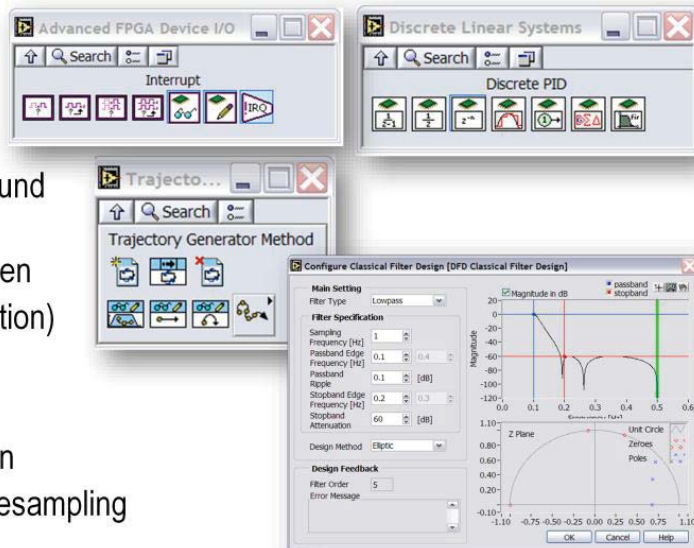
ni.com

 NATIONAL
INSTRUMENTS

Das LabVIEW FPGA Module erzeugt aus dem grafischen Code mittels integrierter Toolchain von Xilinx textbasierten VHDL-Code. Anschließend wird der Code kompiliert und das daraus resultierende so genannte Bitfile auf den FPGA übertragen und zur Ausführung gebracht.

Funktionsumfang von LabVIEW FPGA

- Input/Output
- Analoge Regelung
- Diskrete Logik
- Timing, Triggerung und Synchronisierung
- Komparatorfunktionen
- Mathematik (Saturation)
- Datentransfer
- SoftMotion
- Digitales Filterdesign
- FFT, Fenster und Resampling

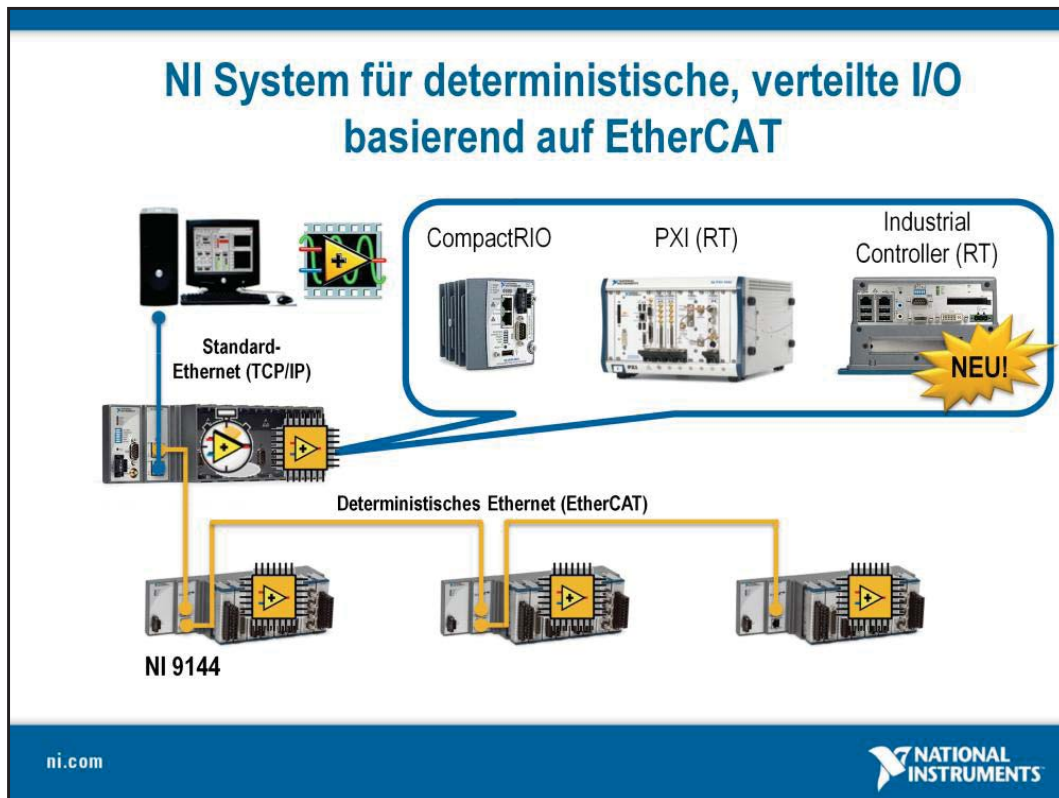


ni.com

NATIONAL
INSTRUMENTS

Das NI LabVIEW FPGA Module bietet eine einfache Möglichkeit, FPGAs für automatisierte Abläufe anwenderdefiniert zu programmieren.

Darüber hinaus stehen eine Vielzahl unterschiedlicher Funktionen und Werkzeuge für Steuer-, Regel- und Verarbeitungsaufgaben bereit, die bei der Entwicklung und Markteinführung neuer Produkte schneller zum Ziel führen. Die meisten Funktionen befinden sich unmittelbar in der LabVIEW-FPGA-Palette, wie beispielsweise I/O-Knoten, diskrete PID für analoge Regelung, digitale und numerische Komparatoren und vieles mehr. Erweiterte Funktionen für Motorregelung und digitales Filterdesign werden mit den Add-ons NI SoftMotion Development Module und dem NI Digital Filter Design Toolkit installiert.



Seit dem 2008 bietet National Instruments auch einen Treiber für die Integration von EtherCAT-Geräten in NI LabVIEW. Wie kann nun ein solches deterministisches, dezentrales I/O System mit EtherCAT und NI LabVIEW aussehen? Zunächst wird ein Host Computer zur Programmierung über Standard Ethernet, beispielsweise an einen CompactRIO-Echtzeit-Controller mit zwei Ethernet-Ports angeschlossen (derzeit cRIO Integrated Controller 9074 und cRIO Controller 9022 sowie 9024). Der zweite Port des Controllers kann als EtherCAT-Master konfiguriert werden, um mehrere NI 9144 CompactRIO Expansion Chassis anzusprechen. Das NI 9144 Expansion Chassis ist, wie der Name schon sagt, eine I/O-Erweiterung für CompactRIO-Systeme und beinhaltet einen FPGA der mittels LabVIEW FPGA frei programmiert werden kann. Damit verfügt National Instruments über den weltweit ersten und derzeit einzigen EtherCAT-Slave der einen FPGA für leistungsstarke Vorverarbeitung oder Regelung direkt auf dem Gerät bereitstellt. In gleicher Weise wie das 9144 können auch EtherCAT-Slave-Produkte von Drittherstellern in NI LabVIEW integriert werden. Um ein EtherCAT Netzwerk über ein Real-Time-PXI-System zu realisieren, wird eine zusätzliche Ethernetschnittstellenkarte benötigt (derzeit PXI-8231 und 8232).

Seit 2009 verfügt National Instruments auch über einen Industrial Controller, der mittels Virtualisierungs-Technologie sowohl mit einem Windows-, als auch mit einem Echtzeit-OS zur gleichen Zeit betrieben werden kann. Dieser Controller sowie die PXI Controller 8108 und 8110 (Quad Core) ermöglichen es daher, EtherCAT-Netzwerk ohne einen zusätzlichen Host Computer zu erstellen, da Echtzeit- und Nicht-Echtzeitteil in einem Gerät implementiert sind.

Des Weiteren steht unter ni.com/german/webcasts der Webcast „EtherCAT – Echtzeit-Ethernet-Integration in NI LabVIEW“ zur Verfügung, in dem der Konfigurationsprozess und die Programmierung unter NI LabVIEW demonstriert wird.

Warum ist das Konzept von verteilter Wertschöpfung mit "Open Source" so erfolgreich?

Carsten Emde

Open Source Automation Development Lab

(OSADL) eG



Studiengruppe für Elektronische Instrumentierung
Frühjahrstagung 2010, 15.- 17.3., DESY, Hamburg



Was ist „Open Innovation“?

Gemeinsame Forschungs- und Entwicklungstätigkeit über Unternehmens- und Institutionsgrenzen hinweg

- Ziel teilnehmender Unternehmen und Institutionen:
Vernetzte Wertschöpfung
- Zugrundeliegendes Konzept:
Offene Wissensökonomie
- Organisationsform:
Collaborative Environments



Studiengruppe für Elektronische Instrumentierung
Frühjahrstagung 2010, 15.- 17.3., DESY, Hamburg



Welche möglichen Vorteile bietet Open Innovation?

Anwender und Lieferant

- Standardisierung von Hardware- und Software-Schnittstellen
- Größere Wissens- und Erfahrungsbasis
- Vermeidung von Parallelentwicklung
- Verkürzung von Entwicklungszeiten

Anwender

- Beteiligung am Innovationsprozess

Lieferant

- Zufriedene Anwender

Welche möglichen Vorteile bietet Open Innovation?

Anwender und Lieferant

- Standardisierung von Hardware- und Software-Schnittstellen
- Größere Wissens- und Erfahrungsbasis
- Vermeidung von Parallelentwicklung
- Verkürzung von Entwicklungszeiten

Anwender

- Beteiligung am Innovationsprozess

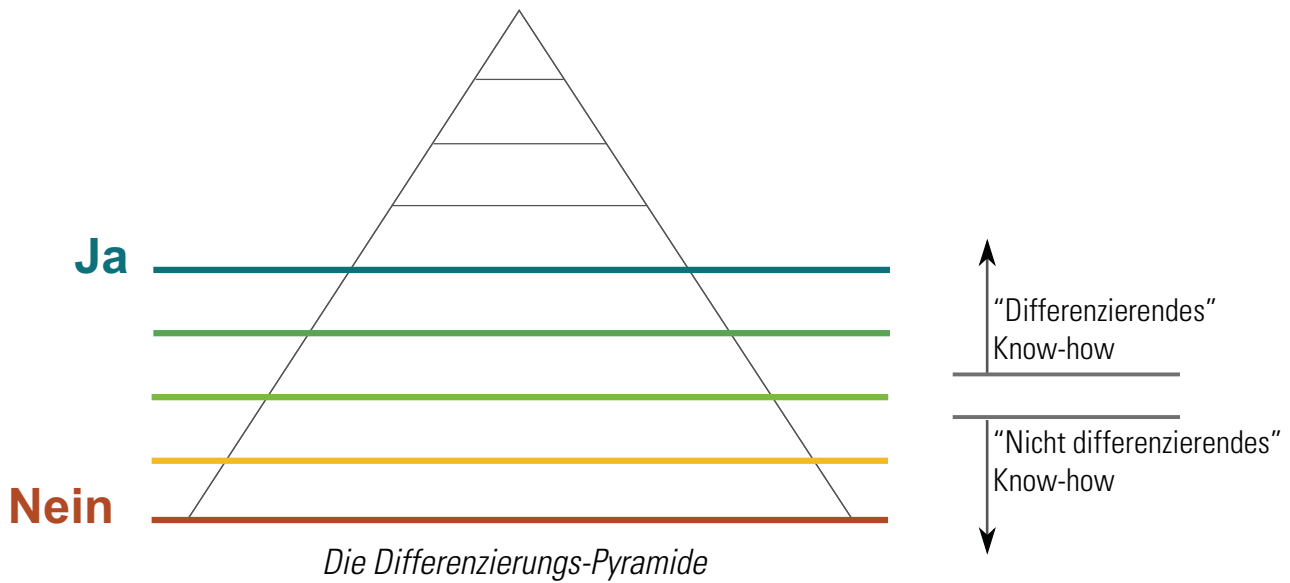
Lieferant

- Zufriedene Anwender

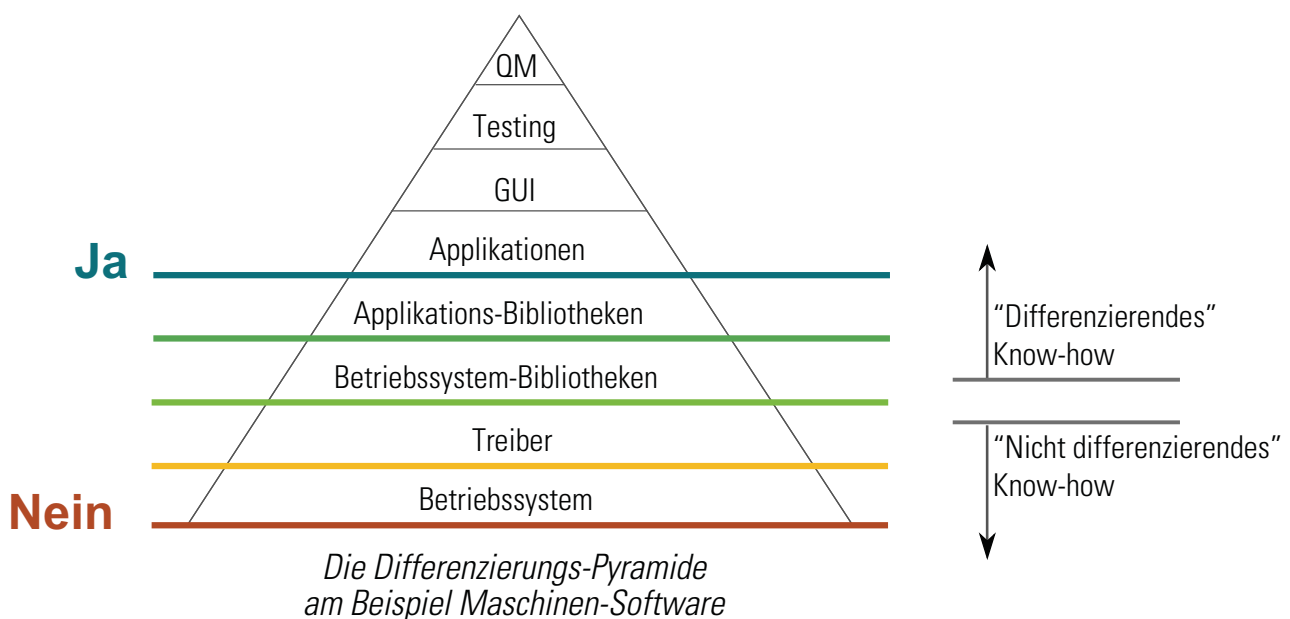
Kostensparnis



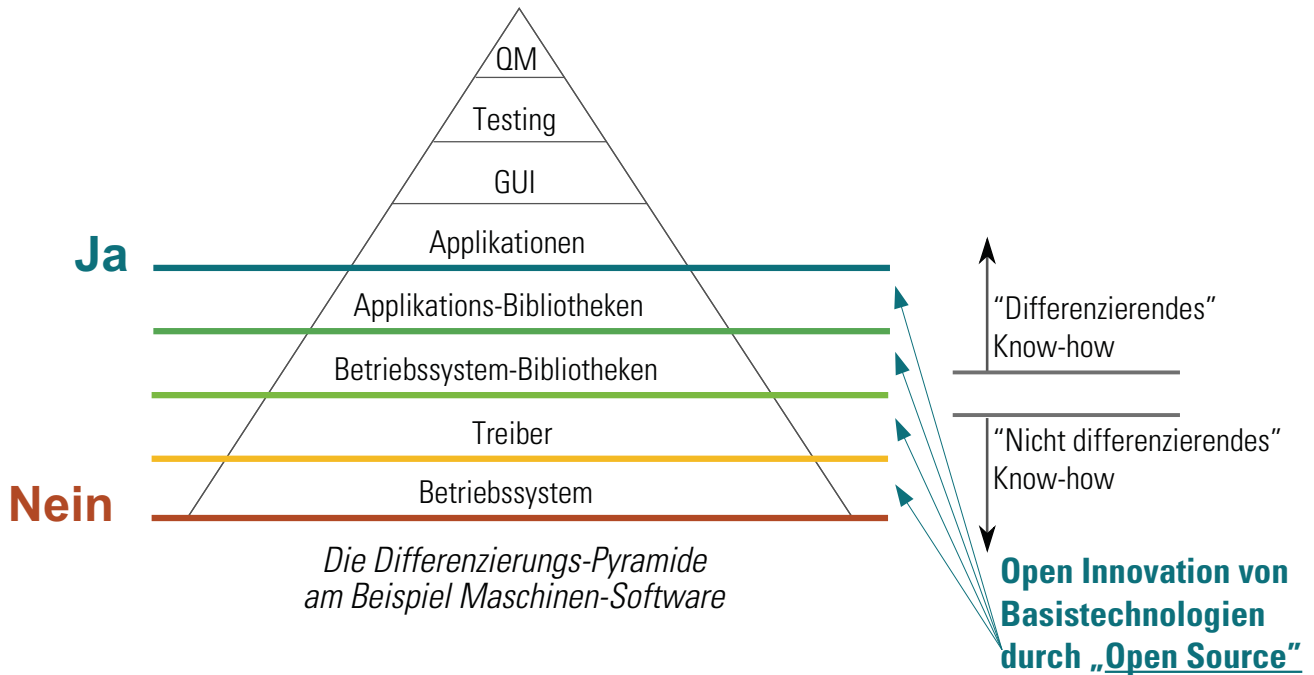
Ist Open Innovation für mein Unternehmen geeignet?



Ist Open Innovation für mein Unternehmen geeignet?



Ist Open Innovation für mein Unternehmen geeignet?



Was ist Open-Source-Software?

„Open Source“ ist eine Software-Nutzungs-Lizenz.

Das Regelwerk von Open Source-Software:

Rechte: Software darf uneingeschränkt ...

- benutzt werden
- **analysiert werden***
- weitergegeben werden (Verpflichtung muss beachtet werden)
- **verändert werden***

Verpflichtung:

- bei Weitergabe müssen die Rechte vollständig erhalten bleiben

Was ist Open-Source-Software?

„Open Source“ ist eine Software-Nutzungs-Lizenz.

Das Regelwerk von Open Source-Software:

Rechte: Software darf uneingeschränkt ...

- benutzt werden
- **analysiert werden***
- weitergegeben werden (Verpflichtung muss beachtet werden)
- **verändert werden*** ***setzt Quellcode voraus**

Verpflichtung:

- bei Weitergabe müssen die Rechte vollständig erhalten bleiben

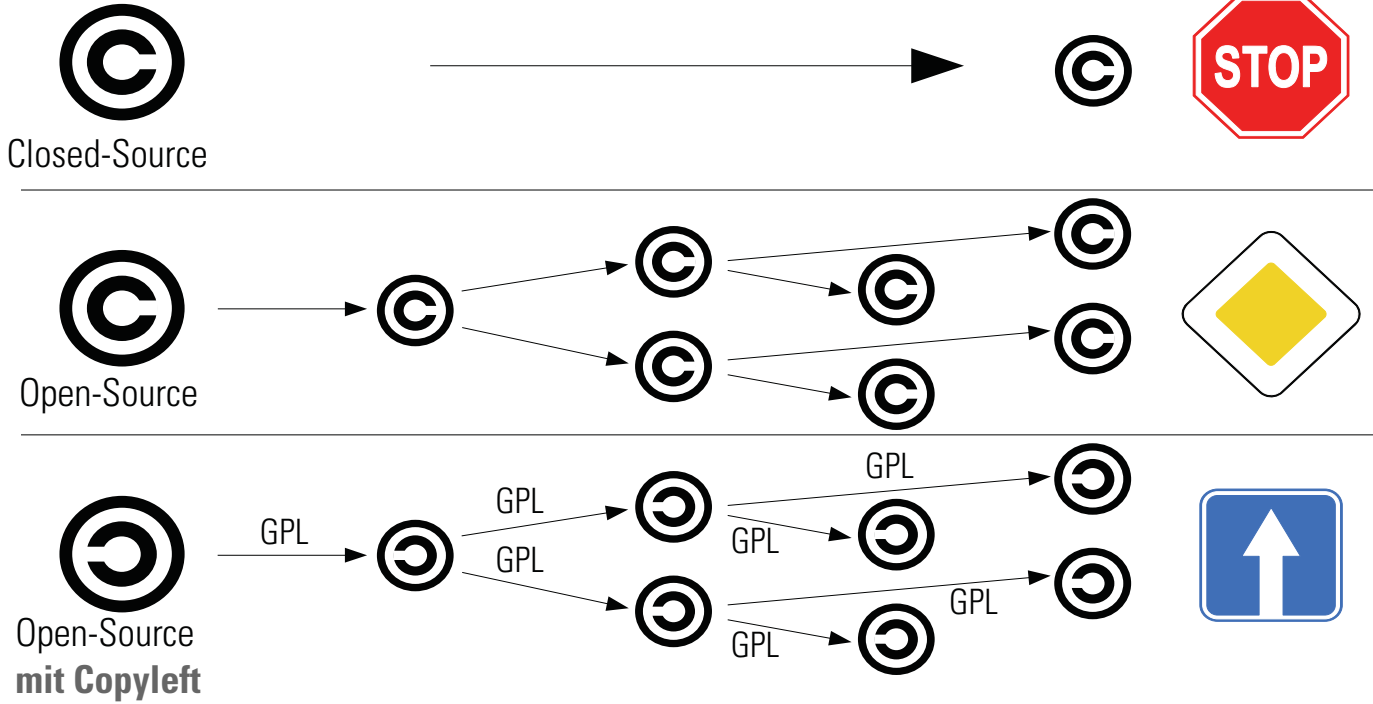
Was ist Free Software?

„Free Software“ ist – zumindestens juristisch – identisch mit „Open Source“-Software.

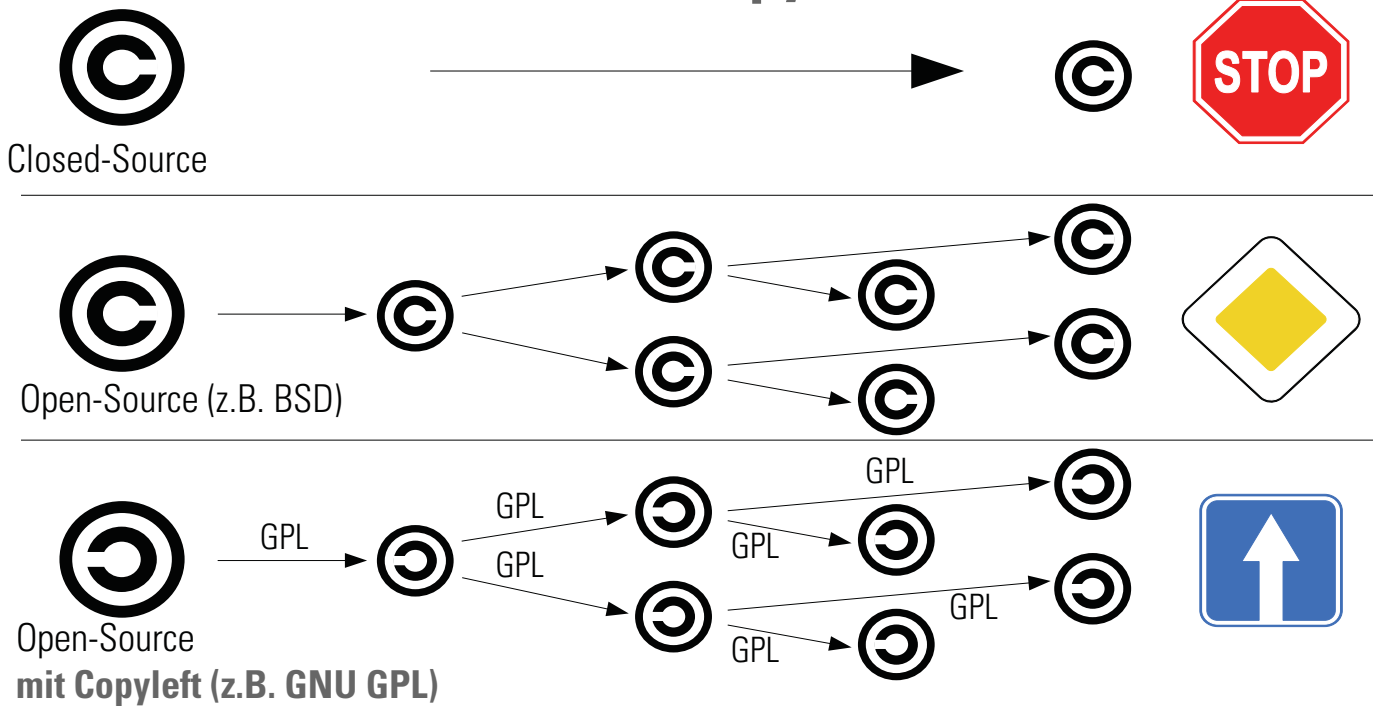
Daher wird auch der Begriff “Free and Open Source Software” (FOSS) verwendet.

Ursprünglich stammen die beiden Begriffe jedoch aus sehr unterschiedlichen politischen Richtungen.

Was ist "Copyleft"?



Was ist "Copyleft"?



Was ist die GPL?

„GPL“ oder „GNU GPL“ steht für „GNU General Public License“. Die GPL wurde von Richard Stallman begründet und weiterentwickelt.

GPLv1: Januar 1989 von Richard Stallman

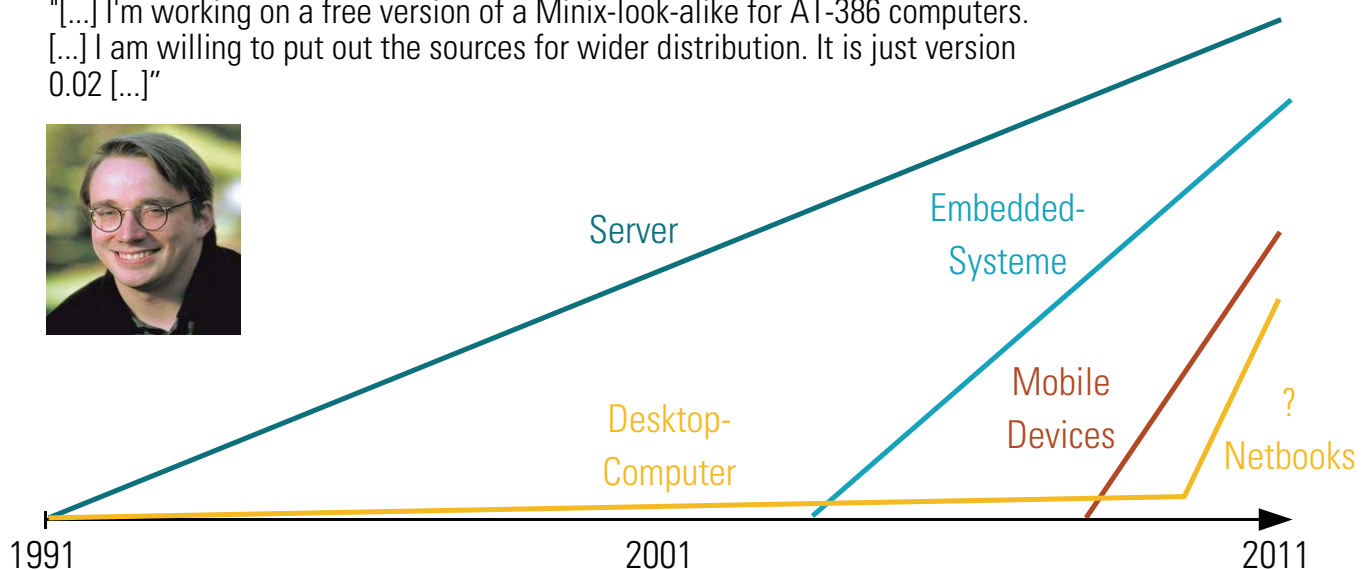
GPLv2: Juni 1991 von Richard Stallman

GPLv3: Juni 2007 von Richard Stallman, Rechtsberatung von Eben Moglen und dem Software Freedom Law Center

Beispiel für erfolgreiches GPL-Projekt (1)

Linus Torvalds, October 1991:

"[...] I'm working on a free version of a Minix-look-alike for AT-386 computers.
[...] I am willing to put out the sources for wider distribution. It is just version
0.02 [...]"



Beispiel für erfolgreiches GPL-Projekt (2)

Linus Torvalds, 1997:

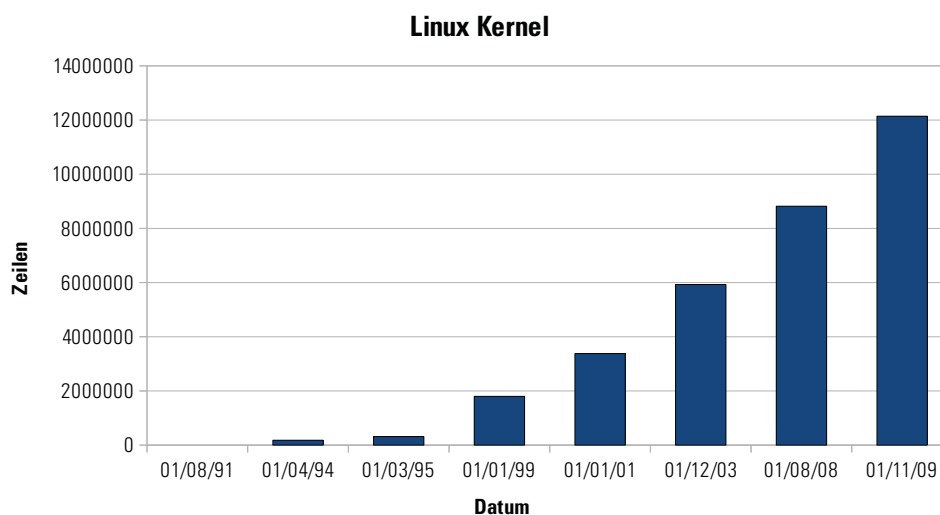
"Making Linux GPL'd was definitely the best thing I ever did"

Datum	Linux-Version	Code-Zeilen
August 1991	<i>Beginn der Entwicklung</i>	
März 1994	1.0	176.250
März 1995	1.2	310.950
Januar 1999	2.2	1.800.847
Januar 2001	2.4	3.377.902
Dezember 2003	2.6	5.929.913
August 2008	2.6.26.3-rt3	8.817.595
November 2009	2.6.31.4-rt14	12.139.205

Beispiel für erfolgreiches GPL-Projekt (3)

Linus Torvalds, 1997:

"Making Linux GPL'd was definitely the best thing I ever did"



GPLv2 und Informationspflichten (Weitergabe von unmodifizierter Software)

1. You may copy and distribute verbatim copies of the Program's source code as you receive it, in any medium, provided that you conspicuously and appropriately publish on each copy an appropriate copyright notice and disclaimer of warranty; keep intact all the notices that refer to this License and to the absence of any warranty; and give any other recipients of the Program a copy of this License along with the Program.

GPLv3 und Informationspflichten (Weitergabe von unmodifizierter Software)

You may convey verbatim copies of the Program's source code as you receive it, in any medium, provided that you conspicuously and appropriately publish on each copy an appropriate copyright notice; keep intact all notices stating that this License and any non-permissive terms added in accord with section 7 apply to the code; keep intact all notices of the absence of any warranty; and give all recipients a copy of this License along with the Program.

You may charge any price or no price for each copy that you convey, and you may offer support or warranty protection for a fee.

GPLv2 und Informationspflichten (Weitergabe von modifizierter Software)

a) You must cause the modified files to carry prominent notices stating that you changed the files and the date of any change.

b) ...

c) If the modified program normally reads commands interactively when run, you must cause it, when started running for such interactive use in the most ordinary way, to print or display an announcement including an appropriate copyright notice and a notice that there is no warranty (or else, saying that you provide a warranty) and that users may redistribute the program under these conditions, and telling the user how to view a copy of this License. (Exception: if the Program itself is interactive but does not normally print such an announcement, your work based on the Program is not required to print an announcement.)

GPLv3 und Informationspflichten (Weitergabe von modifizierter Software)

a) The work must carry prominent notices stating that you modified it, and giving a relevant date.

b) The work must carry prominent notices stating that it is released under this License and any conditions added under section 7. This requirement modifies the requirement in section 4 to "keep intact all notices".

c) ...

d) If the work has interactive user interfaces, each must display Appropriate Legal Notices; however, if the Program has interactive interfaces that do not display Appropriate Legal Notices, your work need not make them do so.

GPL und Informationspflichten (Empfehlung für die Praxis)

- **Nicht-interaktives Programm**

- Hinweis im Handbuch
- GPL im Anhang zum Handbuch

- **Interaktives Programm**

- Hinweis im Handbuch
- Hinweis in "About-Box"
- GPL im Anhang zum Handbuch

GPLv2 und Offenlegung von Programmquellen

3. You may copy and distribute the Program (or a work based on it, under Section 2) in object code or executable form under the terms of Sections 1 and 2 above provided that you also do one of the following:

- a) Accompany it with the complete corresponding machine-readable source code, which must be distributed under the terms of Sections 1 and 2 above on a medium customarily used for software interchange; or,
- b) Accompany it with a written offer, valid for at least three years, to give any third party, for a charge no more than your cost of physically performing source distribution, a complete machine-readable copy of the corresponding source code, to be distributed under the terms of Sections 1 and 2 above on a medium customarily used for software interchange [..]

GPLv3 und Offenlegung von Programmquellen (1)

You may convey a covered work in object code form under the terms of sections 4 and 5, provided that you also convey the machine-readable Corresponding Source under the terms of this License, in one of these ways:

a) Convey the object code in, or embodied in, a physical product (including a physical distribution medium), accompanied by the Corresponding Source fixed on a durable physical medium customarily used for software interchange.

GPLv3 und Offenlegung von Programmquellen (2)

b) Convey the object code in, or embodied in, a physical product (including a physical distribution medium), accompanied by a written offer, valid for at least three years and valid for as long as you offer spare parts or customer support for that product model, to give anyone who possesses the object code either (1) a copy of the Corresponding Source for all the software in the product that is covered by this License, on a durable physical medium customarily used for software interchange, for a price no more than your reasonable cost of physically performing this conveying of source, or (2) access to copy the Corresponding Source from a network server at no charge.

GPL und Offenlegung von Programmquellen (Empfehlung für die Praxis)

- **Option 1** "Mit jedem Gerät mitliefern"
 - Einfach
 - Sicher
 - Evtl. technisch nicht machbar
 - Empfohlen (wenn möglich)
- **Option 2** "Allgemein verfügbar machen"
 - 3 Jahre lang (GPLv2)
 - 3 Jahre + Support-Dauer (GPLv3)
 - Relativ aufwändig
 - Nur empfohlen, wenn Option 1 nicht möglich

GPL und Ableitung (1)

Was bedeutet Ableitung?

Dieser Begriff aus dem Copyright bezieht sich darauf, inwieweit ein Werk charakteristische Elemente eines anderen Werks beinhaltet. Ist dies in signifikantem Maße der Fall, handelt es sich um ein „abgeleitetes Werk“, und es muss das Copyright des ursprünglichen Autors berücksichtigt werden. Anderenfalls ist dies nicht erforderlich.

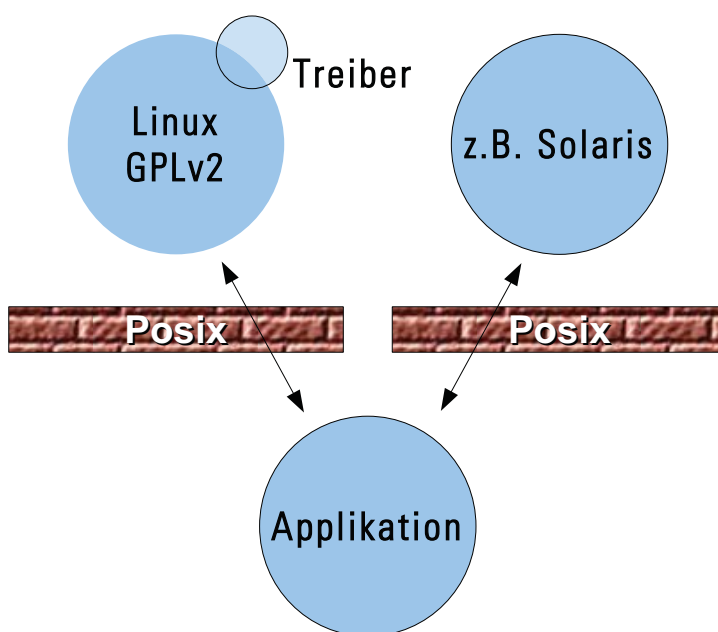
GPL und Ableitung (2)

Was bedeutet Ableitung im Zusammenhang mit der GPL?

Basiert ein Projekt in signifikanter und exklusiver Weise auf einer GPL-lizenzierten Software, so muss das Projekt ebenfalls unter der GPL lizenziert werden, d.h. es sind die mit der GPL verbundenen Informations-, Offenlegungs- und Lizenzierungspflichten zu beachten.

Ist dies nicht der Fall, so kann das Projekt nach Wahl des Autors lizenziert werden.

GPL und Ableitung (3)



Treiber:

Gilt als „abgeleitet“, da individuelle Referenzierung des Kernels. Läuft im gleichen Speicherbereich („System-Space“).

Applikation mit POSIX-Schnittstelle:

Gilt nicht als abgeleitet, da unabhängig vom Kernel. Läuft in einem anderen Speicherbereich („User-Space“). Außerdem vom Autor so verfügt.

GPL und Ableitung (Empfehlungen für die Praxis)

Projekt	Erfordert	GPL des Projekts?
Applikation	Linux-Kernel	Nein
Driver	Linux-Kernel	Ja
Applikation	GPL-Library	Ja
Applikation	LGPL-Library	Nein
Applikation	GPL-Compiler	Nein
Web-Applikation	GPL-Webserver	Nein

Standards, Open Source und GPL

Viele Protokolle, Schnittstellen und Datenstrukturen sind „standardisiert“ (z.B. Profinet, Ethercat).

IEC, ISO and ITU, the world's leading developers of international standards agree on common patent policy:

"The world's leading international standards organizations have adopted a harmonized approach to address the inclusion of patented technology in standards. (...) It allows for companies' innovative technologies to be included in standards as long as such intellectual property is made available under reasonable and non-discriminatory terms and conditions."

Dies bedeutet keinesfalls, dass die Implementierungen „Open Source“ sein müssen.

GPL und Patente

Bereits in der GPLv2 finden sich Hinweise auf Patente

GPLv2, Präambel: "Finally, any free program is threatened constantly by software patents. We wish to avoid the danger that redistributors of a free program will individually obtain patent licenses, in effect making the program proprietary. To prevent this, we have made it clear that any patent must be licensed for everyone's free use or not licensed at all."

GPLv2, Artikel 6: "Each time you redistribute the Program (or any work based on the Program), the recipient automatically receives a license from the original licensor to copy, distribute or modify the Program subject to these terms and conditions. You may not impose any further restrictions on the recipients' exercise of the rights granted herein. You are not responsible for enforcing compliance by third parties to this License."

GPL und Patente (Empfehlung für die Praxis)

Es ist davon auszugehen, dass bei der Lizenzierung einer Software unter der GPL (v2 und v3) dem Lizenznehmer eine

- **nicht diskriminierende**
- **zeitlich unbefristete**
- **kostenlose**

Patentnutzungslizenz für diese Implementierung eines Patents des Lizenzgebers gewährt wird.

GPL und Trademark

Im Gegensatz zu Patenten sind Markenrechte mit der GPL kompatibel.

Die Lizenzierung eines bestimmten Verfahrens in einer Software unter der GPL bedeutet nicht, dass eine Wort- oder Bildmarke, die in Verbindung mit diesem Verfahren registriert wurde, vom Lizenznehmer genutzt werden darf.

Markenrechte sind sogar geeignet, Einhaltung von Standards zu erzwingen: So kann zum Beispiel verfügt werden, dass eine bestimmte Wort- oder Bildmarke vom Lizenznehmer nur dann verwendet werden darf, wenn erfolgreich geprüft wurde, dass die Softwareversion des Lizenznehmers den Standard einhält.

GPL und Rechtsberatung (1)

Im Einzelfall kann es erforderlich sein, individuelle Rechtsberatung einzuholen.

Dies geschieht am besten in Form eines Rechtsgutachtens, welches das betreffende Unternehmen beauftragt und den jeweiligen Mitarbeitern als Arbeitsanweisung bekannt macht.

Weitere Informationen:

- Institut für Rechtsfragen der Freien und Open Source Software
- OSADL beauftragt Rechtsgutachten für seine Mitglieder

GPL und Rechtsberatung (2)

RA Dr. Till Jaeger, international anerkannter und renommierter Spezialist für Lizenzrecht mit Spezialität Open Source Software:

- Mitbegründer des Instituts für Rechtsfragen der Freien und Open Source Software
- Syndikus des OSADL
- Rechtsanwalt in der Kanzlei JBB Rechtsanwälte (Jaschinski Biere Brexl Partnerschaft)
- Mitautor des Standardwerks „Open Source Software - Rechtliche Rahmenbedingungen der Freien Software“ (zusammen mit Prof. Axel Metzger), C.H. Beck, 2. Aufl. München 2006

GPL und Rechtsberatung (2)

RA Dr. Till Jaeger, international anerkannter und renommierter Spezialist für Lizenzrecht mit Spezialität Open Source Software:

- Mitbegründer des Instituts für Rechtsfragen der Freien und Open Source Software
- Syndikus des OSADL **“Was ist OSADL?”**
- Rechtsanwalt in der Kanzlei JBB Rechtsanwälte (Jaschinski Biere Brexl Partnerschaft)
- Mitautor des Standardwerks „Open Source Software - Rechtliche Rahmenbedingungen der Freien Software“ (zusammen mit Prof. Axel Metzger), C.H. Beck, 2. Aufl. München 2006

Was ist OSADL? (1)

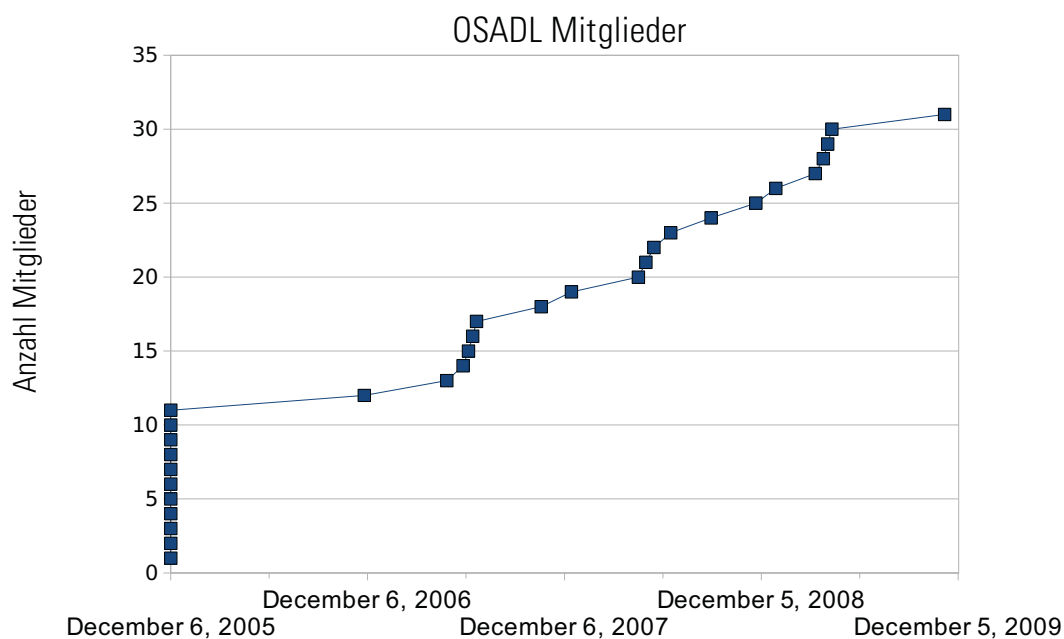
Projektleiter: "Hier ist ein Einkaufsauftrag. Bitte beauftragen Sie die Entwicklung eines Linux-Treibers für unseren neuen Kommunikations-Kontroller."

Einkaufs-Abteilung: "Ja, lassen Sie mich mal sehen – Standard-Vorgehensweise, Geheimhaltung wie immer, und die Programm-Quellen gehen dann in den Safe?"

Projektleiter: "Nee, diesmal nicht. Das ist Open Source - die Quellen gehen aufs Internet."

Einkaufs-Abteilung: "Was? Die Quellen gehen aufs Internet? Wieso sollen **wir** denn dafür bezahlen, wenn **jeder andere** die Quellen benutzen kann?"

Was ist OSADL? (2)



Was ist OSADL? (3)



OSADL ist eine Einkaufsgemeinschaft für „Open Source“-Software.

OSADL entwickelt, beauftragt, koordiniert und kontrolliert die Entwicklung von „Open-Source“-Software im Auftrag seiner Mitglieder.

OSADL setzt das Konzept von “Open Innovation” auch für andere Dienstleistungen ein.

- Rechtsberatung
- Marketing
- Schulung, Weiterbildung

Was ist OSADL? (4)

Projekte

- Realtime Linux
- „Latest Stable“
- Test-Rack
- Safety Critical Linux
- Upstream Submission
- Board Support Packages
- Migration to Linux
- Test Tools

Zusammenfassung (1)

„Open Source“ und speziell die GPL sind Software-Lizenzen

Wird GPL-lizenzierte Software weitergegeben, müssen


- Informationspflichten
- Offenlegungspflichten
- implizite Nutzungslizenzen (z.B. von eigenen Patenten)

beachtet werden.


Zusammenfassung (2)

Das „Open Source“-Prinzip ist erfolgreich, weil es technologisch und ökonomisch erfolgreich ist.

- „Open Source“ ist „Open Innovation“ für Software-Entwicklung
- Vor Entscheidung für „Open Source“ muss sichergestellt werden, dass in dem jeweiligen Projekt keine proprietären oder Alleinstellungs-relevanten Komponenten enthalten sind.
- Der Zusammenschluss in einer Interessengemeinschaft wie z.B. im OSADL ist eine wichtige Voraussetzung für „Open Source“ in Industrie und Forschung.



μ TCA for Physics und
Multi GS/s FADC/Digitizer Entwicklungen



Dr.
Matthias
Kirsch



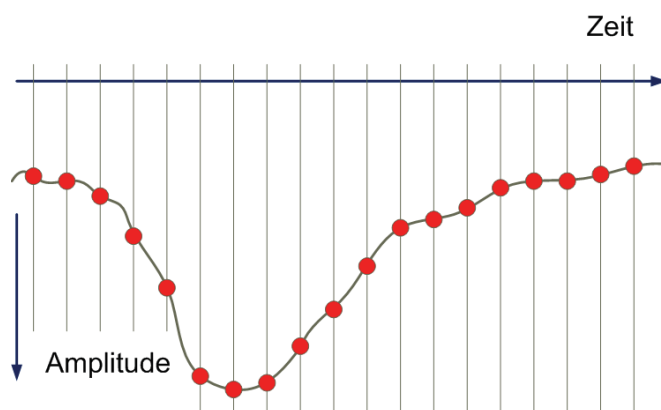
Teil 1: SIS3305 5 GS/s 10-bit FADC

***Informationen zum derzeit vermutlich
schnellsten VME Digitizer auf dem Markt***

Teil 2: SIS8300 μ TCA for Physics Digitizer

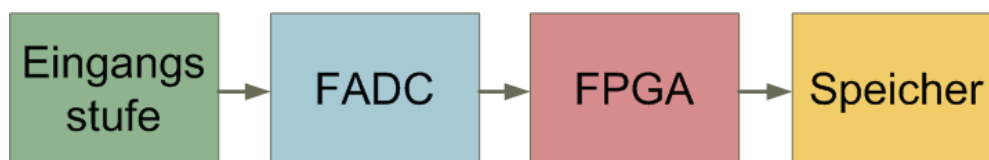
*Eine der ersten Implementierungen des sich entwickelnden Standards
Controls Digitizer mit Fast Feedback und
vielen anderen Möglichkeiten*

Rekapitulation Flash ADC (FADC), Transientenrekorder, Digitizer, Sampling ADC



Abtastung/Wandlung
eines analogen
Signals mit festem
Takt (Sample/s)

typischer Aufbau

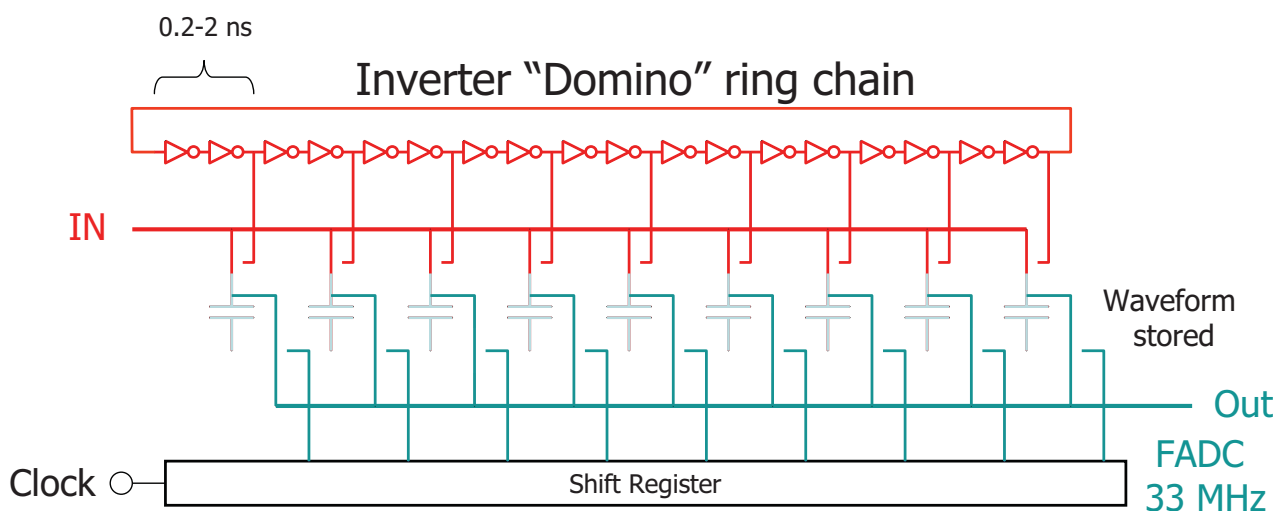


Exkurs: Ring Sampler/FADC

Früher Ring Sampler: F1001 bei H1,
aktuell DRS (Domino Ring Sampler, PSI
Stefan Ritt)

FADCs inzwischen viele kommerzielle
Quellen (ADI, TI, e2v, LTC, ...)

Funktionsprinzip Ring Sampler

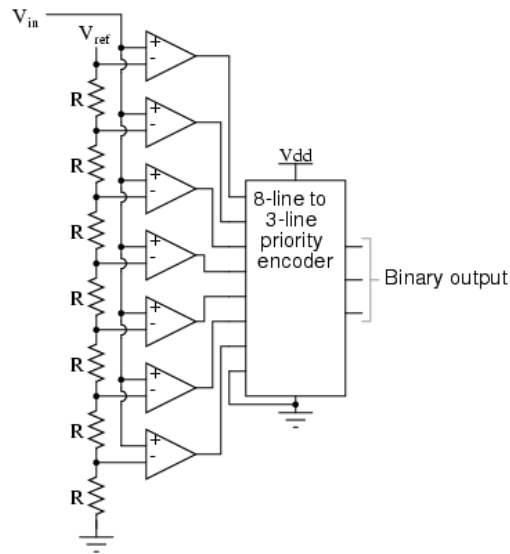


"Time stretcher" GHz → MHz

courtesy Stefan Ritt, PSI

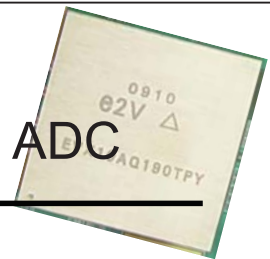
Funktionsprinzip Flash ADC

2n-1 Komparatoren für n-Bit



Vergleich Ring Sampler/Flash ADC

	Ring Sampler	Flash ADC
Kanaldichte	+	
Stromverbrauch	+	
Kanalpreis	+ (PSI)	
FPGA Trigger		+
Auflösung	+	
Analoge Bandbreite	typ. 300 MHz	+
Eichung	offline	+
Daueracquisition	-	0
Auslesezeit	-	+



Ring Sampler/FADC Fazit 1

Es gibt Anwendungen, welche aus Kosten- oder Leistungsaufnahme Gründen nicht mit einem FADC Ansatz gemacht werden können

Für Vorstudien mit kleinen Kanalzahlen FADC ggf. flexibler

Ring Sampler/FADC Fazit 2

Es gibt Anwendungen, welche aus Bandbreiten Gründen und Aufnahme Limitationen nicht mit einem Ring Sampler Ansatz gemacht werden können. Z.b. schnelle Feedback Systeme, lange Sampling Zeit, Signalverarbeitung (Gamma),...

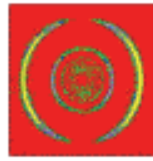


Teil 1: SIS3305 5 GS/s VME Digitizer

GS/s Digitizer Anwendungen

- Micro Channel Plate (MCP Readout)
- Positronen Lebensdauer
- Beschleuniger Anwendungen
- FEL/Synchrotron Radiation Instrumentation
- Radar

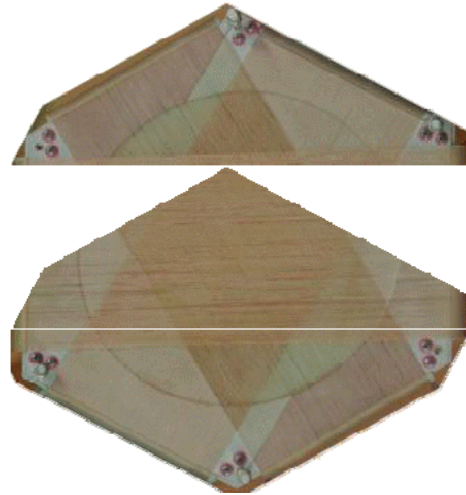
SIS3305 Initial Nutzer



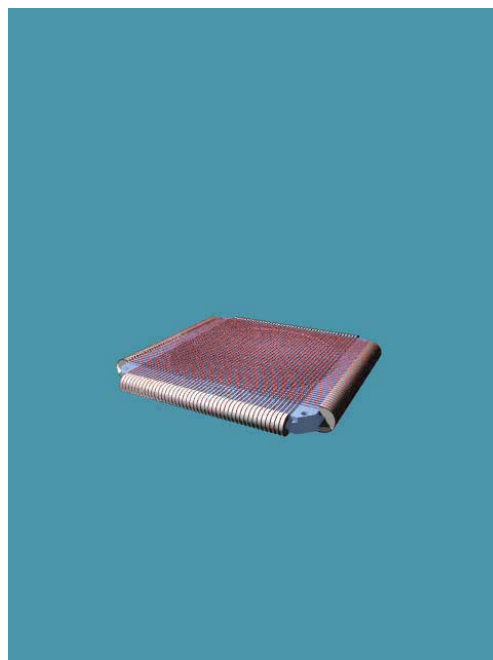
RoentDek
Handels GmbH

Supersonic Gas Jet
Detection Techniques
Data Acquisition Systems
Multi-fragment Imaging Systems

MCP Delay
Line Auslese

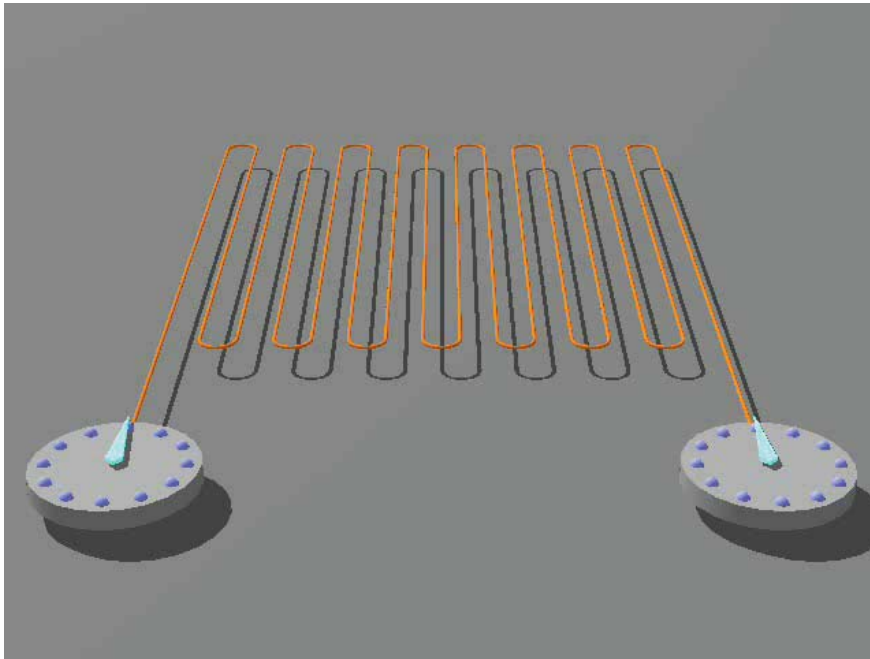


MCP Prinzip



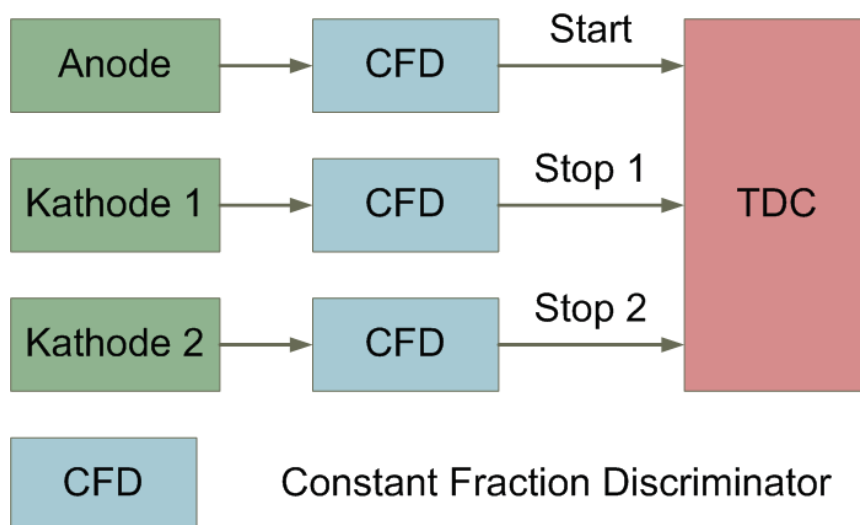
courtesy RoentDek

Delay Line Auslese MCP



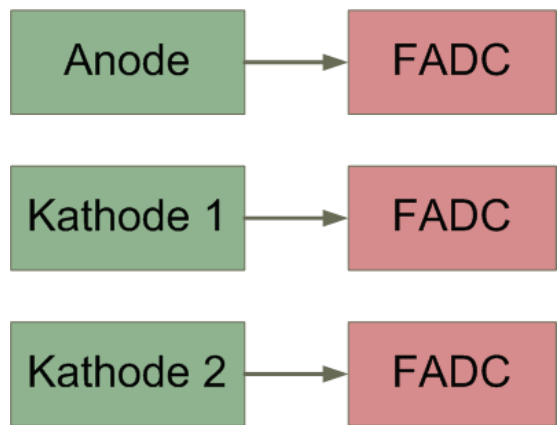
courtesy RoentDek

Delay Line Auslese klassisch



Nachteil: keine Doppeltreffer Erkennung

Delay Line Auslese mit FADC

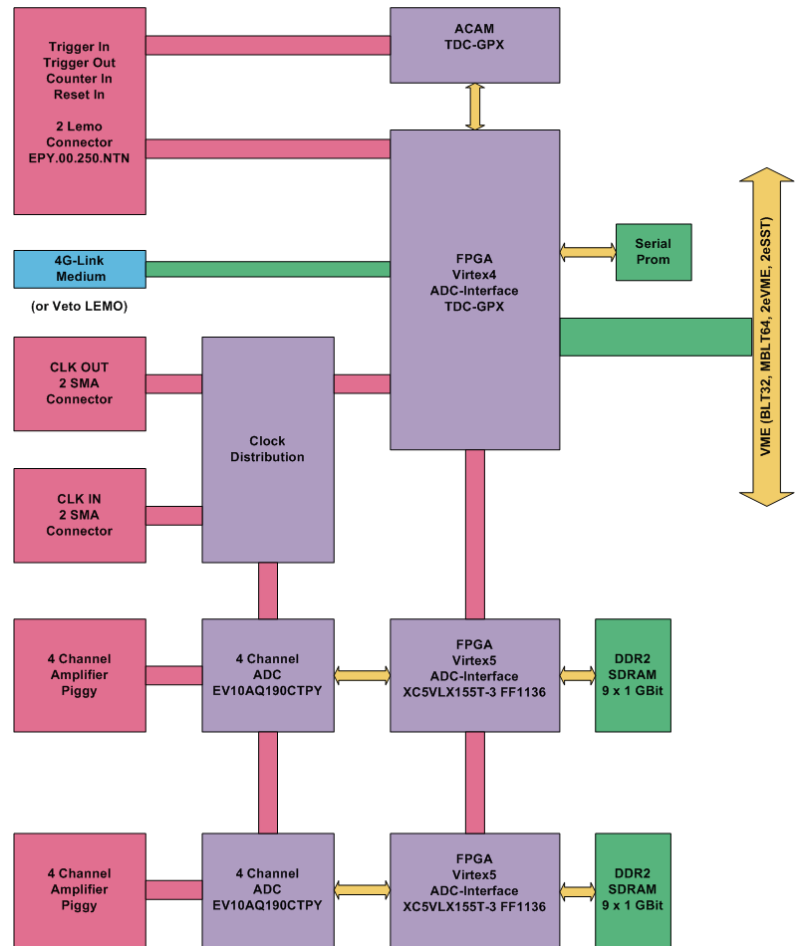


→ Einsatz SIS3305

SIS3305 Eigenschaften

- 6U 4TE VME Karte
- 2/4/8 Kanäle
- 5 GS/s, 2.5 GS/s oder 1.25 GS/s pro Kanal
- 512/256/128 MSample/Kanal Speicher
- 2 GHz analoge Bandbreite
- Interne/Externe Clock
- Zähler und Inhibit Eingang
- TDC Chip
- Auslese parallel zur Daten Aufnahme
- Multi Event Modus
- Sparsification/Nullunterdrückung
- Pre/Post Trigger Fähigkeit
- Trigger Oder Ausgang (Individuelle Schwellen)
- A32/D32/BLT32/MBLT64/2eVME/SST
- 1/2/4 GBit/s optische Link Option
- In field JTAG und VME Firmware Upgrade Fähigkeit

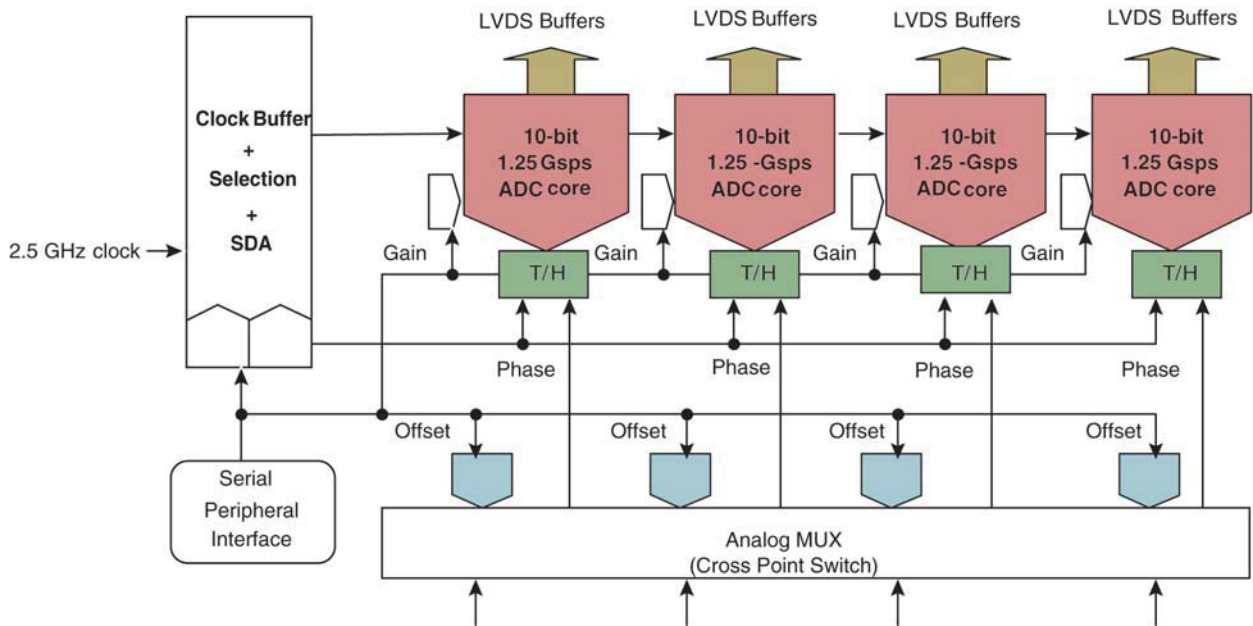
SIS3305 Block Diagramm



Vorteile/besondere Eigenschaften e2v EV10AQ190 ADC Chip

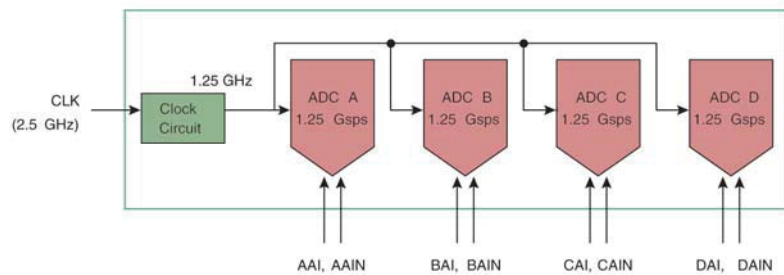
- 4 1.25 GS/s ADC Wandler Kerne
- Analog MUX Crossbar Switch
- 4 Kanal 1.25 GS/s, 2 Kanal 2.5 GS/s und 1 Kanal 5 GS/s Betrieb
- Zwei double Data Rate Ports pro ADC
- Daten mit High end FPGA ohne DEMUX beherrschbar
- 10 Bit
- 1.4 W pro Kanal „hält sich im Rahmen“

e2v EV10AQ190 ADC Chip I

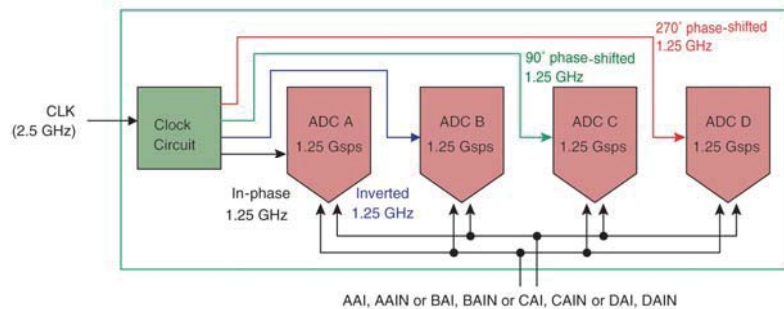


e2v EV10AQ190 ADC Chip II

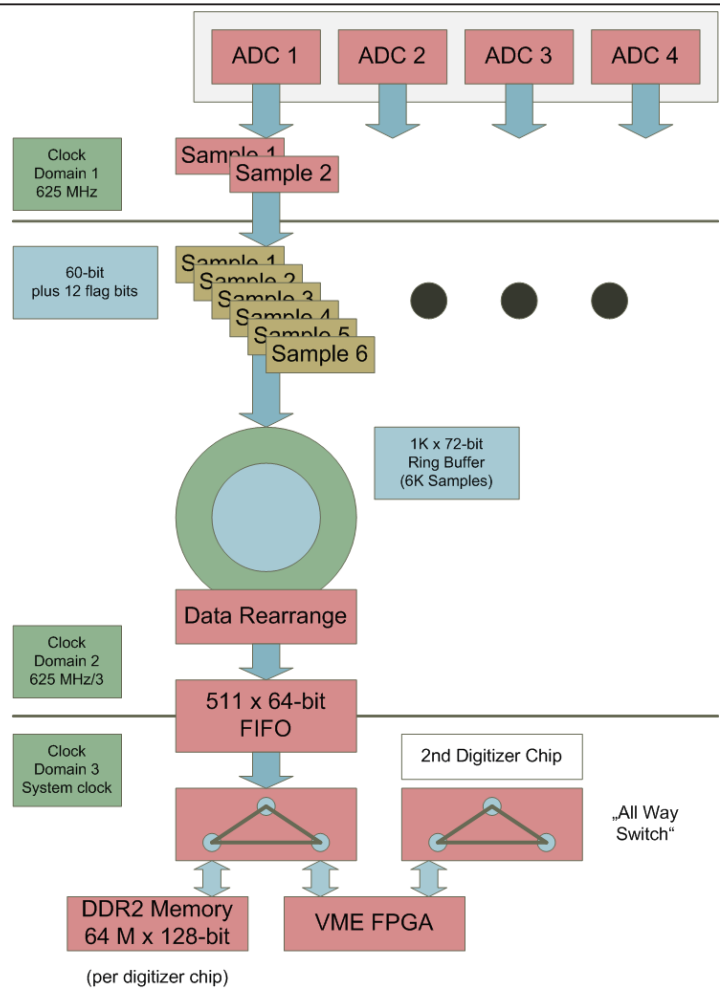
4 Kanal Modus



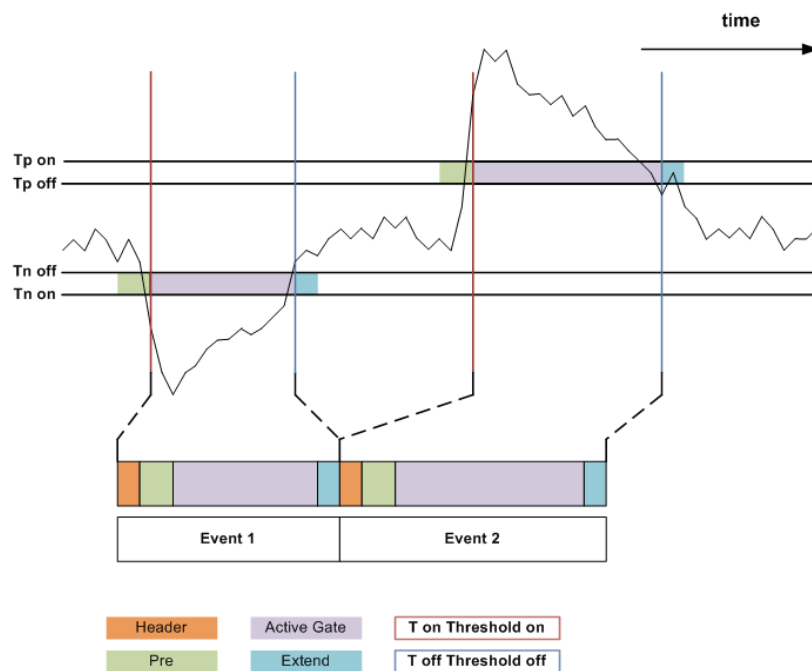
1 Kanal Modus



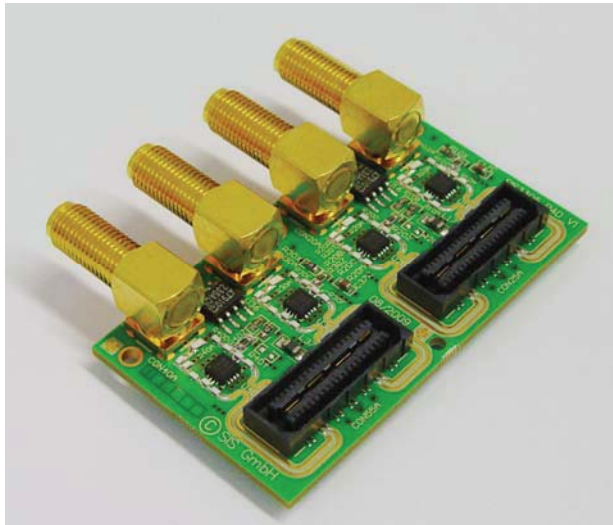
SIS3305 Firmware Aspekt Clock Domänen



SIS3305 Firmware Aspekt Sparsification/Nullunterdrückung



SIS3305 Eingangsstufen Piggy

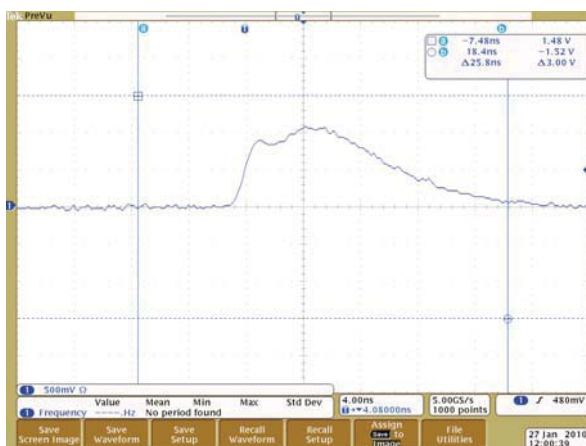


4 Kanäle

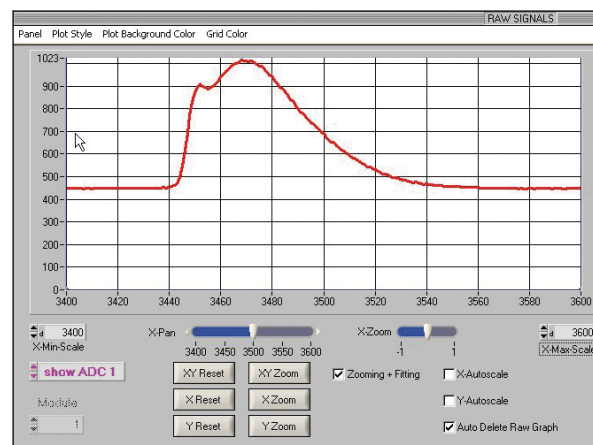
Samtec QTE/QSE
Stecker 8 GHz -3dB

Variante	Eigenschaften
DC SMA +1,...,-1V	Bandbreite 2 GHz
DC LEMO +1,...,-1V	BWL 400 MHz
AC
...	...
SIS3305_P4x Eigenschaften	

5 GS/s 10-bit vs. Oszilloskop

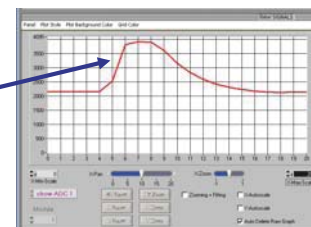


Tek DPO 4101 5 GS/s 1 GHz



SIS3305 5 GS/s Modus 2 GHz

Auf der Hand liegender Hinweis:
500 MS/s reicht hier **nicht**
(unabhängig von den 12-bit des SIS3350)



Wie schaut's aus?

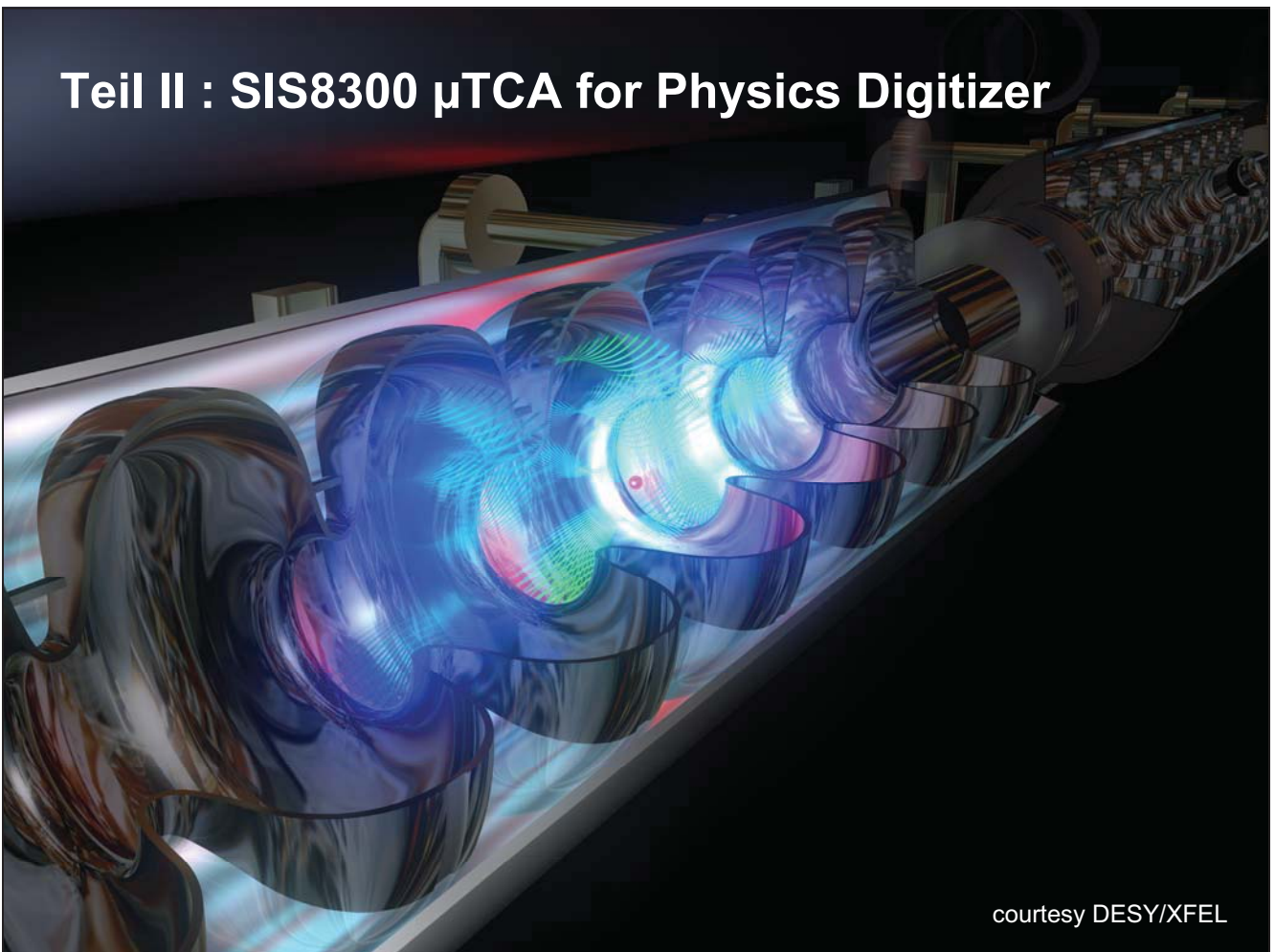


SIS3305



RoentDek
16 channel SIS3305
1.25 GS/s system

Teil II : SIS8300 μ TCA for Physics Digitizer



courtesy DESY/XFEL

SIS8300 Risiken und Nebenwirkungen I:

It is PICMG's policy to prohibit claims of compliance with respect to a specification under development. Any such claims must be understood as applying to a draft, which is subject to change

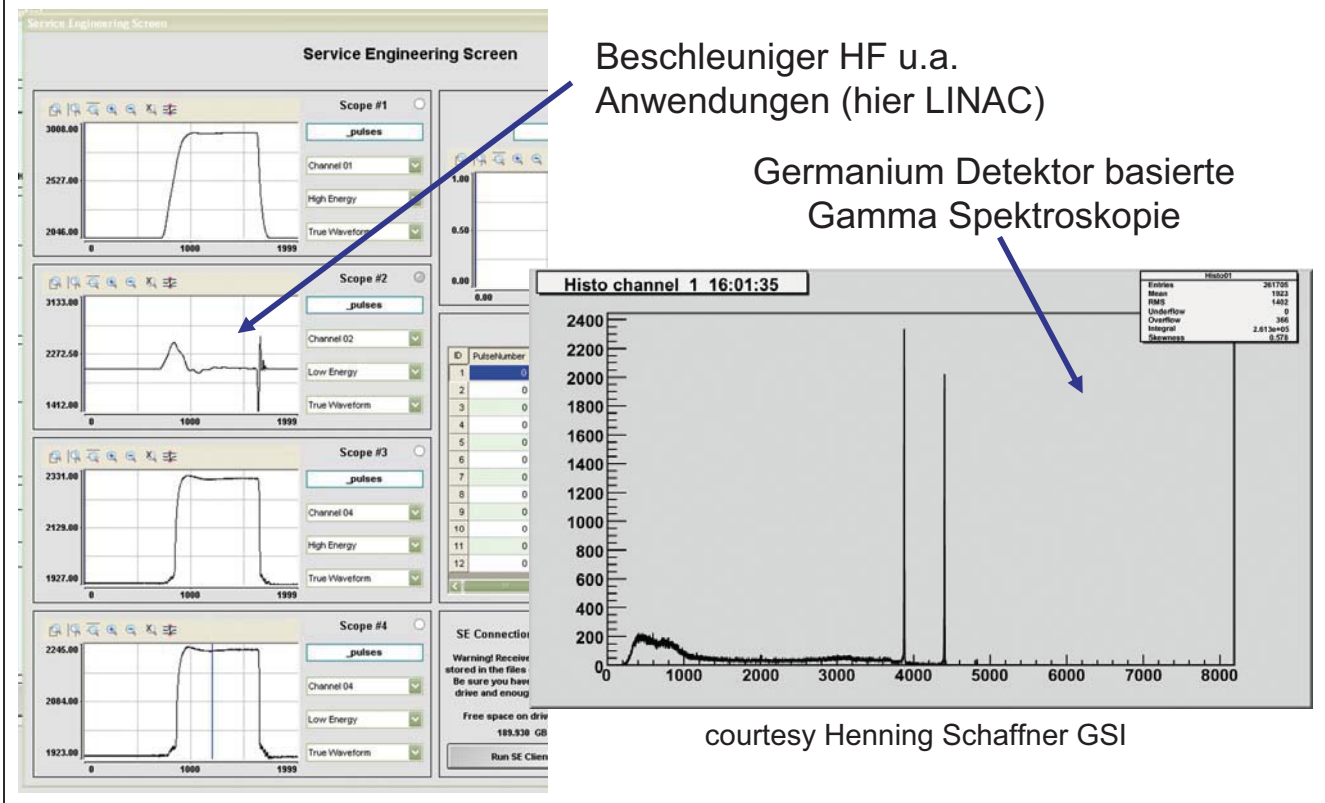


SIS8300 Risiken und Nebenwirkungen II:

**Entwicklung in Kooperation mit DESY unter
ZIM Förderkennzeichen 2460101MS9
(ZIM: Zentrales Innovationsprogramm
Mittelstand)**



Typische FADC Anwendungen im 100 MS/s Abtastbereich

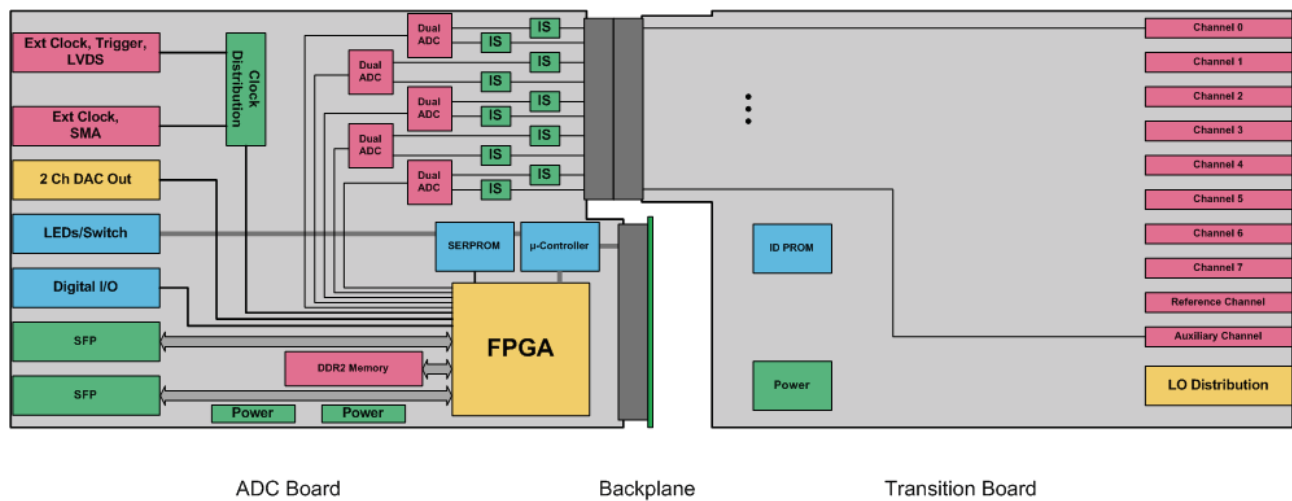


Vergleich ADI 16-bit 100 MS/s Bereich FADCs

	AD9446	AD9268	Notiz
Kanalzahl	1	2	
Abtastfrequenz	100 MS/s	125 MS/s	
Leistung/Kanal	2800 mW	< 400 mW	Stromversorgung
Digitales Interface	LVDS/CMOS	LVDS/CMOS muxed	FPGA Pinzahl
Chip Größe	16 x 16 mm ²	9 x 9 mm ²	Board Space
RMS	1.9 LSB	2.23 LSB	tja...

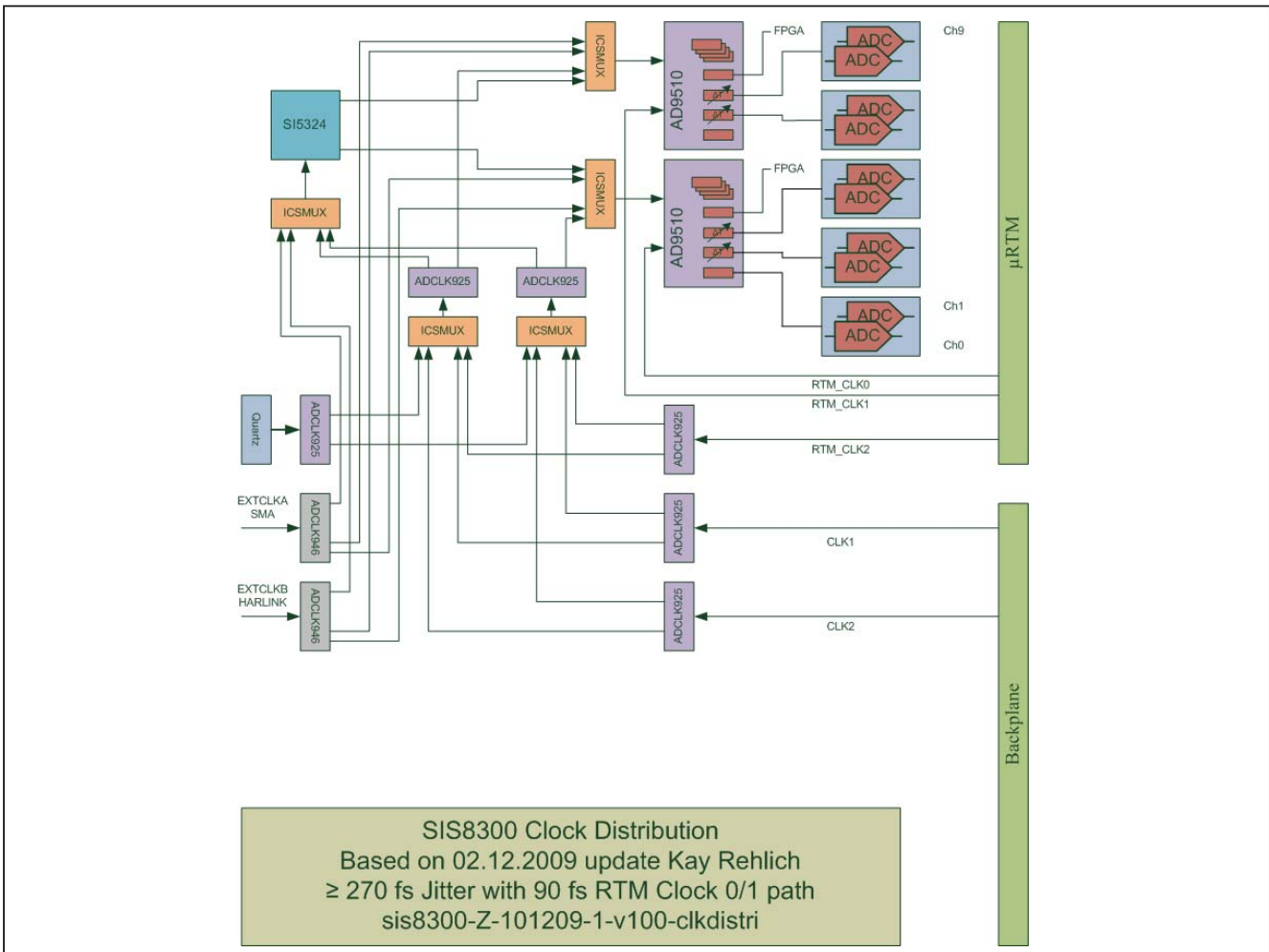
Preis pro Kanal im wesentlichen identisch

SIS8300 mit RTM

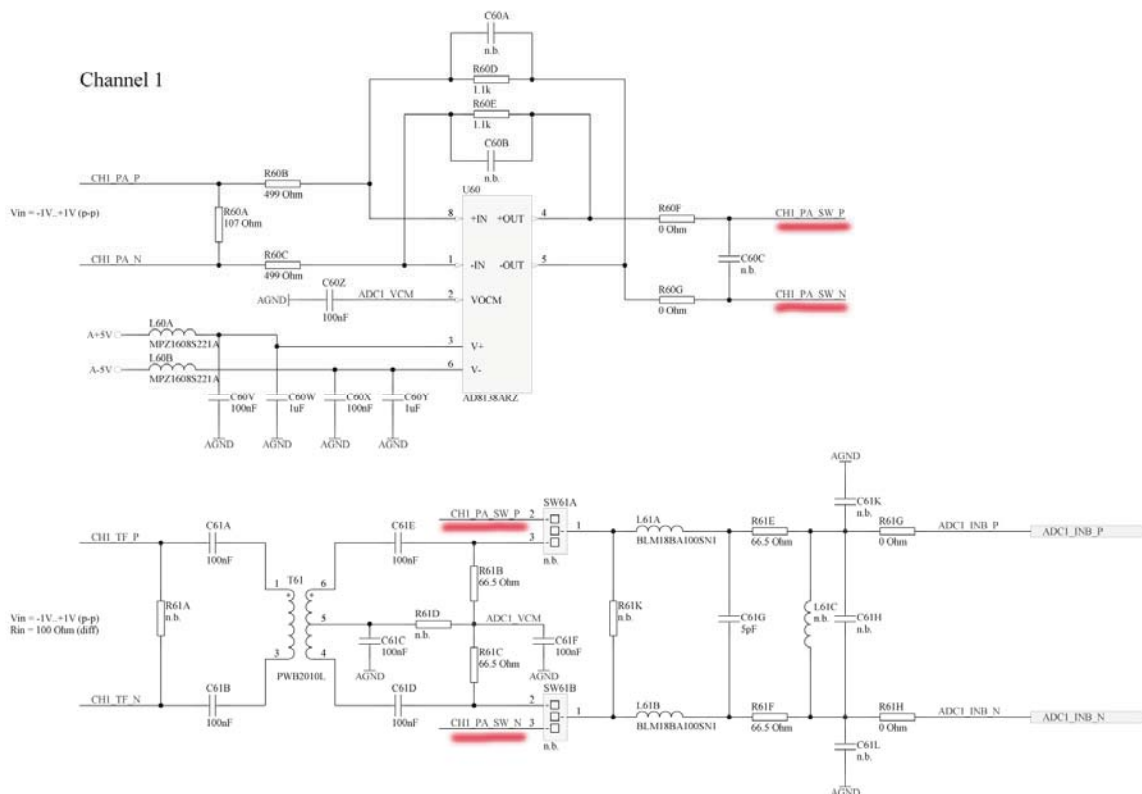


SIS8300 Eigenschaften

- AMC2.0
- 4 lane PCI Express \rightarrow 640 MB/s Auslese
- 10 Kanäle 125 MS/s 16-bit ADC
- 10 MS/s bis 125 MS/s pro
- AC und DC Eingangsstufe
- Zwei 16-bit DACs für Fast Feedback Implementation
- hochpräzise und flexible Clock Verteilungs Logik
- Interne, Front Panel, RTM und Backplane Clock Quellen
- Programmierbare Verzögerung von Doppel ADC Gruppen
- Gigabit Link Port Implementation zur Backplane
- Doppel SFP Käfig für High Speed System Interconnects
- Virtex V FPGA
- 32 MSample Speicher pro Kanal
- zusätzliche Punkt zu Punkt Links über Backplane
- In Field Firmware Upgrade



SIS8300 rocks: AC/DC Input Stage



Exkurs: Frage von letzter SEI (@ BESSY):
Ist μ TCA für “kleine” Institute realisierbar?

- klares JA
- wer PCI Express (und/oder GBit Ethernet) kann sollte das in den Griff bekommen
- Demonstrator @ Struck Umsetzung SIS1100eCMC (Single Lane PCI Express Karte) zur SIS8100 AdvancedMC Karte
- neu kam Platform Management dazu

SIS1100-eCMC/SIS8100



MMC (Module Management Controller) Implementation in ATMEGA128

Struck Eigenentwicklung

Aufwand in der Größenordnung ein
Mannmonat

Vorkenntnisse Controller Typ
und Tools vorhanden



Excerpt MMC Code (aus SIS8100 main.c):

```
// led handling
if(tick_10ms){
    ledHandleTick(&ledBlue);
    ledHandleTick(&led1);
    ledHandleTick(&led2);

    // change local states
    switch(moduleState){
    case MODSTATE_UNPOWERED:
        // sequencer off, sequencer status pins are invalid
        PWON_PORT &= ~(1<<PWON_PWEN_H);
        break;
    case MODSTATE_POWERED:
        // power sequencer off, wait for payload power to rise
        PWON_PORT &= ~(1<<PWON_PWEN_H);
        // wait for the payload power to rise above the threshold, switch on sequencer
        if(voltages[0] >= ADC_POWERED_THRESHOLD){
            if(++modStatePonResetDelay == 200){
                moduleState = MODSTATE_WAIT_SEQUENCE;
                PWON_PORT |= (1<<PWON_PWEN_H);
            }
        }
        break;
    }
}
...

```

So wird das aussehen (SimpleTCA Mockup)



System mit:

- CPU
 - SATA Disk
 - MCH
 - Tews I/P I/O
 - SIS8100 (Link zu VME)
 - SIS8300 Digitizer
- siehe „Ausstellung“

Quo vadis?



Mögliche nächste Entwicklungen I

μ TCA for Physics

Bei entsprechendem Interesse

- 5 GS/s 10-bit (e2v basiert)
- 4 Kanal 1 GS/s 12-bit (TI basiert)
- Ring Sampler basiertes Design

Mögliche nächste Entwicklungen II

VME

Bei entsprechendem Bedarf

- 16 Kanal 16-bit (ADI dual ADC basiert) mit geringer Jitter Clock Verteilung
- 4/8 (Power!) Kanal 1 GS/s 12-bit (TI)



MicroTCA for Physics

SEI-Symposium
Keith Abbott
March 16, 2010



Our partner in Germany
systemra computer GmbH



Agenda



- ◆ **xTCA for Physics Specification**
 - ◆ Objectives
 - ◆ Status

- ◆ **Fundamentals of Platform & Element Management**

xTCA for Physics Objectives



- ◆ **Adapt xTCA Specifications for Physics Use**
 - ◆ Extensions to existing xTCA specifications
 - ◆ Standards-based solutions
 - ◆ Specification approval by PICMG membership
 - ◆ Collaboration with AdvancedTCA and MicroTCA manufacturers and industry specialists to ensure compatibility and functionality

xTCA for Physics Highlights



- ◆ **4 Main Physics Specification Areas**
 - ◆ ATCA RTM
 - ◆ ATCA Enhanced Clock
 - ◆ **MicroTCA**
 - ◆ **Early draft specification**
 - ◆ Clock topologies
 - ◆ Termination / RT M
 - ◆ Platform management for RTM
 - ◆ **Software**
 - ◆ No published draft

xTCA for Physics Highlights

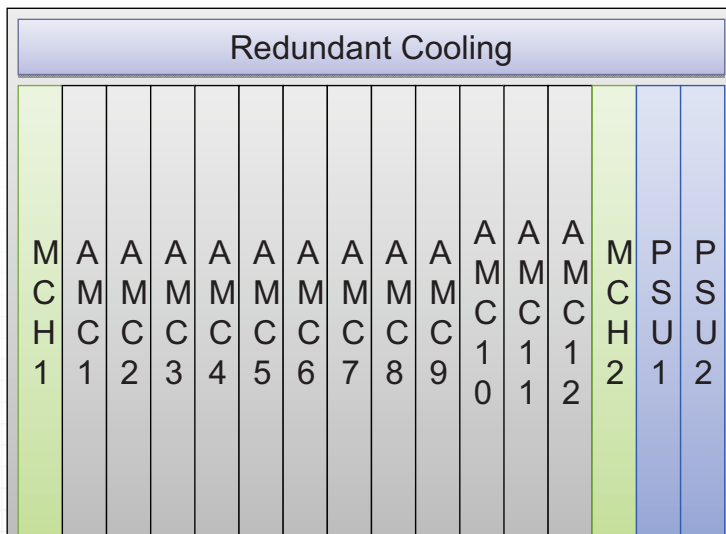


- ◆ **Double Wide AdvancedMC Module**
- ◆ **Rear Transition Module for Each AMC via Zone 3 Connector**
- ◆ **Backplane Clock & Trigger Distribution via TCLK and Extended Options Region of AMC connectors**

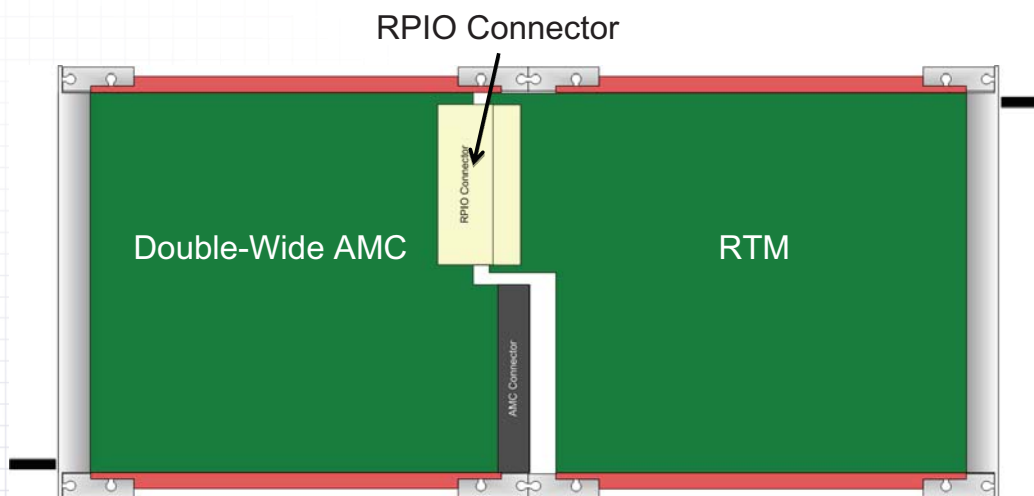
xTCA System & Components



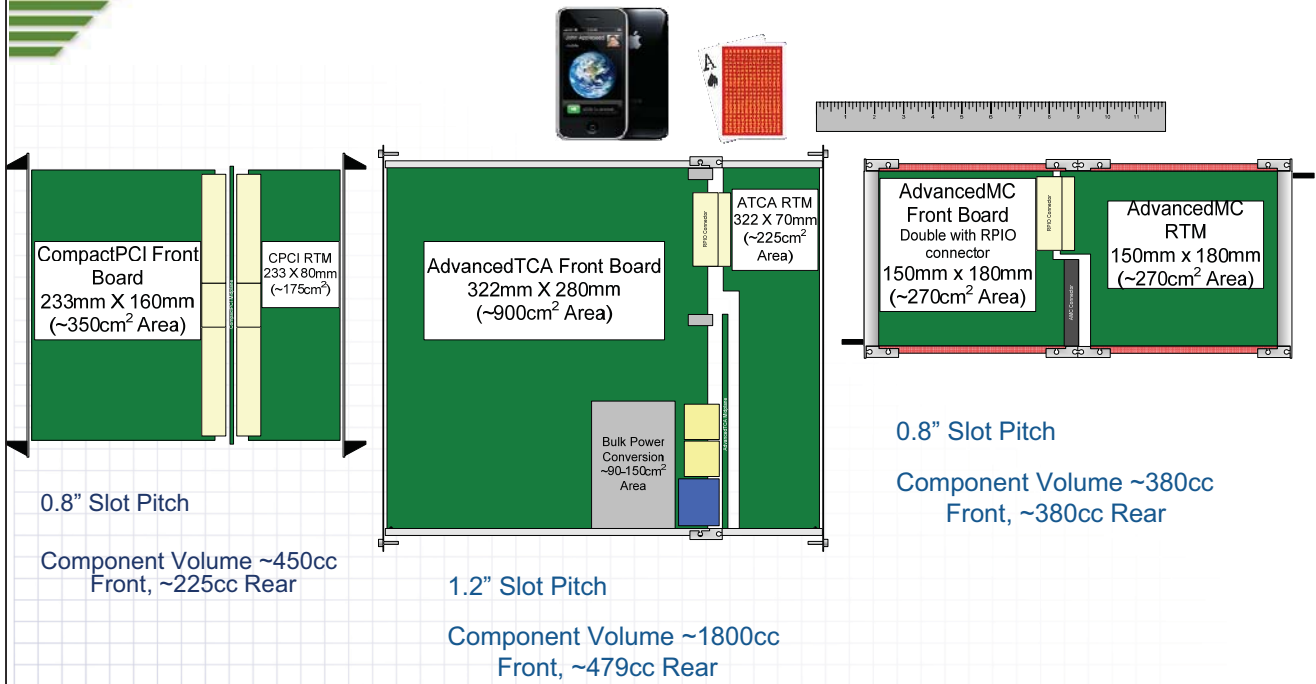
- ◆ 12 AMC Slots
- ◆ Redundant MCH
- ◆ Redundant PSU
- ◆ Redundant Cooling



View of the AMC & RTM Modules



Mechanical Differences



www.pt.com

Fundamentals of Platform and Element Management



www.pt.com

Confidential

10

Purpose of Management



OA&M (operations, administration, and maintenance):

is a general term used to describe the processes, activities, tools, standards, etc. involved with operating, administering, and maintaining any system

Increase Availability

Decrease Maintenance & Repair

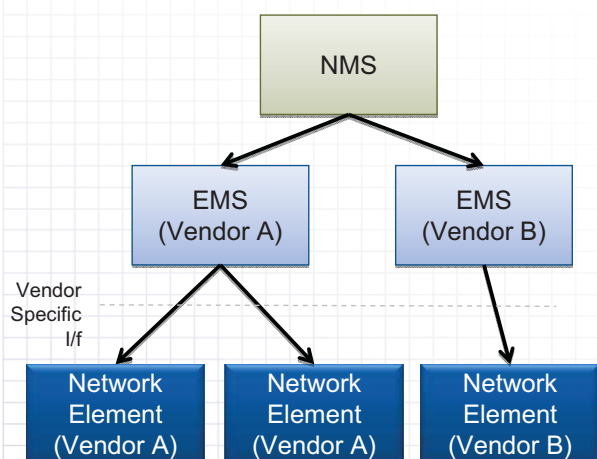
Decrease Total Cost of Ownership

www.pt.com

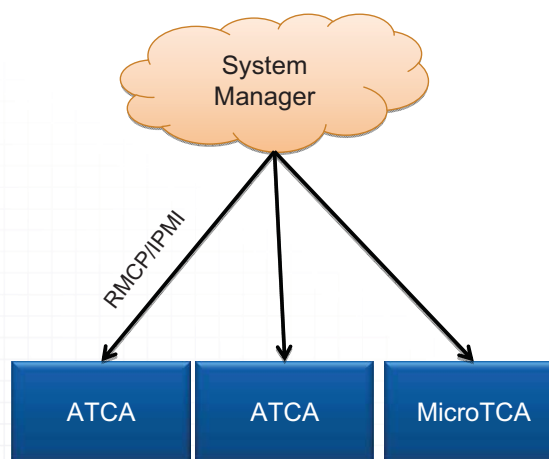
The Fundamentals of Management: Complete Management System



Traditional Telecommunications Hierarchical Architecture



PICMG (PCI Industrial Computer Manufacturers Group) Provides Standardized Interface



www.pt.com

Shelf Management



- ◆ **Shelf Management = Platform Management = Hardware Platform Management**
- ◆ **Intelligent Platform Management Interface (IPMI) is:**
 - ◆ Standardized, abstracted interface to monitor system health and manage the system
 - ◆ PICMG Adopted IPMI originally for CompactPCI 2.9 in 2000
 - ◆ Combination of Microcontroller, Firmware, and Sensor I/O
- ◆ **Monitors, Manages, and Controls the Field Replaceable Units (FRUs) in a Shelf**
 - ◆ Payload Boards
 - ◆ Power Supplies
 - ◆ Fans
 - ◆ Infrastructure Modules

www.pt.com

Managing



- ◆ **Manages each Field Replaceable Unit (FRU)**
 - ◆ **Asset Information:**
 - ◆ FRU Manufacturer
 - ◆ FRU Product Name & Model Number
 - ◆ FRU Serial Number
 - ◆ FRU Geographical Address
 - ◆ FRU Version

www.pt.com

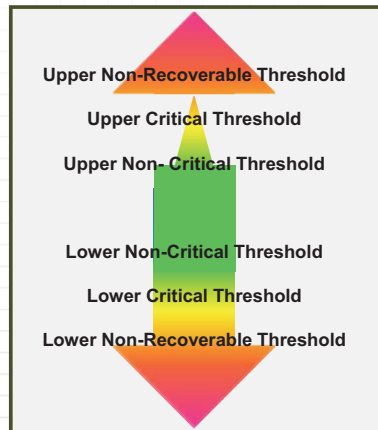
Monitoring



Monitors sensors resident on the components

◆ Analog Threshold Examples

- ◆ Board temperature
- ◆ Processor temperature
- ◆ Voltages
- ◆ Fan Speed



◆ Discrete State Examples

- ◆ Hot Swap
- ◆ CPU Error
- ◆ Power Good
- ◆ Thermal Trip

www.pt.com

Control



◆ Power Management

- ◆ Determines if the Shelf can supply the necessary power to a Module
- ◆ Activate/Deactivate

◆ Electronic Keying

- ◆ Determines a matching configuration of the fabric and clock connections between the platform and payload board

◆ Boot Sequencing

- ◆ Manages the sequence of payload board power up

◆ Hot Swap

- ◆ Manages the removal of a component (e.g., an AMC Module) from a platform and insertion of a new one while the power is still on and the system is still operating

◆ Fan Speed

- ◆ Maintains a cooling policy that dynamically modifies the fan speeds based on temperature and fan speed events

www.pt.com

System Event Log



◆ System Event Log (SEL)

- ◆ Non-volatile repository for all events generated by the sensors that are registered within the platform
 - ◆ Hot-swap events
 - ◆ Threshold events
 - ◆ Discrete events
 - ◆ OEM events

www.pt.com

Platform Event Filtering



◆ Platform Event Filtering (PEF)

- ◆ Take selected actions based on SEL events meeting specified criteria
 - ◆ Criteria Examples
 - ◆ Sensor Type
 - ◆ FRU Type
 - ◆ Severity of threshold crossed
 - ◆ Actions Taken Examples
 - ◆ Send an alert message over LAN
 - ◆ System power off
 - ◆ System reset

www.pt.com

Platform Event Trap



- ◆ **Platform Event Traps (PET)**

- ◆ An alert message sent over LAN based on an IPMI event that met PEF criteria
- ◆ Very much like an SNMP trap

www.pt.com

PT Offers 5 Management Interfaces

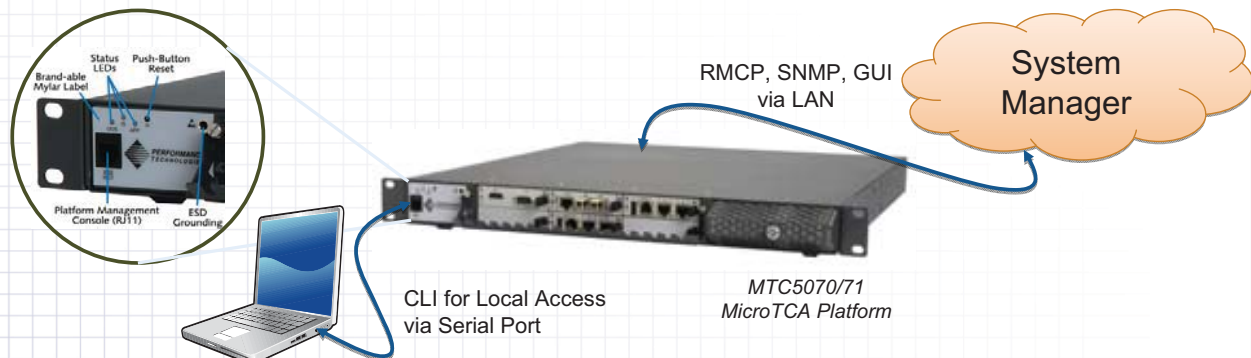


- ◆ **User-based Interfaces**

1. LEDs: In-Service, Out-Of-Service, User-Defined: Physical Interface
2. Command Line Interface (CLI): Serial Interface
3. Graphical User Interfaces (GUI): LAN Interface

- ◆ **Programmatic Interfaces**

4. Remote Management Control Protocol (RMCP): LAN Interface
5. Simple Network Management Protocol (SNMP): LAN Interface



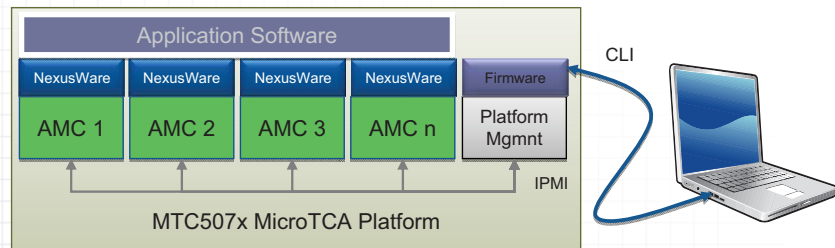
www.pt.com

PT Software Interfaces (1/4)



CLI

- ◆ Provides Comprehensive Access to All IPMI Management Features
 - ◆ FRU Management
 - ◆ Sensor Information & Commands
 - ◆ System Event Log
 - ◆ Configure up to 64 PEF Entries
 - ◆ Configuration
 - ◆ IP address for OOB LAN Interface
 - ◆ Out-of-Service (OOS) LED color preferences on IO Front Panel Interface
 - ◆ Ethernet Subsystem



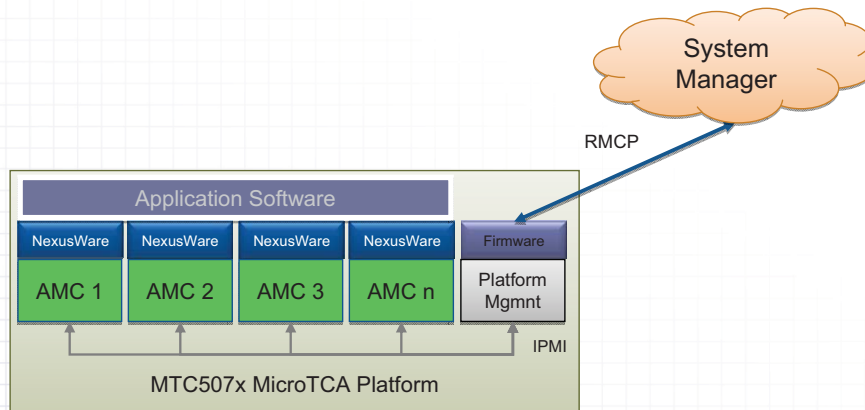
www.pt.com

PT Software Interfaces (2/4)



RMCP

- ◆ Provide Comprehensive Access to All IPMI Management Features
 - ◆ Transports IPMI commands through Ethernet Packets
 - ◆ Out-of-Band 10/100 Ethernet Link



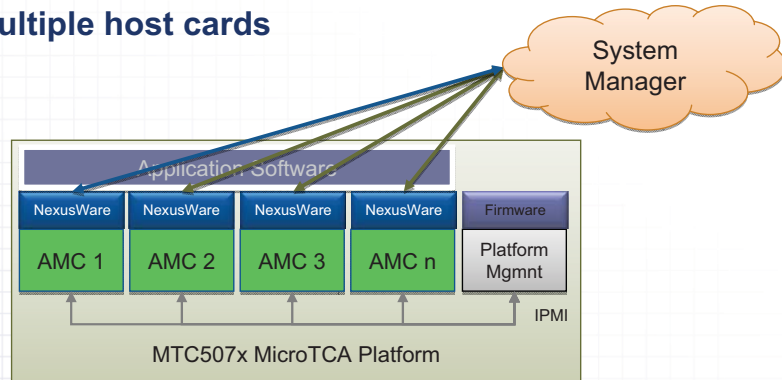
www.pt.com

PT Software Interfaces (3/4)

NexusWare SNMP



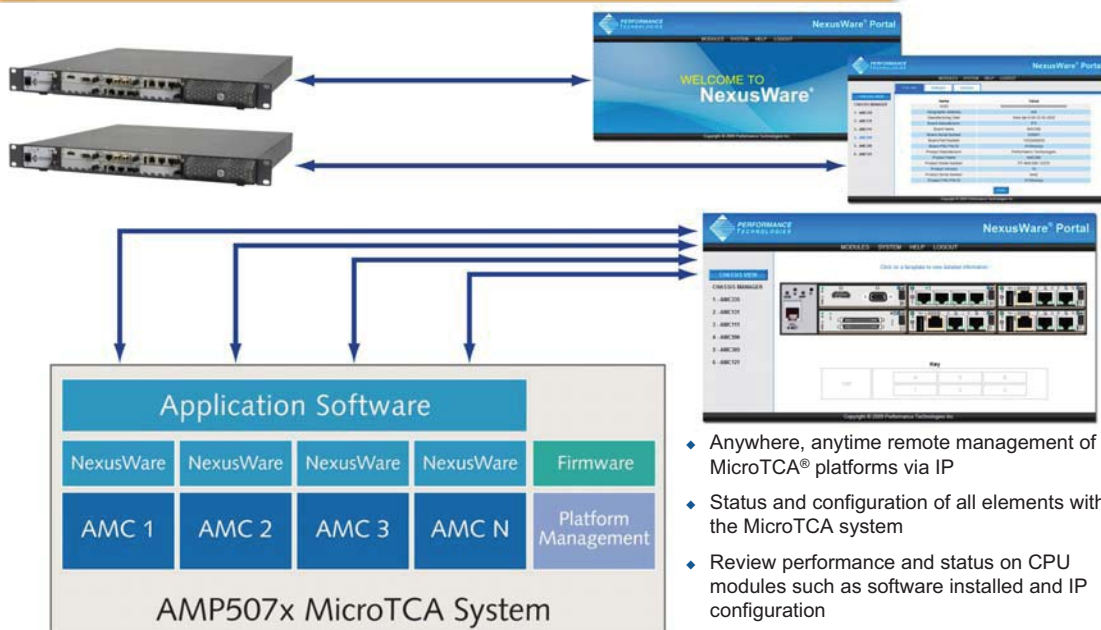
- ◆ NexusWare SNMP agent maps to IPMI commands
 - ◆ Supports v1, v2c, v3
 - ◆ Full Management Information Base (MIB)
 - ◆ Supports IPMI Commands
 - ◆ FRU Management, Sensor Monitoring, Control, Logging Events
 - ◆ Runs on one or multiple host cards



www.pt.com

PT Software Interfaces (4/4)

NexusWare® Portal



- ◆ Anywhere, anytime remote management of MicroTCA® platforms via IP
- ◆ Status and configuration of all elements within the MicroTCA system
- ◆ Review performance and status on CPU modules such as software installed and IP configuration
- ◆ Flexible configuration of AMC I/O modules such as protocols and control signals, TDM mapping, and channel configuration
- ◆ Web-based GUI - no development necessary

www.pt.com

Confidential

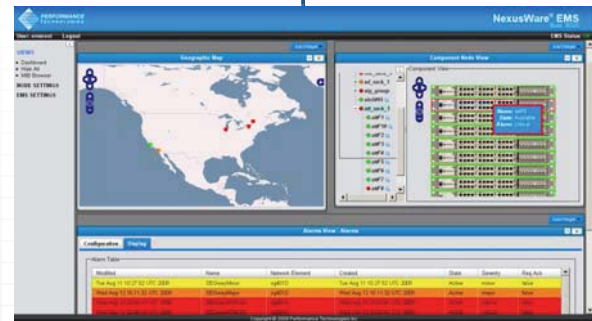
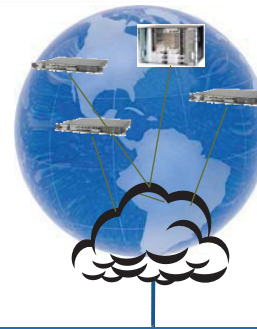
24

IPnexus® EMS

Element Management System



- ◆ Single, secure “point of contact” for managing large, distributed networks
- ◆ Customizable graphical interfaces for significant operational benefits
- ◆ Extensive options for managing network elements and system performance
 - ◆ Faster troubleshooting, reduced downtime, lower support costs
 - ◆ Standard or high availability configurations



www.pt.com

MicroTCA for Physics

SEI-Symposium

Keith Abbott

March 16, 2010



www.pt.com

Confidential

27

MicroTCA for Physics



Christian Ganninger
 Product Manager MicroTCA, Backplanes and PSU
 EMEA
 ☎ : +49-7082-794-633
 @ : Christian.Ganninger@schroff.de



**New working group in the PICMG since beginning 2009,
 defining:**

xTCA™

PICMG® PhysMTCA.0
 Revision 1.0 Draft 0.1m

Objectives

The purpose is to define an AMC and a corresponding
 μRTM module set that can be used in an appropriate
 μTCA shelf.

Why is this new specification needed:

There are special requirements of this group that are not covered by the MicroTCA base specification MTCA.0:

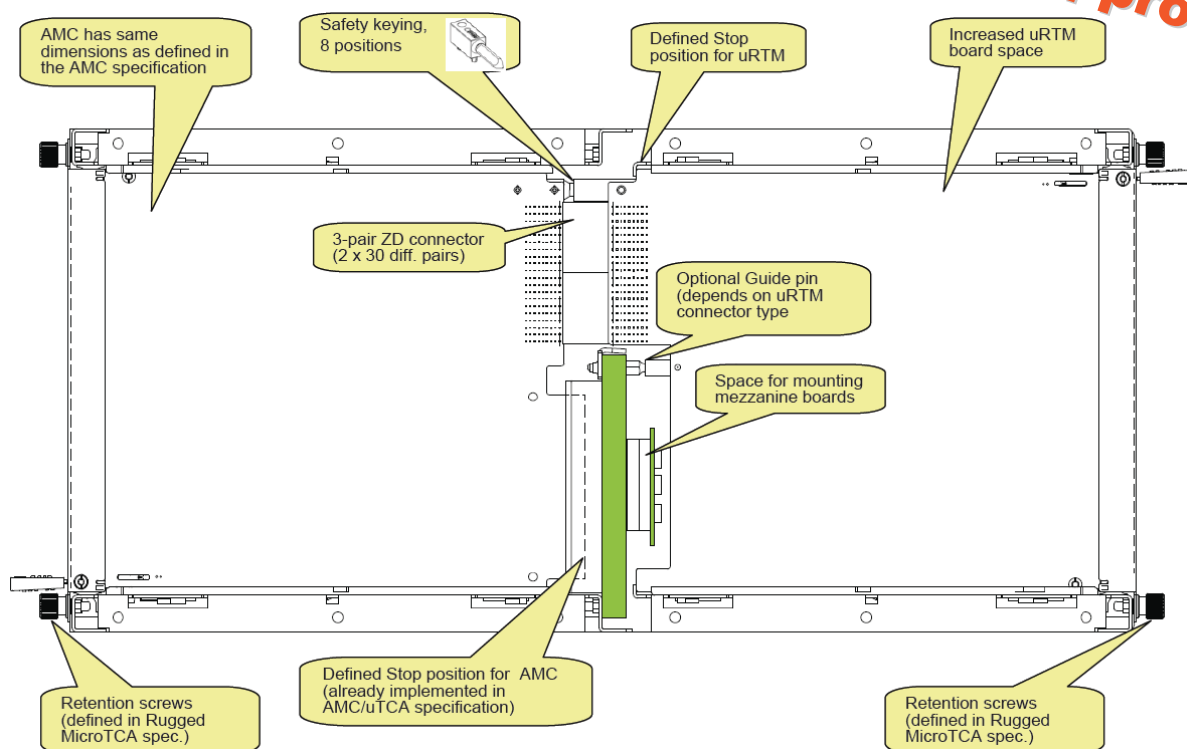
- RTM (Rear Transition Module)
 - > MicroTCA.0 doesn't specify rear I/O
- Special clock and trigger topology
 - > MicroTCA.0 specifies 3 Clocks and AMC.0 R2.0 4 Telecom and 1 Fabric Clock on the AdvancedMC Module
- Sophisticated requirements for the clock and trigger accuracy
 - > MicroTCA / AMC defines typical telecom respectively PCIe values for the clock signals. Trigger signals are not specified

3

16.03.2010

Mechanical Solution, side view, features

Not approved

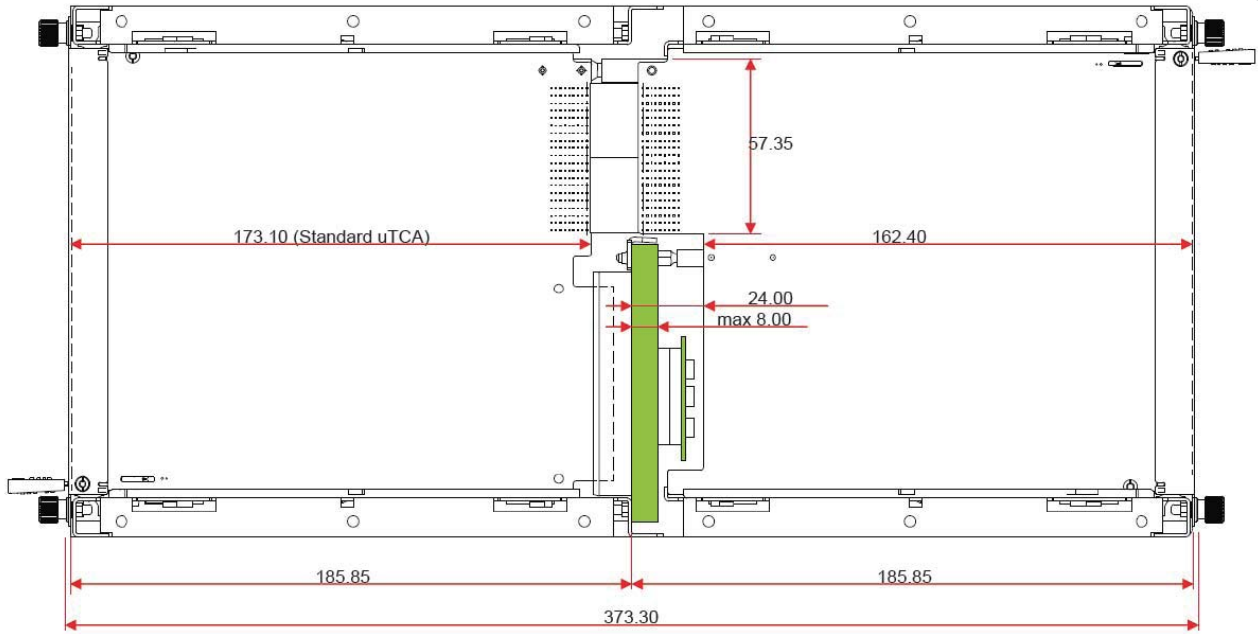


4

16.03.2010

Mechanical Solution, side view, dimensions

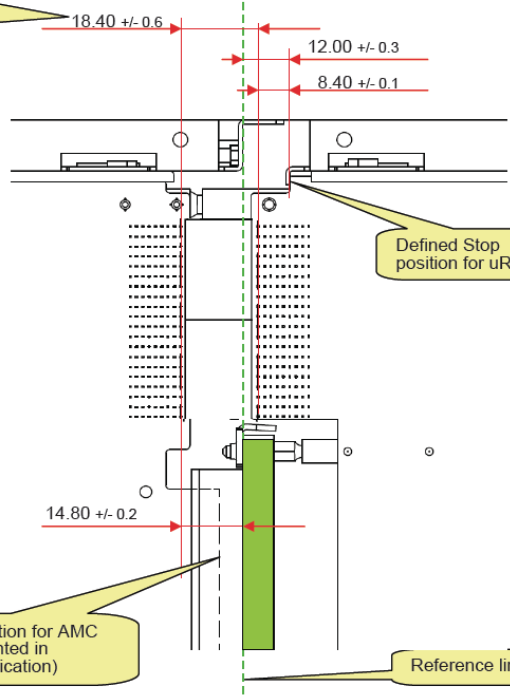
Not approved



Mechanical Solution, side view, horizontal dimensions

Not approved

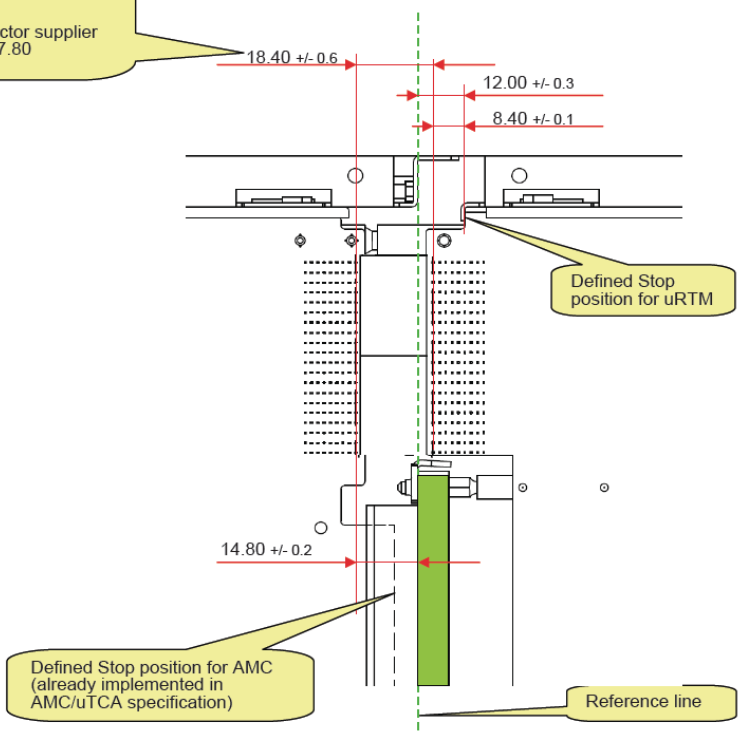
Distance between first rows of connector pins.
Goal: To meet connector supplier requirement of min 17.80



Mechanical Solution, side view, horizontal tolerances

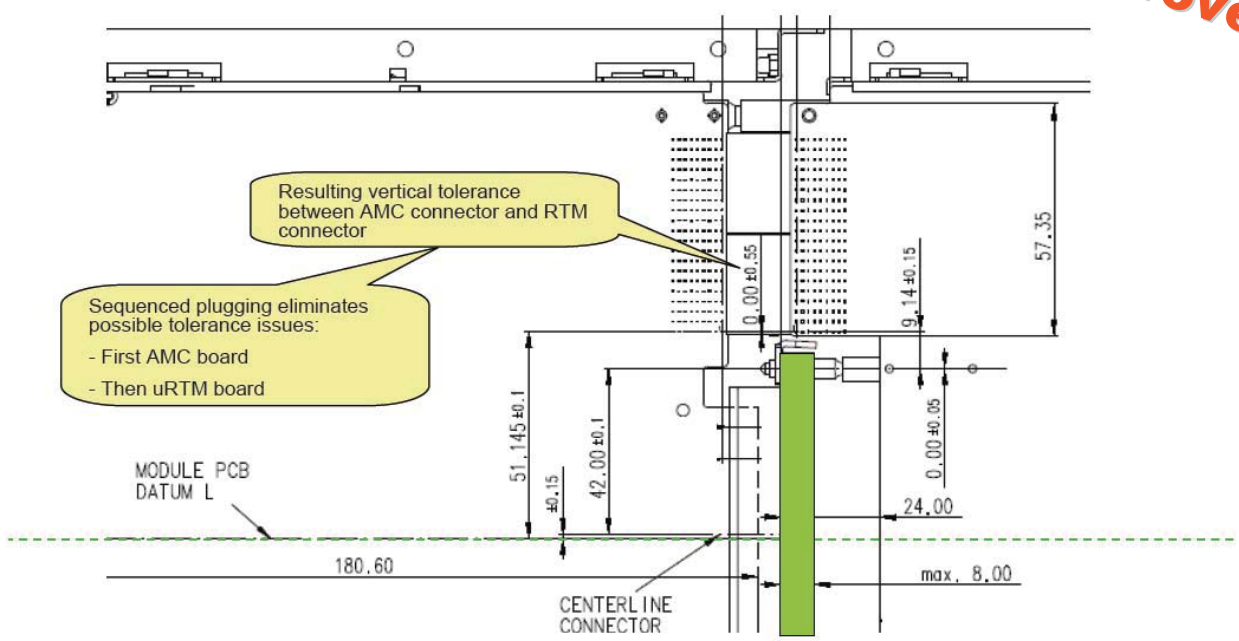
Not approved

Distance between first rows of connector pins.
Goal: To meet connector supplier requirement of min 17.80



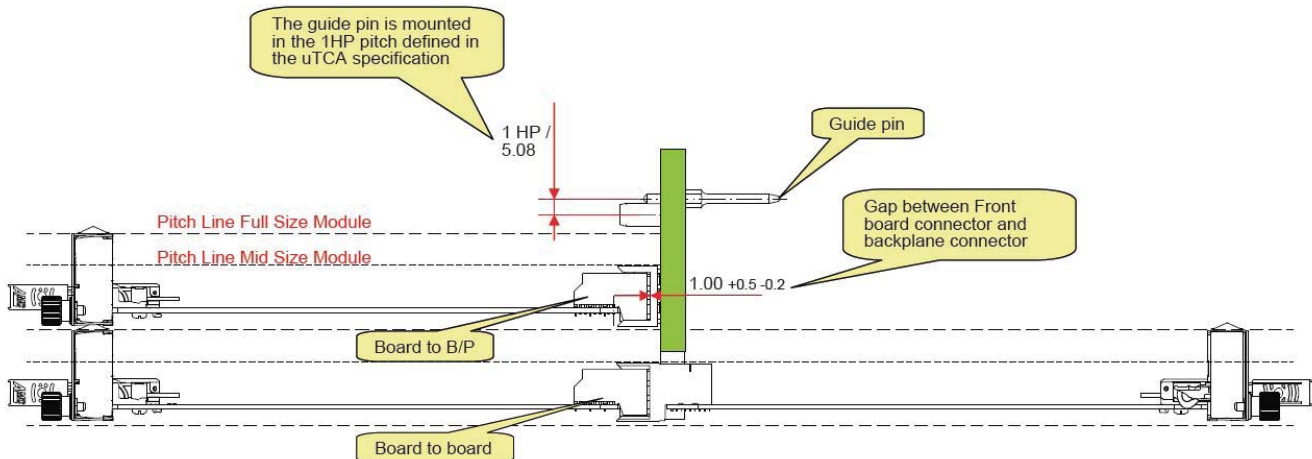
Mechanical Solution, side view, vertical tolerances

Not approved



Mechanical Solution, top view, options

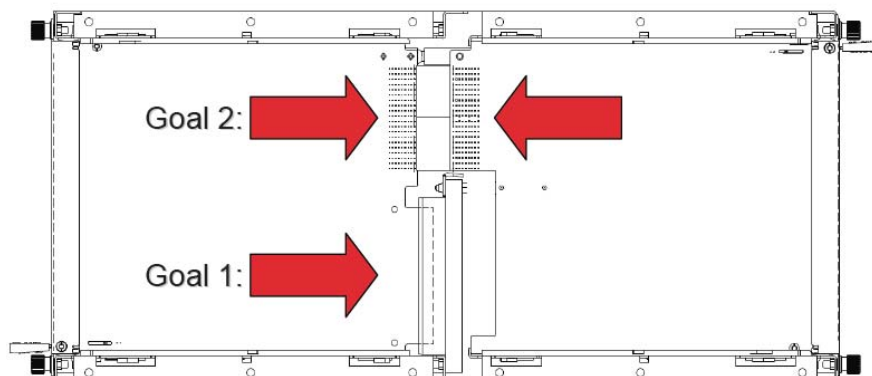
Not approved



Mechanical Solution, side view

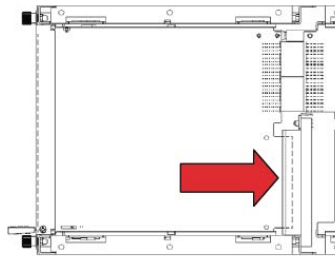
Not approved

- ▶ Goal 1: Alignment of AMC front board
- ▶ Goal 2: Mating of the "Zone 3" AMC and RTM connectors
- ▶ It is desirable to make minimal changes to the existing AMC/MicroTCA specifications



Mechanical Solution, side view**Not approved**

- ▶ Goal 1: Alignment of AMC front board
 - ▶ AMC connector is the most critical connection in terms of tolerances → AMC connector must have the dominating alignment function
 - ▶ Proper alignment of the AMC board/connector to the backplane is already assured by the MicroTCA specification (crate guide rails and AMC connector guiding).
 - ▶ Additional mechanical guiding for the AMC board not necessary and even might force the AMC connector tongues in a wrong position.
 - ▶ Nice to have: No need to modify the mechanical dimensions of the AMC board (which would make things more “complicated”).
 - ▶ **Summary:** no changes/additions necessary to the AMC board

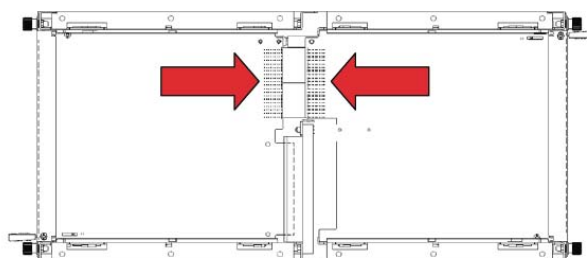


11

16.03.2010

Mechanical Solution, side view**Not approved**

- ▶ Goal 2: Mating of the “Zone 3” AMC and RTM connectors
 - ▶ Alignment provisions have to make sure that the “Zone 3” connectors come within their capture range
 - ▶ Alignment only necessary directly between AMC and RTM (and not between RTM and Backplane)
 - ▶ Alignment pin (or keying pin if it provides alignment) gives rough alignment so that the “Zone 3” connectors come within their capture range
 - ▶ **Summary:** Zone 3 Alignment/keying pin and Built-in connector alignment is sufficient for proper AMC/RTM connection

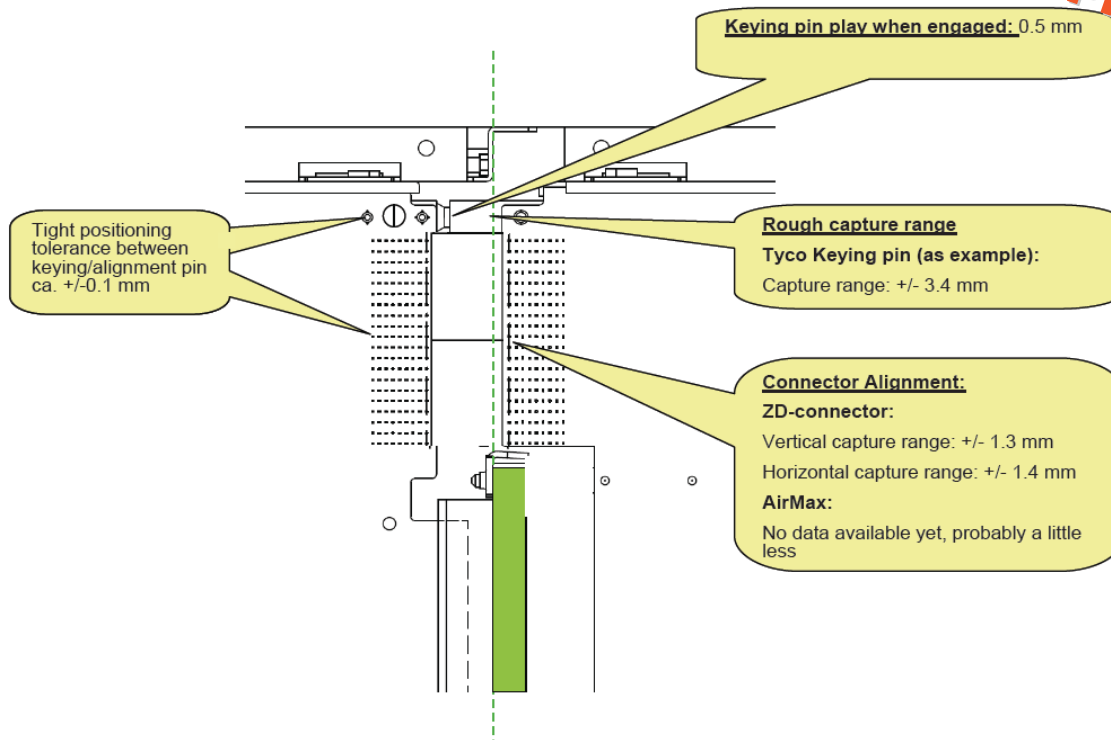


12

16.03.2010

Mechanical Solution, side view, options

Not approved

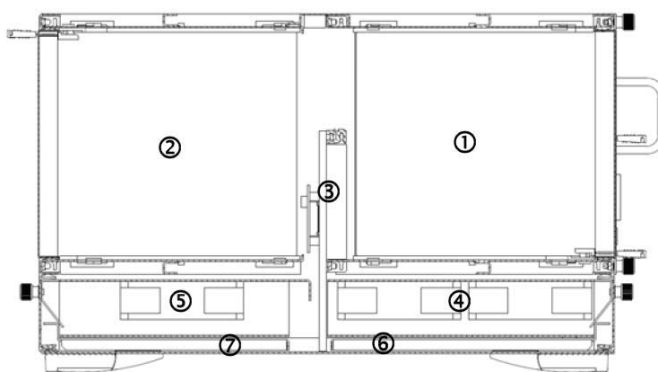


13

16.03.2010

Management, integrating the RTM into the Carrier management

Not approved



- 1 – Front AMC card cage
- 2 – Rear RTM card cage
- 3 – MicroTCA Backplane
- 4 – 4 x fans for AMC cooling (not removable)
- 5 – 2 x fans for RTM cooling (not removable)
- 6 – Removable AMC air filter
- 7 – Removable RTM air filter

The RTM is a FRU! Therefore it has to be integrated into the management

Possible solutions:

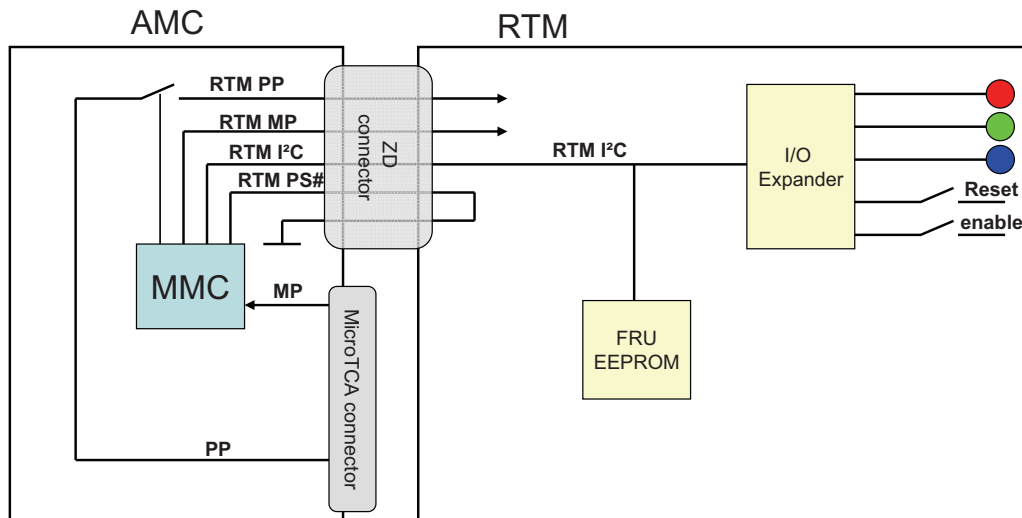
- ✓ Independent FRU with MMC
- ✓ EEPROM in the RTM, AMC MMC is handling the corresponding FRU

14

16.03.2010

Management, integrating the RTM into the Carrier management

Not approved

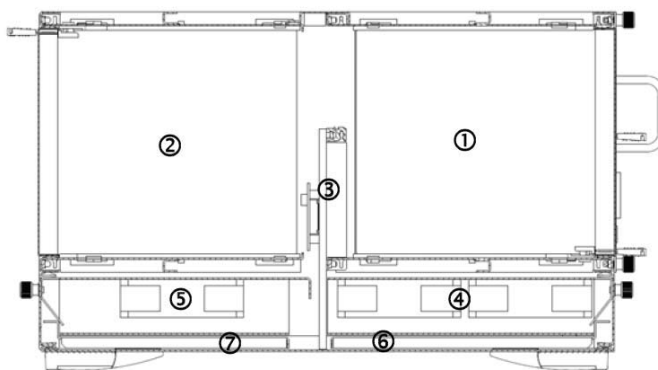


15

16.03.2010

Management, integrating the Rear Cooling into the Carrier management

Not approved



- 1 – Front AMC card cage
- 2 – Rear RTM card cage
- 3 – MicroTCA Backplane
- 4 – 4 x fans for AMC cooling (not removable)
- 5 – 2 x fans for RTM cooling (not removable)
- 6 – Removable AMC air filter
- 7 – Removable RTM air filter

RTM cooling has to be independent from front cooling!

Possible solutions:

- ✓ Independent Rear CU -> MicroTCA defines 2 CU's. In this case 4 CU's are needed
- ✓ Rear CU is an extension to the front CU. CU EMMC shall handle the fan speeds of front and rear CU's independent.

16

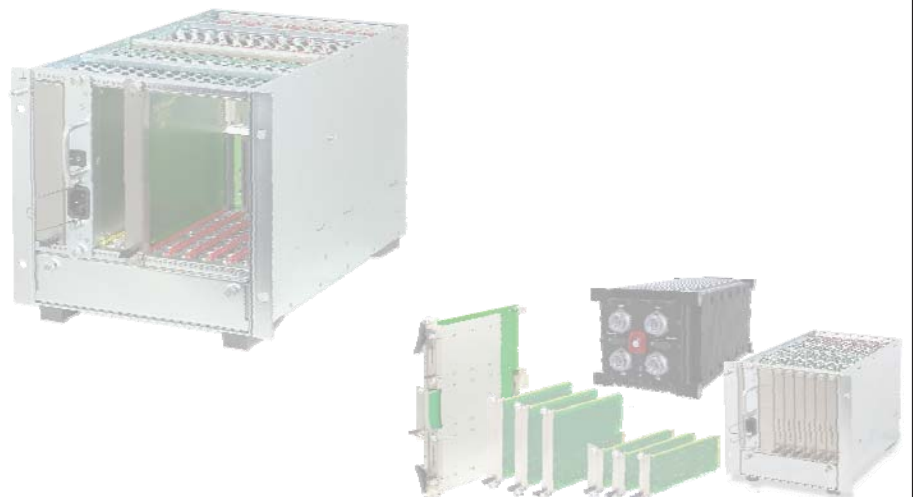
16.03.2010

MicroTCA Chassis with RTM for Physics Applications



- ✓ Mechanical verification of the alignment between front and rear board
- ✓ Test of the management of the RTM boards (how the RTM boards can be integrated in the chassis shelf management) and test of the management interface between front and RTM boards.

Thank you very much for your attention



Christian Ganninger
Product Manager MicroTCA, Backplanes and PSU
EMEA
☎ : +49-7082-794-633
@ : Christian.Ganninger@schroff.de

Radiation Effects Cookbook

Oliver Neumann

Senior Application Engineer

**Mentor
Graphics®**

Disclaimer

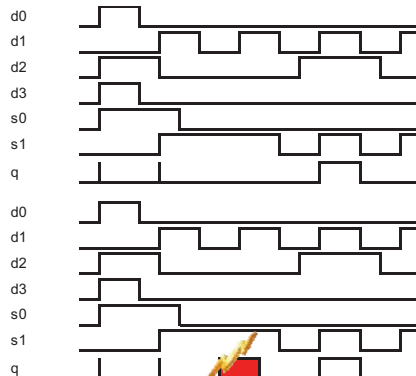
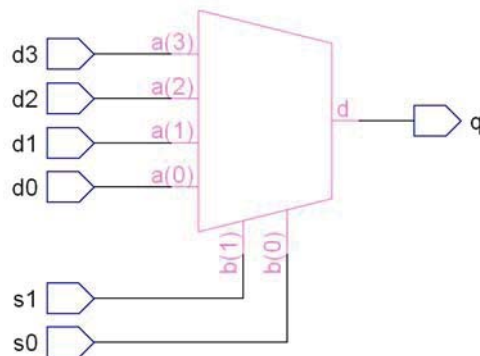
The simple guidelines proposed here are intended to be a useful starting point in planning a design for radiation effects. These suggestions should not be considered a substitute for proper environmental analysis and careful judgement. Mentor Graphics offers no warranty on the information provided here-in.

Introduction to Radiation Effects



Single Event Transient

- Temporary change in output of combinatorial logic caused by ions or electro-magnetic radiation
- Corrects itself within several nanoseconds
- Far more problematic at higher operating frequencies
 - Higher probability of the SET's error window spanning a rising clock edge

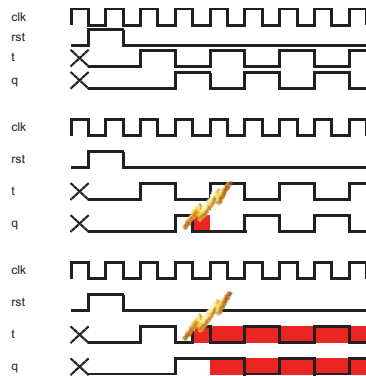
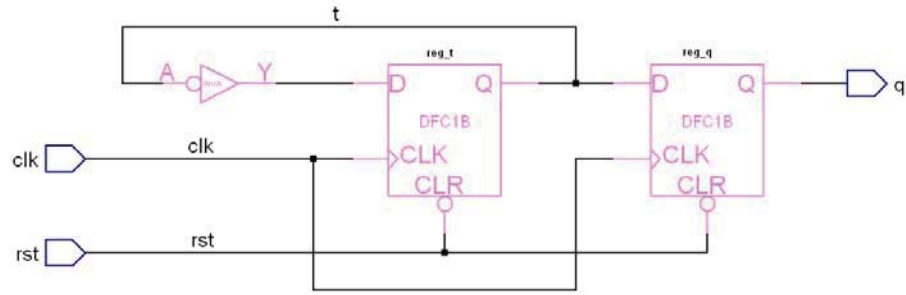


This waveform diagram represents normal circuit operation

This waveform demonstrates the effect of an SET on the MUX output q. The portion in red highlights the extent of the functional interrupt (i.e. deviation from normal circuit operation)

Single Event Upset

- Change of state caused by ions or electro-magnetic radiation
- Affects storage elements
- A fault retention path is a path with feedback where the fault arising from an upset can be retained in the circuit



This waveform diagram represents normal circuit operation

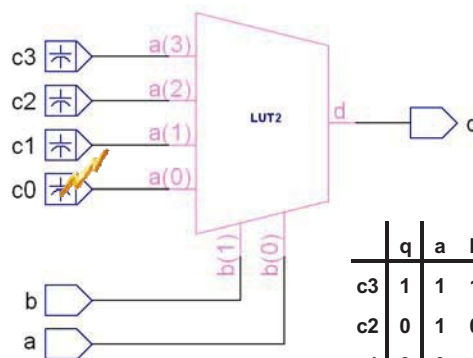
This waveform demonstrates the effect of an SEU on register reg_q, not in a fault retention path. The portion in red highlights the extent of the functional interrupt (i.e. deviation from normal circuit operation)

This waveform demonstrates the effect of an SEU on register reg_t, in a fault retention path. The portion in red highlights the extent of the functional interrupt (i.e. deviation from normal circuit operation)



Configuration Upset (from SEU)

- Change of LUT function or routing caused by ions or electro-magnetic radiation striking a configuration bit
- Not corrected until configuration SRAM refreshed
- “Background scrubbing” refers to the process of constantly checking the configuration SRAM to correct SEUs



	q	a	b
c3	1	1	1
c2	0	1	0
c1	0	0	1
c0	0	0	0

This truth table shows the normal operation of the lookup table. The LUT implements an AND2 function

	q	a	b
c3	1	1	1
c2	0	1	0
c1	0	0	1
c0	1	0	0

This truth table shows the modified function of the look-up table resulting from an SEU on configuration bit c0. The LUT now implements an XNOR2 function



Triple Mode Redundancy

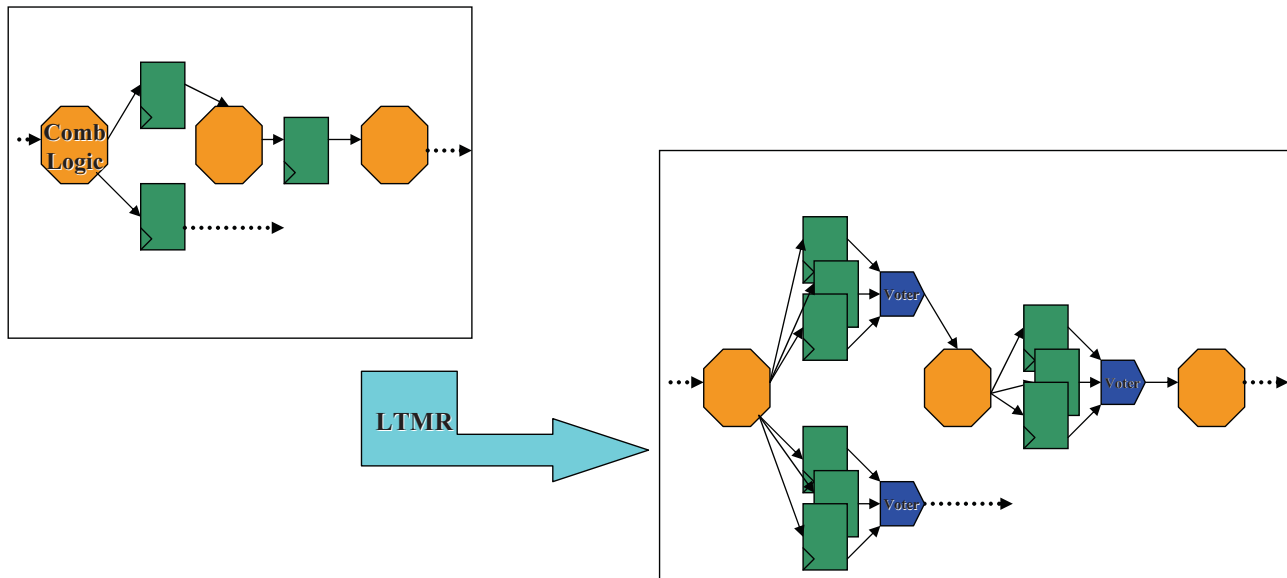
The Mentor Graphics logo is displayed in white, bold, sans-serif font against a dark blue background. The background features a complex, glowing blue circuit board pattern with various lines, nodes, and circular patterns, suggesting a high-tech or digital environment.

TMR Strategies – Local TMR

- **Local TMR (LTMR)**
 - **Triplicate sequential elements only, and majority vote the outputs**
 - **Flip-flops, shift registers, block RAMs, and sequential DSPs**
 - **The input data, control signals and clock will be shared by the triplicated flops**
 - **Reduces SEE (Single Event Error) occurrence to frequency dependent SET capture; clock trees, global routes and IOs are still susceptible**

[1] M. Berg, “Design for Radiation Effects,” Invited Talk Presented 2008 at Military and Aerospace Programmable Logic Design, MAPLD, Annapolis, MD, September. 2008

Local TMR illustrated

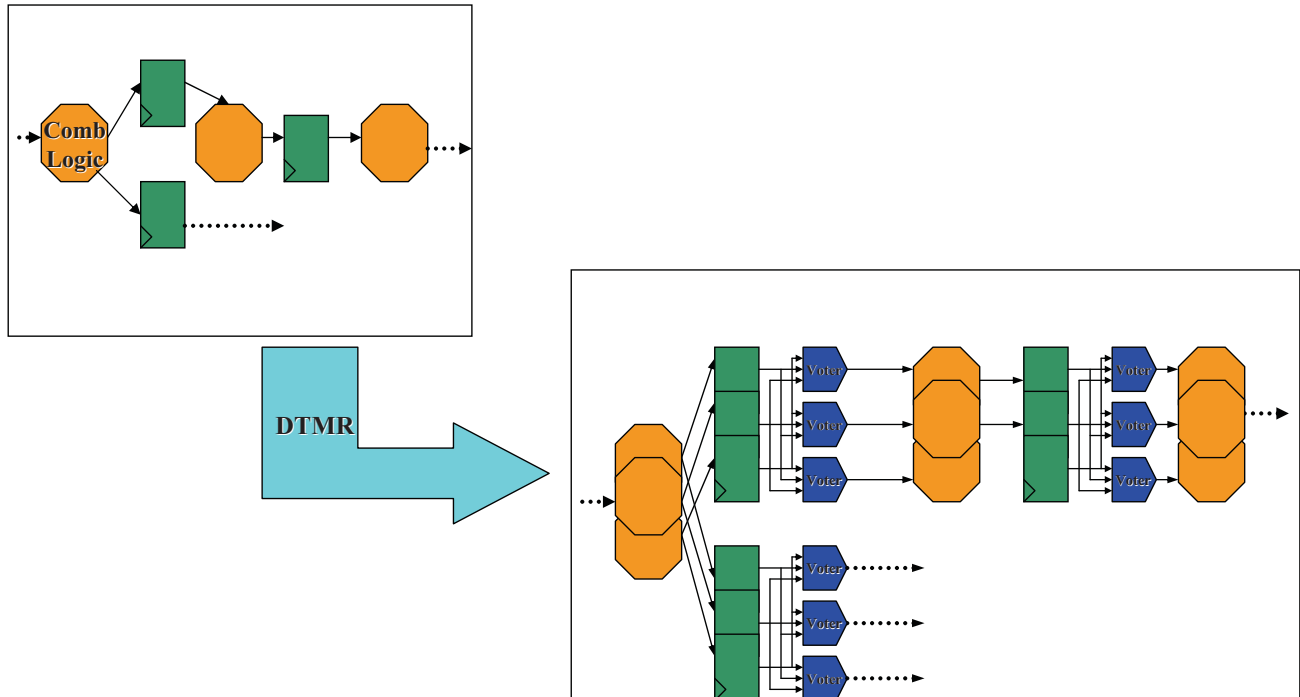


TMR Strategies – Distributed TMR

▪ Distributed TMR (DTMR)

- Apply TMR on sequential and combinational logic
 - Triplicate sequential and combinatorial logic; global routes and I/O are not triplicated
 - Vote out the triplicated logic just after the sequential elements
 - Triplicate the majority voting circuit as well to protect SET effects on the voting circuit
- Reduces SEE occurrence; clock trees, global routes and IOs are still susceptible
- Preferable scheme for SEU and SET protection of technologies with hardened clock trees

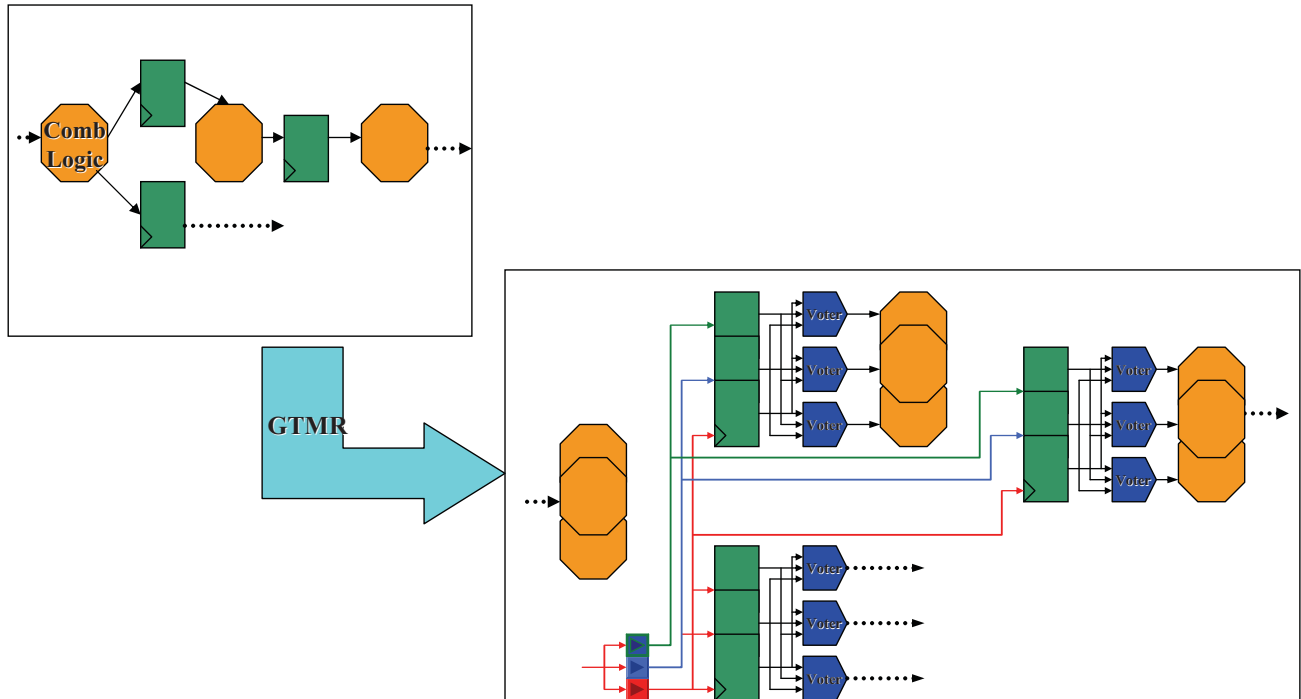
Distributed TMR illustrated



TMR Strategies – Global TMR

- **Global TMR (GTMR)**
 - Apply TMR on the entire design including global buffers
 - Triplicate the sequential elements, combinational logic, voters and the global buffers
 - Voters converge the triplicated flop outputs at clock and control domain crossovers
 - This gives very high level of radiation protection
 - This scheme requires that the triplicated global lines have minimum skew between them
 - Preferred scheme for commercial SRAM based FPGAs

Global TMR illustrated



Special Case Handling Overview

- **In vendor independent flow we can handle embedded resources effectively**
 - Tech cells such as RAMs, DSPs, Shift registers etc
 - Need to triplicate and vote datapath can limit usage
 - Ability to control automated embedded resource inference
 - To Selectively infer
 - To infer with restricted features
 - Synthesis tool decides embedded resource allocation earlier in the implementation flow
 - Enables more effective TMR application.
 - Gives better control over synthesis for radiation hardening

Tool Usage Model: Legacy TMR

- **Enabling Legacy TMR methods (Actel anti-fuse only)**
 - **Project-wide option (all FSMs in current design)**
 - `setup_design -radhardmethod=cc`
 - `setup_design -radhardmethod=tmr`
 - `setup_design -radhardmethod=tmr_cc`
 - **Per Module / Component / Signal control through an HDL attribute / pragma**
 - **VHDL:**
attribute radhardmethod : string;
attribute radhardmethod of foo : label is "tmr"
 - **Verilog:**
// pragma attribute foo radhardmethod tmr

Safe Finite State Machines

FSM SEU Detection & Recovery

Hamming Distance 2

What

- SEU detection & recovery for all FSM encoding styles*
- Adds 2 parity bits for error detection (binary or gray encoding)

Benefit

- Error detection & recovery for register efficient encoding styles (binary & gray)
- Improves Fmax of error detection circuitry
- Reduces unnecessary interruption due to SEU in parity bits

Mentor Advantage

- Unique to Precision

STATE	Before	With parity bits	SEUs detected	SEUs having no impact on operation
A	00	0001	1001, 0101	0011, 0000
B	01	0110	1110, 0010	0100, 0111
C	10	1010	0010, 1110	1000, 1011

*Previous Safe FSM implementations do not detect SEUs for binary or gray encoding



17
2009 ESA Radiation Effects Workshop

Recommended SEU Detecting FSM Approach

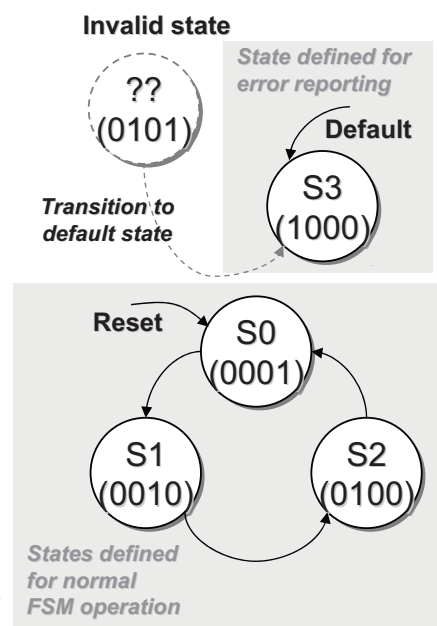
■ Coding style

- Describe normal FSM operation through “case” statement
- Describe an error reporting state in the case statement
- Specify a transition to the error reporting state in the “default” / “when others” case branch
 - Take care not to toggle other FSM outputs

■ Synthesis tool behaviour

- Implements all possible states (including those unspecified in RTL)
- Generated logic has a defined behavior for each possible value of state bits
- “Unspecified” or “Invalid” states transition to the state specified in “default” / “when others”

Safe FSM



18
2009 ESA Radiation Effects Workshop

SEU Detecting FSM Example

```

LIBRARY ieee;
USE ieee.std_logic_1164.all;
ENTITY traffic IS GENERIC (USE_ERR : boolean := true);
PORT (clock, sensor1, sensor2, reset : IN std_logic;
      red1, yellow1, green1, red2, yellow2, green2, err : OUT std_logic); END;

ARCHITECTURE rtl OF traffic IS
  TYPE state_t IS ( ST0, ST1, ST2, ST3, ST4, ST5, ST6, ST7, STERROR );
  SIGNAL state, nxstate : state_t; SIGNAL int_reset, error : std_logic;
BEGIN
  -- Form the internal reset from the top-level port and the error flag
  internal_reset : PROCESS (clock) BEGIN
    IF clock'event and clock='1' THEN
      int_reset <= reset or error ;
    END IF ; END PROCESS;
  -- Update the state on the clock edge
  update_state : PROCESS (int_reset, clock) BEGIN
    IF (int_reset='1') THEN
      state <= ST0 ;
    ELSIF clock'event and clock='1' THEN
      state <= nxstate ;
    END IF ; END PROCESS;
  -- set the outputs and next state
  transitions : PROCESS (state, sensor1, sensor2) BEGIN
    -- Default values for the outputs
    red1 <= '0'; yellow1 <= '0'; green1 <= '0'; red2 <= '0';
    yellow2 <= '0'; green2 <= '0'; error <= '0';
    CASE state IS
      WHEN ST0 =>
        green1 <= '1'; red2 <= '1';
        -- ...
      WHEN STERROR =>
        error <= '1'; nxstate <= ST0;
      WHEN others =>
        nxstate <= STERROR;
    END CASE; END PROCESS;

  generate_err : IF USE_ERR = true GENERATE
    err <= '1' WHEN error = '1' ELSE '0';
  END GENERATE;
  stub_err : IF USE_ERR = false GENERATE
    err <= '0';
  END GENERATE;
END rtl;

```

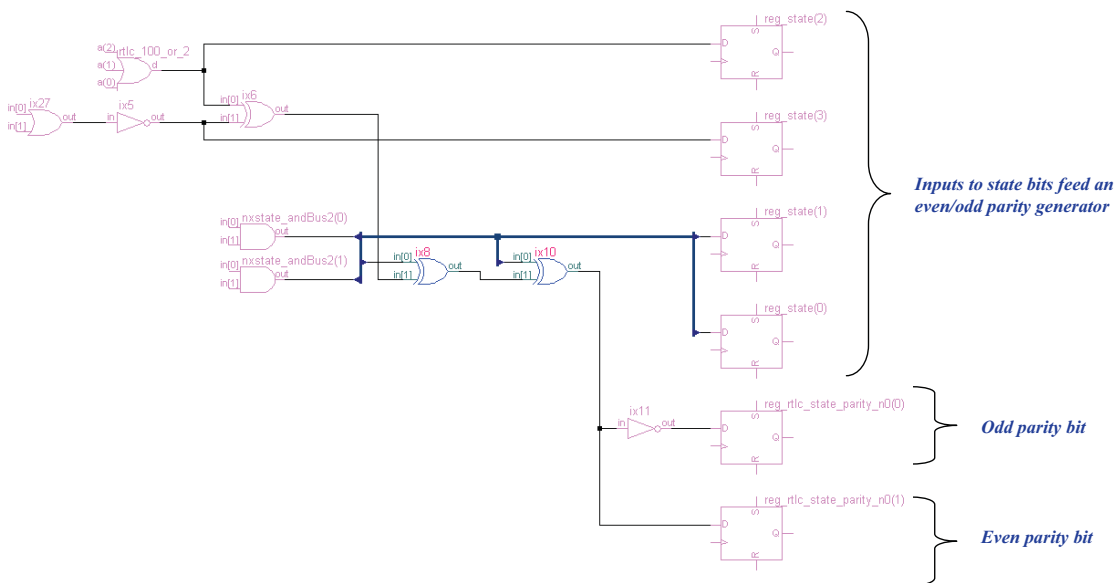
Basic supervisory logic resets the FSM after an SEU is detected

Error reporting state "STERROR" and "when others" clause directing to the error reporting state upon SEU detection

Logic to either drive the error flag to the output port, or connect to ground if unused



SEU Detecting FSM Example



Tool Usage Model: SEU Detecting FSM

- **Enabling SEU Detecting FSM construction**
 - Project-wide option (all FSMs in current design)
 - `setup_design -safe_fsm_type=seu_detect`
 - Per FSM control through an HDL attribute / pragma
 - VHDL:
`attribute safe_fsm_type : string;`
`attribute safe_fsm_type of state_t : type is "seu_detect"`
 - Verilog:
`// pragma attribute my_state_vector safe_fsm_type seu_detect`
- **Specifying the error recovery state**
 - HDL coding style
 - VHDL “when others” or Verilog “default” clause
 - HDL attribute / pragma
 - VHDL:
`type state_t is (ST0, ST1, ST2, ST3, ST4, ST5, ST6, ST7, STERROR);`
`attribute state_recovery : state_t;`
`attribute state_recovery of state_t : type is STERROR;`
 - Verilog:
`// pragma attribute my_state_vector state_recovery 001`
 - Reset state

Fault Tolerant FSM¹ Hamming Distance 2

What

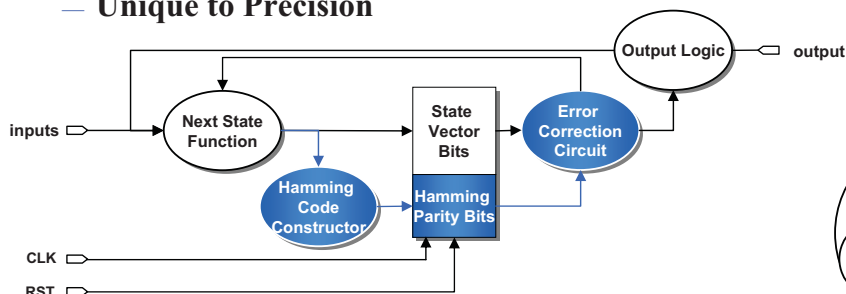
- FSM corrects SEU without interruption
- Adds k parity bits² to state vector

Benefit:

- Allows for normal operation after an SEU
- Applicable to all encoding schemes

Mentor Advantage

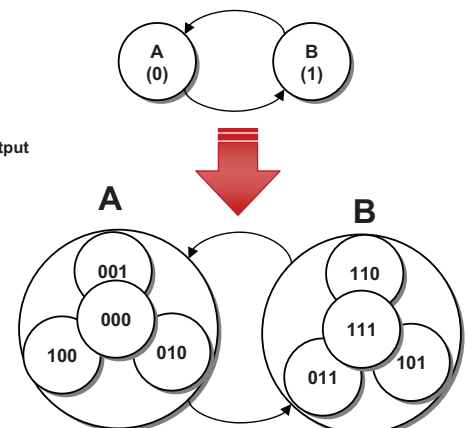
- Unique to Precision



1: Planned for Precision 2010a

2: k must satisfy equation $2^k \geq k+n+1$ (n = # of state bits)

State	Before	With parity bits	States map to same destination state
A	0	000	001, 010, 100
B	1	111	110, 101, 011

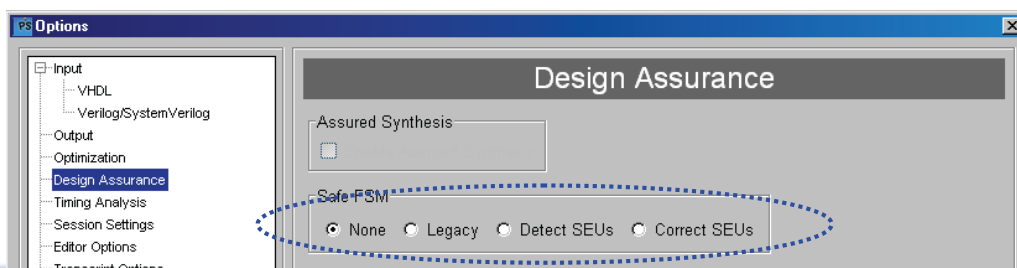


Tool Usage Model: SEU Correcting FSM

- **Enabling SEU Correcting FSM construction**
 - Project-wide option
 - `setup_design -safe_fsm_type=seu_correct`
 - Per FSM control through an HDL attribute / pragma
 - VHDL:
`attribute safe_fsm_type : string;`
`attribute safe_fsm_type of state_t : type is "seu_correct"`
 - Verilog:
`// pragma attribute my_state_vector safe_fsm_type seu_correct`
- **Note: Best area / performance obtained by allowing Precision to determine seu_correct state encoding**
 - Avoid forcing one-hot, as performance is poor

Tool Usage Model: Safe FSM Summary

- **Project-wide option (all FSMs in current design)**
 - `setup_design -safe_fsm_type=none` (RTL, RTL+)
 - `setup_design -safe_fsm_type=legacy` (RTL, RTL+)
 - `setup_design -safe_fsm_type=seu_detect` (RTL+ only)
 - `setup_design -safe_fsm_type=seu_correct` (RTL+ only)
- **Same values above used for per FSM control through an HDL attribute / pragma**



General Suggestions



Safe FSM / TMR by Device

Environment	Antifuse or Flash device (Actel)	Hardened SRAM device (Atmel)	Commercial SRAM device (Xilinx)
Radiation, low operating frequency (SEU)	Local TMR, Safe FSM	Local TMR, Safe FSM	Global TMR
Radiation, high operating frequency (SEU+SET)	Distributed TMR*	Distributed TMR*	Global TMR

* Distributed TMR requires radiation hardened clock routing in the device

Safe FSM / TMR Flows

Assurance measure	Don't Touch Modules	Black Boxes	P&R requirement*
SEU Correcting FSM			Disable logic opt for correction logic
SEU Detecting FSM			Disable logic opt for detection logic
Local TMR	Not tripled	Not tripled	Disable logic opt for voters
Distributed TMR	Not tripled	Not tripled	Floorplan to separate tripled logic / voters
Global TMR	Not tripled	Not tripled	Floorplan to separate tripled logic / voters

* Actual P&R requirements may vary by device manufacturer



27

2009 ESA Radiation Effects Workshop

Mentor Graphics®

www.mentor.com

Neue Entwicklungen für die JCNS-Neutronenstreuinstrumente

SEI-Tagung Frühjahr 2010

Matthias Drochner

FZ Jülich / ZEL

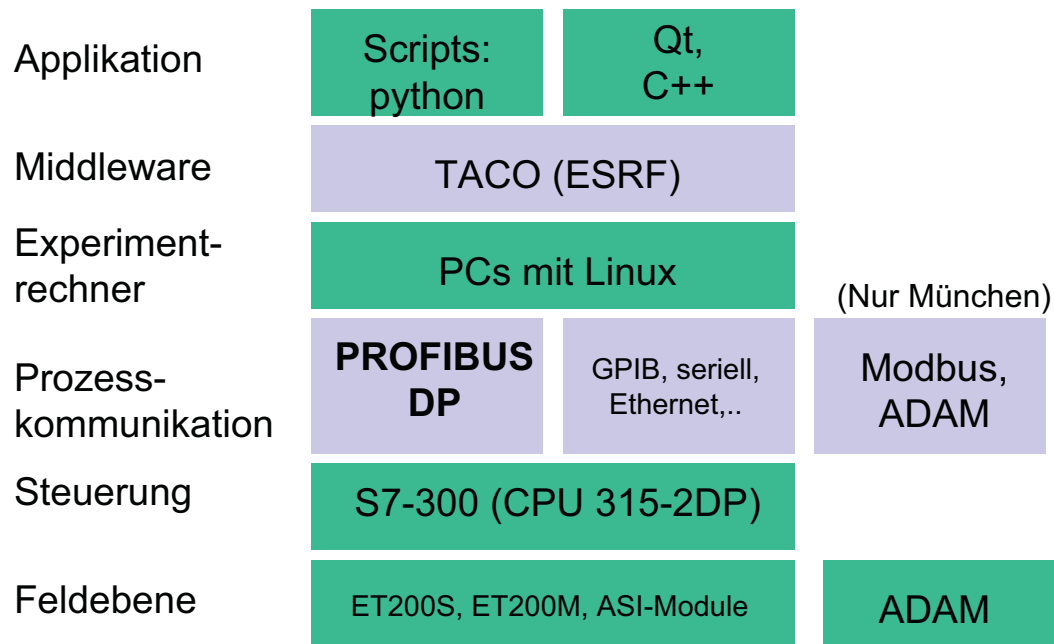
Neue Entwicklungen für die JCNS-Neutronenstreuinstrumente – p.1/

Übersicht

- Status
- Neue Scriptsprache
- Überlegungen zum GUI

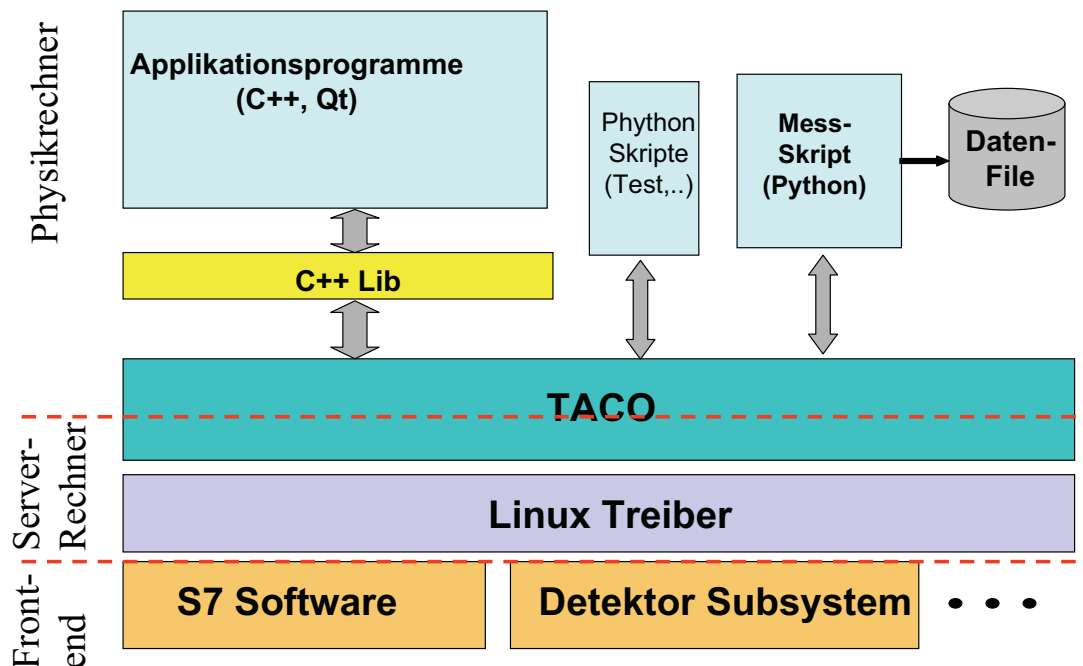
Neue Entwicklungen für die JCNS-Neutronenstreuinstrumente – p.2/

Baukastensystem: Jülich-Münchener Standard



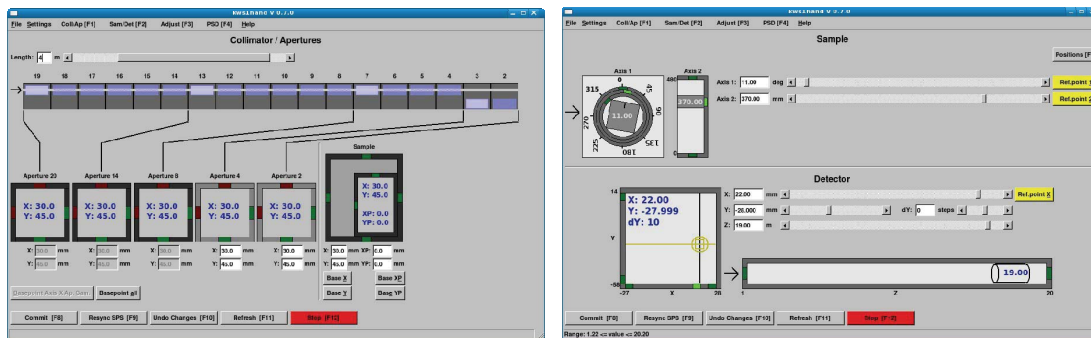
Zentralinstitut für Elektronik (ZEL)

Software-Hierarchie



Zentralinstitut für Elektronik (ZEL)

Handsteuerungen: Beispiel KWS1/KWS2



- *Notebook mit Funknetz*
- *Visualisierung der Mechanik, Fehleranalyse*
- *Maschineneinrichtung*

Zentralinstitut für Elektronik (ZEL)

Ist-Situation Systemtechnik

	KWS1	KWS2	KWS3	J-NSE	SNS-NSE	TREFF	MARIA	DNS	IN12 UFO	Spheres	SV28
„S7-Prozess peripherie“	ja	ja	ja	ja	ja	ja	ja	ja	ja	ja	ja
Sicherheits-technik	S7 d.S.	S7 d.S.	S7 d.S.	S7 d.S.	S7 d.S.	I-Box	S7 d.S.	S7 d.S.	-	S7 d.S.	-
Linux	Fedora	Fedora	Fedora	Fedora	Fedora	Debian, SUSE	Fedora	Mandrake	Fedora	SUSE, Fedora	Fedora
TACO	ja	ja	ja	ja	ja	ja	ja	ja	ja	nein	ja
python	ja	ja	ja	ja	ja	Ja + PSH	ja	ja	ja	nein	ja
Qt	ja	ja	ja	ja	ja	ja	ja	ja	ja	?	ja

- Biodiff, Topas und Powtex sind nicht aufgeführt, da noch nicht implementiert
- IN12 UFO bezieht sich auf Test/Demo-System, später Integration in Nomad
- d.S.: distributed Safety
- I-Box FRMII Instrumentenbox

Zentralinstitut für Elektronik (ZEL)

Ist-Situation Software

	KWS1	KWS2	KWS3	J-NSE	SNS-NSE	TREFF	MARIA	DNS	IN12 UFO	Spheres	SV28
TC Panel	ja	ja	ja	ja	ja	nein	ja	ja		nein	ja
Skript-Sprache	Python/MM	Python/MM	Python/MM	Monk-Sprache	Monk-Sprache	psh	Python/MM	Python/MM	Python/MM	Ruby	Python/MM
Makrosprache	nein	nein	nein	nein	nein	ja	ja	nein	nein	?	nein
Handsteuerung	ja	ja	ja	ja	ja	ja (1)	u.D.	ja	u.D.	nein	u.D.
Netzteil-GUI	nein	nein	nein	ja	ja	nein	nein	nein	nein	nein	nein
Life-Display	ja	ja	ja	nein	nein	ja	-	ja	ja	ja	ja
GUI für Messprogramm	ja	ja	Anfänge	nein	nein	nein	-	nein	nein	ja	nein

u.D.: under Development

(1) Handsteuerung für Treff ist primitiver Vorläufer unter TCL/TK

MM: movemotor Abstraktionsklassen oberhalb des TACO/python-Bindings

Monk-Sprache: von M. Monkenbusch entwickelte Skriptsprache für NSE

Zentralinstitut für Elektronik (ZEL)

Neue Scriptsprache: Warum nicht Python

Wünsche der Instrumentverantwortlichen:

- Python wird als ungeeignet angesehen:
 - Strukturierung durch Leerzeichen / Tabs
 - Klammern für Argumente sind unnötig
- Wunsch: wie Fortran, BASIC oder DCL
- Kontrollstrukturen (Verzweigung, Schleifen) als Sprachelemente sind überflüssig
- Ebenfalls entbehrlich: Variablen, Datenstrukturen, Funktionsdefinitionen, ...

Neue Scriptsprache: Das Resultat

- Resultat der Diskussion: Makrosprache mit wenig Syntaxelementen
- Grundform: <Schlüsselwort> <Argument> ...
- Einheitliche Sicht auf Geräte, d.h. universelle Schlüsselworte
- Implementierung von D.Korolkov und L.Fleischhauer-Fuß

Neue Entwicklungen für die JCNS-Neutronenstreuinstrumente – p.2/

Neue Scriptsprache: Device-Befehle

- whereis <device>: Lies Ist-Position (in einem abstrakten Sinn, z.B. Zählerstand bei Detektor)
- status <device>: Lies Zustand – läuft oder steht usw.
- configure <device> <parameter name> <parameter value>: Parametriert das Gerät
- show <device>: Lies konfigurierte Parameter
- start <device>, stop <device>: wie der Name sagt...
- read <device>: Lies Daten
- move <device>: bewege Achsen usw.

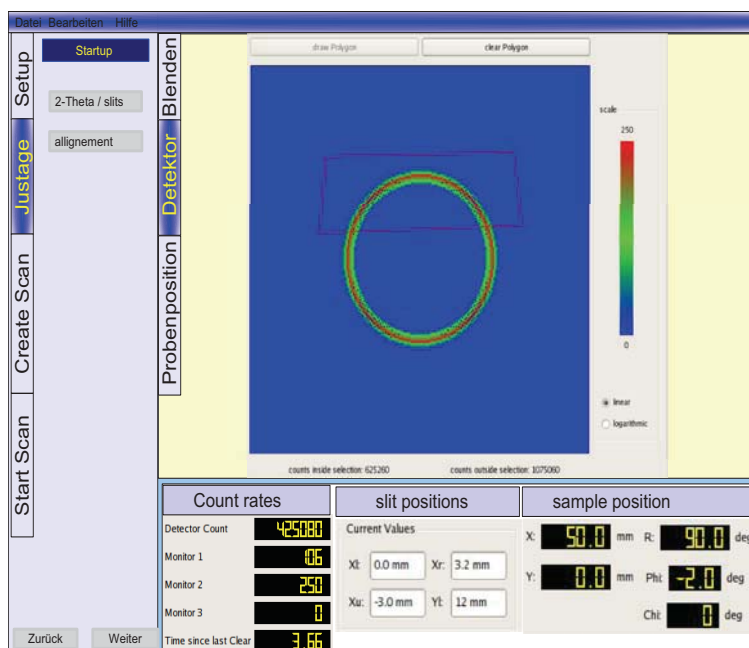
Neue Entwicklungen für die JCNS-Neutronenstreuinstrumente – p.3/

Neue Scriptsprache: Kombinierte Befehle

- Parallelisierung:
 - `move <device1> <pos1>; move <device2> <pos2>`:
Positionierung nacheinander (";" trennt Befehle)
 - `move <device1> <pos1> <device2> <pos2>`:
Positionierung gleichzeitig
- Scan ueber Achsen (in einem abstrakten Sinn):
 - `scan <device> <from> <step> <to> <time>`:
Eindimensionaler Scan, mißt <time> auf jeder Position
 - `scan <device1> <from> <step> <to> <time> <device2> <from> <step> <to>`: Zweidimensionaler Scan
 - Erweiterbar auf theoretisch beliebig viele Geräte

Neue Entwicklungen für die JCNS-Neutronenstreuinstrumente – p.4/

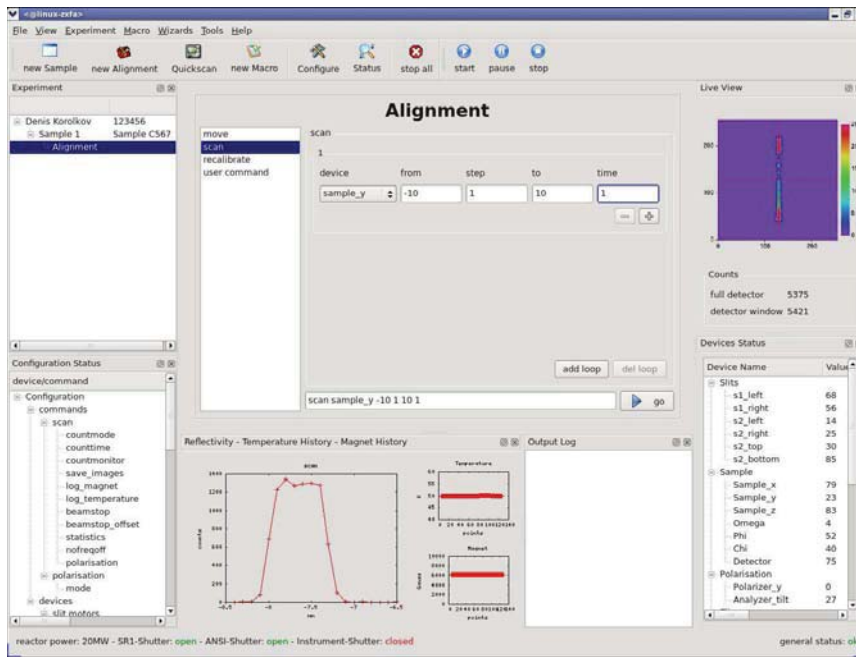
GUI-Vorschlag



Einheitliche Gliederung in Unterfunktionen durch Menü links

Neue Entwicklungen für die JCNS-Neutronenstreuinstrumente – p.5/

Alternativer GUI-Vorschlag



Konfigurierbares Layout

Neue Entwicklungen für die JCNS-Neutronenstreuinstrumente – p.6/

EMV in Meßsystemen

Grundlagen und Anwendungen

SEI-Tagung DESY Hamburg
15.3.-17.3.2010

Dr.-Ing. Sven Bönisch
Helmholtz-Zentrum Berlin für Materialien und Energie
Hahn-Meitner-Platz 1
14109 Berlin

Email: boenisch@helmholtz-berlin.de
Tel: (030) 80622374

1

Übersicht

1. Grundlagen
2. Kopplungsmechanismen und Gegenmaßnahmen
 - Leitungsgebundene Kopplung (galvanische-, Impedanz-, Stromkopplung)
 - Kapazitive Kopplung
 - Induktive Kopplung
 - Wellenkopplung (leitungsgeführt)
 - Strahlungskopplung (Freiraumwellen)
3. Beispiele
 - Schirmung
 - Masseschleife, Mantelstromfilter, Massestruktur
 - Kabelanschluss
 - EMV-Design

2

1. Grundlagen

EMV: Unter EMV (elektromagnetische Verträglichkeit) versteht man allgemein, die Fähigkeit eines Gerätes/Baugruppe in der vorgegebenen elektromagnetischen Umgebung definitionsgemäß zu arbeiten und die Umgebung nicht unzulässig zu beeinflussen.

Allgemeines Störmodell:



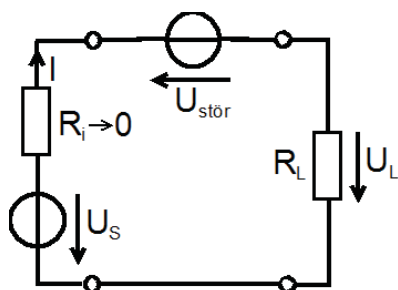
Die EMV kann durch Maßnahmen in allen 3 Blöcken verbessert werden – vorausgesetzt er ist zugänglich.

3

Störabstand

Der Störabstand ist ein Gütekriterium für die Sensibilität einer Schaltung gegenüber einer Störung. Durch die allgemeine Definition können unterschiedliche Schaltungen miteinander verglichen werden.

Spannungsquellen Ersatzschaltbild:



Störabstand in dB:

$$SNR = a_{stör} = 20 \cdot \log \frac{U_s}{U_{stör}} [dB]$$

Störabstand in dBV:

$$SNR = 20 \cdot \log \frac{U_s}{1V} [dBV]$$

Durch Erhöhung der Signalspannung bzw. Verringerung der Störspannung kann eine Verbesserung des Störabstandes erreicht werden. Da Spannungsquellen in äquivalente Stromquellen umgewandelt werden können, ist der Störabstand auch als Verhältnis von Signalstrom zu Störstrom definierbar.

4

Übertragungsarten

Die Art der Signalübertragung bestimmt wesentlich die Empfindlichkeit gegenüber Einkopplung Störungen. Im wesentlichen unterscheidet man Schaltungen nach:

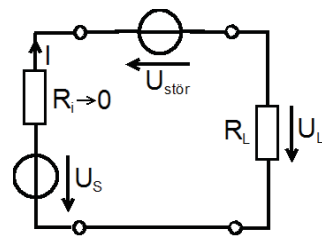
1. Impedanzen im Signalkreis
2. Symmetrie des Signalkreises

5

Übertragungsarten - Impedanz

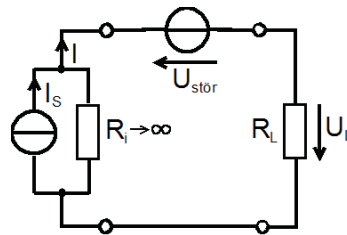
Spannungsübertragung

- Spannungsquelle mit Innenwiderstand treibt einen Lastwiderstand
- $R_i \ll R_L$
- Empfindlich gegenüber induktiver Kopplung



Stromübertragung

- Stromquelle prägt einen definierten Strom in den Signalpfad ein
- $R_i \gg R_L$
- Empfindlich gegenüber kapazitiver Kopplung
- SNR größer als bei Spannungsübertragung

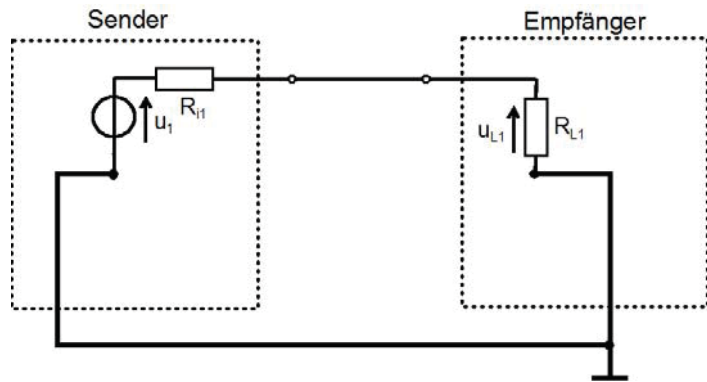


6

Übertragungsarten - Symmetrie

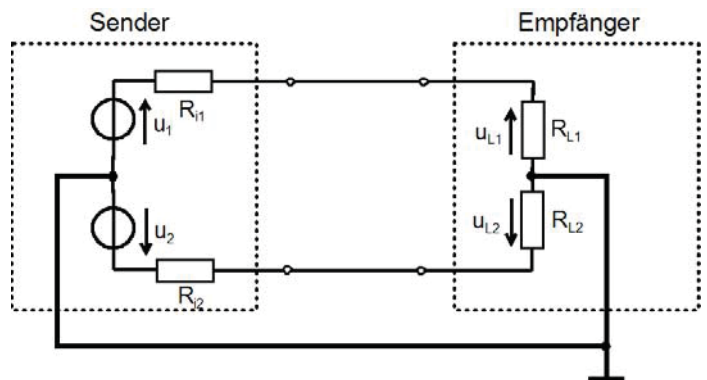
Unsymmetrische Übertragung

- 1 Signalleitung
- 1 Leiter auf Massepotential
- Störempfindlich



Symmetrische Übertragung

- 2 gegenphasige Signalleitungen
- Differentielle Signalübertragung
- Störungsempfindlich



7

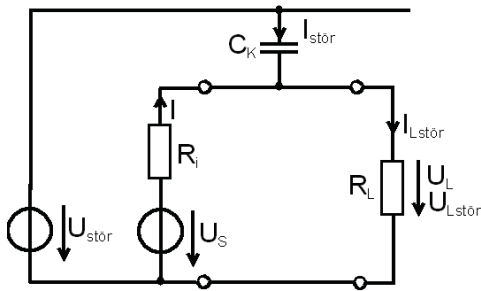
2. Kopplungsmechanismen

Impedanzkopplung (galvanische-, Stromkopplung)	Kapazitive Kopplung	Induktive Kopplung	Wellen- kopplung	Strahlungs- kopplung
Strom I	E-Feld	H-Feld	EM-Feld	Freiraumwellen
Leitungsgebunden	Feldgebunden			
$U_{st} = f(Z_k, I, di/dt)$	$U_{st} = f(C_k, du/dt)$	$U_{st} = f(M_k, di/dt)$	$U_{st} = f(Z_{12}, du/dx, di/dx)$	$U_{st} = f(E_0, h_{eff})$
$\lambda \gg l$			$\lambda \leq l$	

8

Kapazitive Kopplung

Kopplungsersatzschaltbild:



$$\underline{U}_{Lstör} = R_i \parallel R_L \cdot \underline{I}_{stör}$$

$$\underline{U}_{Lstör} = R_i \parallel R_L \cdot j\omega C_K \cdot \underline{U}_{stör} \quad (\text{für harmonische Störer})$$

Spannungsübertragung $R_i \ll R_L$

$$\underline{U}_{Lstör} = R_i \cdot j\omega C_K \cdot \underline{U}_{stör}$$

$$\underline{I}_{Lstör} = \frac{R_i}{R_L} \cdot j\omega C_K \cdot \underline{U}_{stör}$$

• Einkopplung von Störungen über elektrische Felder

Voraussetzungen:

• Leitungsbeläge vernachlässigbar

• Rückwirkungsfreiheit ($U_{stör} \gg U_{Lstör}$, schwache Kopplung)

$$\dot{i}_{stör} = C_K \cdot \frac{du_{stör}}{dt}$$

$$\underline{I}_{stör} = j\omega C_K \cdot \underline{U}_{stör}$$

→ Hochpaßverhalten

• Störwirkung steigt mit der Frequenz

• Störsignal erscheint an der Last differenziert

Stromübertragung $R_i \gg R_L$

$$\underline{U}_{Lstör} = R_L \cdot j\omega C_K \cdot \underline{U}_{stör}$$

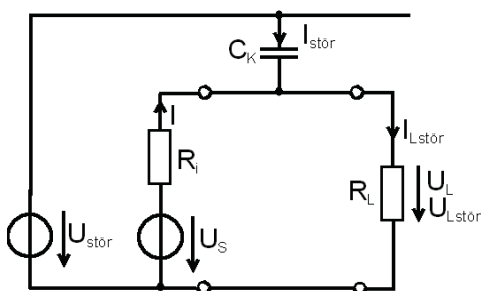
$$\underline{I}_{Lstör} = j\omega C_K \cdot \underline{U}_{stör}$$

Gesamter Störstrom fließt durch die Last
→ Empfindlich für kapazitive Kopplung

9

Kapazitive Kopplung - Abhilfe

Kopplungsersatzschaltbild:



Quelle:

• Verringerung der Störspannung

• Verringerung der (Stör-) Frequenz (Tiefpassfilter, aktive Bauteile mit niedriger Grenzfrequenz)

Kopplung:

• Verringerung der Koppelkapazität

• Verkürzen der Länge von parallelen Leitungen

• Vergrößerung des Abstandes

• Geänderte Leitungsführung

• Schirmung (Felder werden gegen Massepotential gelegt, parallele Masseleitung auf PCB)

• Symmetrische Signalübertragung (Quelle, Kopplung und Senke!!!)

Senke:

• Geringere Schaltungsimpedanz

• Insbesondere kleines R_i , um Störstrom von R_L abzuleiten (Spannungsübertragung)

Diagnose:

• Signalquelle kurzschließen ($R_i \ll R_L$,

Spannungsübertragung)

→ Störung muß verschwinden

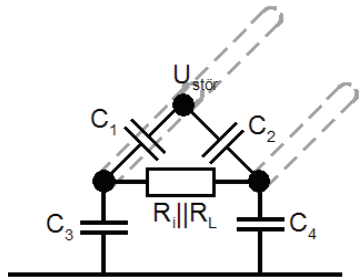
$$\underline{U}_{Lstör} = j\omega \underline{U}_{stör} \cdot C_K \cdot R_i \parallel R_L$$



10

Kapazitive Kopplung bei symmetrischer Übertragung

Kopplungsersatzschaltbild:



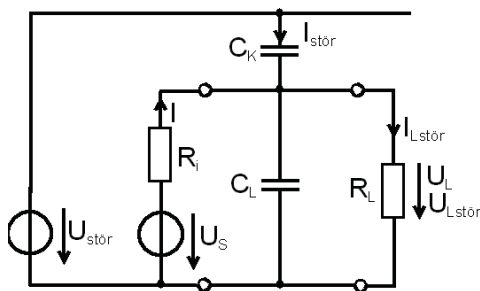
- Parasitäre Kapazitäten bilden Brückenschaltung
- Strom in Diagonale wird Null (Brückenabgleich), wenn $C1/C3=C2/C4$

Verringerung von Störungen:

- Verdrillen ($C1=C2, C3=C4$)
- Masseleitung dicht geführt \rightarrow geringe Brückenempfindlichkeit ($C3, C4 \gg C1, C2$)
- Symmetrierung aller Systemkomponenten (Quelle, Kopplung, Senke)

Kapazitive Kopplung - SNR

Kopplungsersatzschaltbild:



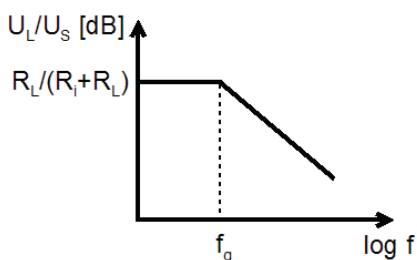
Störabstand an der Last:

$$SNR = 20 \cdot \log \left(\frac{U_S}{U_{stör}} \cdot \frac{R_L \parallel Z_{CL} \parallel Z_{CK}}{R_i + R_L \parallel Z_{CL} \parallel Z_{CK}} \cdot \frac{Z_{CK} + R_i \parallel R_L \parallel Z_{CL}}{R_i \parallel R_L \parallel Z_{CL}} \right)$$

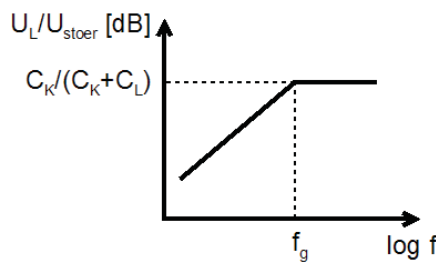
Frage: Welche Strukturen können Sie hier erkennen? (Parallel-, Serienschaltung, Spannungs-, Stromteiler, HP, TP)

- C_L – Kabelkapazität wenn Wellenlänge \gg Kabellänge \rightarrow Zeitkonstante, Grenzfrequenz

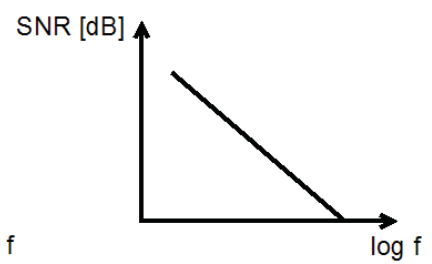
$$f_g = \frac{1}{2\pi\tau} \quad \text{mit} \quad \tau = (C_L + C_k) \cdot R_i \parallel R_L$$



Signal ratio [dB]



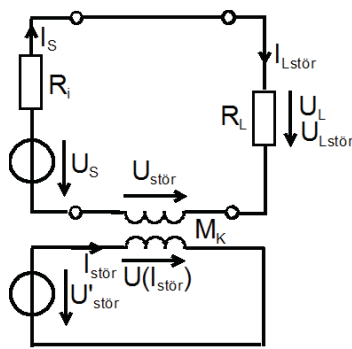
Noise ratio [dB]



Signal to Noise ratio [dB]

Induktive Kopplung

Kopplungsersatzschaltbild:



- Einkopplung von Störungen über magnetische Felder
- Voraussetzungen:
- Leitungsbeläge vernachlässigbar
- Rückwirkungsfreiheit ($I_{stör} \gg I_{Lstör}$, schwache Kopplung)
- Ohmscher Widerstand der Gegeninduktivität vernachlässigbar

$$u_{stör} = M_K \cdot \frac{di_{stör}}{dt}$$

$$U_{stör} = j\omega M_K \cdot I_{stör}$$

→ Hochpaßverhalten

- Störwirkung steigt mit Frequenz
- Störsignal erscheint an der Last differenziert

Gesamte Störspannung fällt über der Last ab
→ Empfindlich für induktive Kopplung

$$U_{Lstör} = U_{stör} \cdot \frac{R_L}{R_i + R_L}$$

$$U_{Lstör} = j\omega M_K \cdot I_{stör} \cdot \frac{R_L}{R_i + R_L}$$

(für harmonische Störer)

Spannungsübertragung $R_i \ll R_L$

Stromübertragung $R_i \gg R_L$

$$U_{Lstör} = j\omega M_K \cdot I_{stör}$$

$$U_{Lstör} = j\omega M_K \cdot I_{stör} \cdot \frac{R_L}{R_i}$$

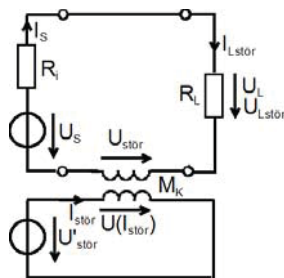
$$I_{Lstör} = j\omega M_K \cdot I_{stör} \cdot \frac{1}{R_L}$$

$$I_{Lstör} = j\omega M_K \cdot I_{stör} \cdot \frac{1}{R_i}$$

13

Induktive Kopplung - Abhilfe

Kopplungsersatzschaltbild:



Diagnose:

- Wie bei Impedanzkopplung Signalkreis an der Quelle öffnen ($R_i \gg R_L$, Stromübertragung)
- Störung muß verschwinden
- Test auf induktive Kopplung mit Kurzschlußringen bzw. Schirmblech ohne Massebezug

$$U_{Lstör} = j\omega I_{stör} \cdot M_K \cdot \frac{R_L}{R_i + R_L}$$



Quelle:

- Verringerung des Störstromes
- Verringerung der (Stör-) Frequenz (Tiefpassfilter, aktive Bauteile mit niedriger Grenzfrequenz)

Kopplung:

- Verringerung der Gegeninduktivität
 - Vergrößern des Abstandes gekoppelter Maschen
 - Verringerung der Schleifenfläche (kurze Leitungsführung)
 - Nähe von Hin- und Rückleiter (Feldkompensation in Quellschleife, Verringerung des Flußdurchsatzes in Senke)
 - Verdrehen von Hin- und Rückleiter (resultierender Gesamtfluß nahe Null)
 - Senkrechte Schleifenorientierung
 - Schirmung mit magnetischen Materialien (hohes μ , DC)
 - Schirmung mit Kurzschlußringen/-schleifen (Gegenfelder, kleine bis mittlere Frequenzen)
 - Schirmung mit Wirbelstromschirmen (hohe Frequenzen)
- Symmetrische Signalübertragung (Quelle, Kopplung und Senke!!!)

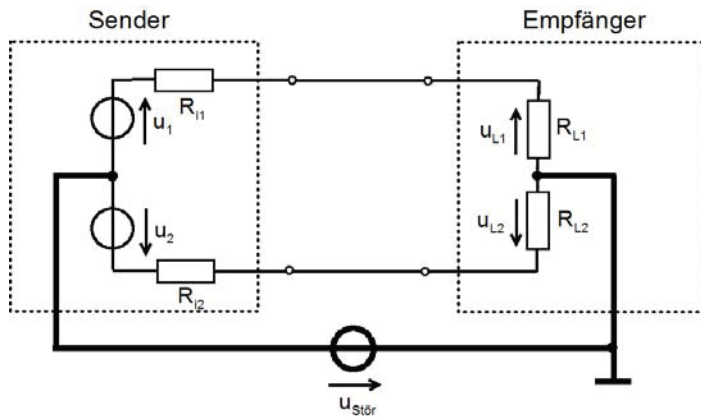
Senke:

- Insbesondere hohes R_i , um Störspannung an R_L zu verringern (Stromübertragung)

14

Induktive Kopplung bei symmetrischer Übertragung

Kopplungsersatzschaltbild:



$$u_{L1} = u_1 - u_{stör} \quad u_{L2} = u_2 - u_{stör}$$

Differenzspannung bei
Gleichtaktstörung:

$$u_d = u_{L1} - u_{L2} = u_1 - u_2$$

mit $u_2 = -u_1$

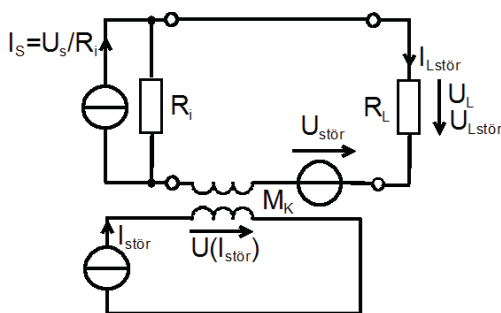
$$u_d = 2u_1$$

- Die symmetrische (differentielle) Übertragung benutzt 2 Signalleitungen und eine gemeinsame Masseleitung.
- Es werden 2 betragsmäßig gleichgroße, aber gegenphasige Spannungen übertragen.
- Im Empfänger wird die Differenz ausgewertet (Gegentaktsignal, differential-mode).
- Wenn zu beiden Signalen eine Störspannung addiert wird (Gleichtaktstörung, common-mode) kann diese in einem differentiellen Empfänger komplett eliminiert werden (hohe Gleichtaktunterdrückung).
- Wenn die Brücke bestehend aus Ri1, Ri2, RL1, RL2 schlecht abgeglichen ist, kann das Gleichtaktstörstör in ein Gegenteilstörstör signal konvertiert werden.

15

Induktive Kopplung - SNR

Kopplungsersatzschaltbild:



Störabstand an der Last:

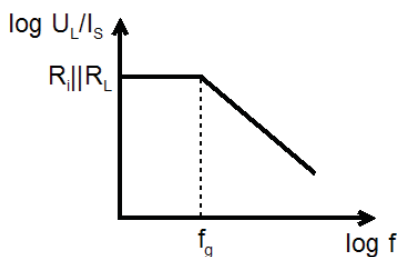
$$SNR = 20 \cdot \log \left(\frac{I_s}{I_{stör}} \cdot \frac{R_i \parallel (R_L + Z_{Mk})}{R_L + Z_{Mk}} \cdot \frac{R_i + R_L}{Z_{Mk}} \right)$$

Frage: Was ist die bestimmende Systemzeitkonstante?

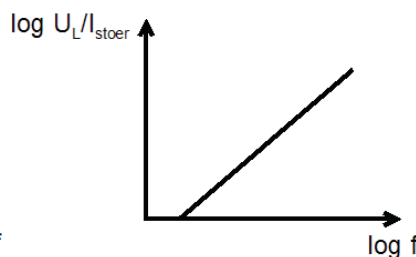
→ Zeitkonstante gegeben durch Koppelimpedanz

$$f_g = \frac{1}{2\pi\tau}$$

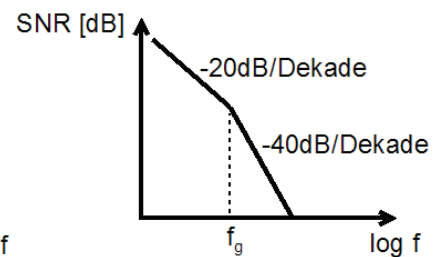
mit $\tau = \frac{M_K}{R_i + R_L}$



Signal ratio [dB]



Noise ratio [dB]

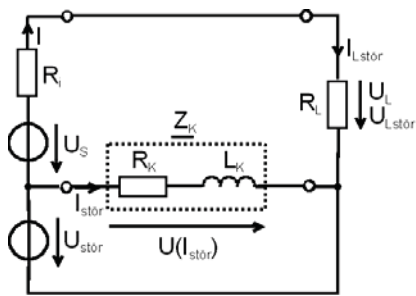


Signal to Noise ratio [dB]

16

Impedanzkopplung (galvanische Kopplung)

Kopplungsersatzschaltbild:



- Einkopplung von Störungen durch Impedanzen die sowohl zur Quelle als auch zur Senke gehören (z.B. Masse-, Versorgungsspannungsleitungen, Innenwiderstände von Netzteilen, Impedanzen von Abblockkondensatoren)
- Häufigstes EMV-Problem

$$u_{stör} = R_K \cdot i_{stör} + L_K \cdot \frac{di_{stör}}{dt}$$

$$\underline{U}_{Lstör} = (R_K + j\omega L_K) \cdot \underline{I}_{stör}$$

→ Hochpaßverhalten

- Störwirkung steigt mit Frequenz und dem Störstrom durch die Koppelimpedanz

$$\underline{U}_{Lstör} = \underline{U}_{stör} \cdot \frac{R_L}{R_i + R_L}$$

Gesamte Störspannung fällt über der Last ab
→ Empfindlich für Impedanzkopplung

$$\underline{U}_{Lstör} = \underline{I}_{stör} \cdot (R_K + j\omega L_K) \cdot \frac{R_L}{R_i + R_L}$$

(für harmonische Störer)

Spannungsübertragung $R_i \ll R_L$

$$\underline{U}_{Lstör} = \underline{I}_{stör} \cdot (R_K + j\omega L_K) = \underline{U}_{stör}$$

$$\underline{I}_{Lstör} = \underline{I}_{stör} \cdot (R_K + j\omega L_K) \cdot \frac{1}{R_L}$$

Stromübertragung $R_i \gg R_L$

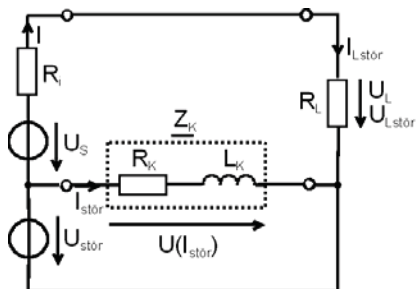
$$\underline{U}_{Lstör} = \underline{I}_{stör} \cdot (R_K + j\omega L_K) \cdot \frac{R_L}{R_i}$$

$$\underline{I}_{Lstör} = \underline{I}_{stör} \cdot (R_K + j\omega L_K) \cdot \frac{1}{R_i}$$

17

Impedanzkopplung - Abhilfe

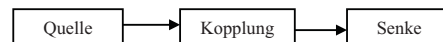
Kopplungsersatzschaltbild:



Diagnose:

- Signalquelle öffnen ($R_i \gg R_L$, Stromübertragung)
→ Störung muß verschwinden
- Nicht eindeutig, da Störung durch induktive Kopplung auch verschwindet

$$\underline{U}_{Lstör} = \underline{I}_{stör} \cdot (R_K + j\omega L_K) \cdot \frac{R_L}{R_i + R_L}$$



Quelle:

- Verringerung des Störstromes (Abblockung)
- Verringerung der (Stör-) Frequenz (Tiefpassfilter, aktive Bauteile mit niedriger Grenzfrequenz)

Kopplung:

- Verringerung von Widerstands- und Induktivitätsbelag des gemeinsamen Zweiges (Verstärkung des Leiters, Massefläche auf Platinen)
- Auftrennen des gemeinsamen Zweiges (getrennte Masse analog/digital, sternförmige Massestruktur)
- Vermeidung von Masseschleifen
- EMV- korrekter Anschluss von Kabeln
- Symmetrische Signalübertragung (Quelle, Kopplung und Senke!!!)

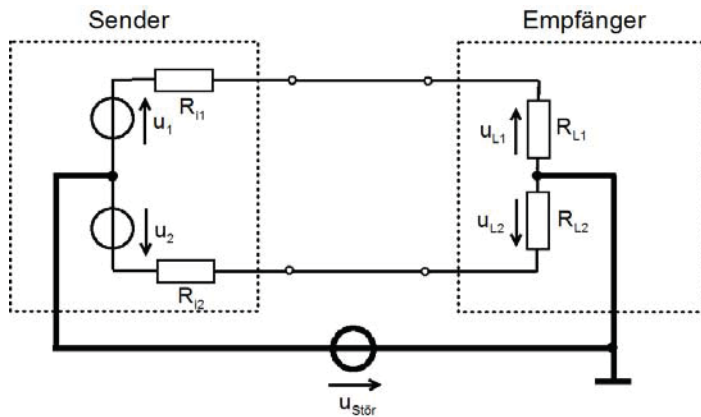
Senke:

- Insbesondere hohes R_i , um Störspannung an R_L zu verringern (Stromübertragung)

18

Impedanzkopplung bei symmetrischer Übertragung

Kopplungsersatzschaltbild:



$$u_{L1} = u_1 - u_{stör} \quad u_{L2} = u_2 - u_{stör}$$

Differenzspannung bei
Gleichtaktstörung:

$$u_d = u_{L1} - u_{L2} = u_1 - u_2$$

mit $u_2 = -u_1$

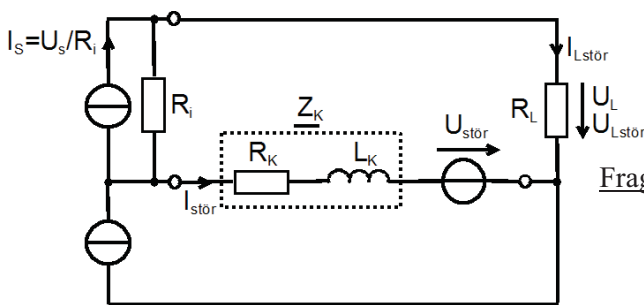
$$u_d = 2u_1$$

- Die symmetrische (differentielle) Übertragung benutzt 2 Signalleitungen und eine gemeinsame Masseleitung.
- Es werden 2 betragsmäßig gleichgroße, aber gegenphasige Spannungen übertragen.
- Im Empfänger wird die Differenz ausgewertet (Gegentaktsignal, differential-mode).
- Wenn zu beiden Signalen eine Störspannung addiert wird (Gleichtaktstörung, common-mode) kann diese in einem differentiellen Empfänger komplett eliminiert werden (hohe Gleichtaktunterdrückung).
- Wenn die Brücke bestehend aus R_{i1} , R_{i2} , R_{L1} , R_{L2} schlecht abgeglichen ist, kann das Gleichtaktstörersignal in ein Gegenteilstörersignal konvertiert werden.

19

Impedanzkopplung - SNR

Kopplungsersatzschaltbild:



Störabstand an der Last:

$$SNR = 20 \cdot \log \left(\frac{I_S \cdot R_i \parallel (R_L + Z_K)}{I_{stör} \cdot \frac{R_L + Z_K}{Z_K}} \cdot \frac{R_i + R_L}{Z_K} \right)$$

Frage: Was sind die bestimmenden Systemzeitkonstanten?

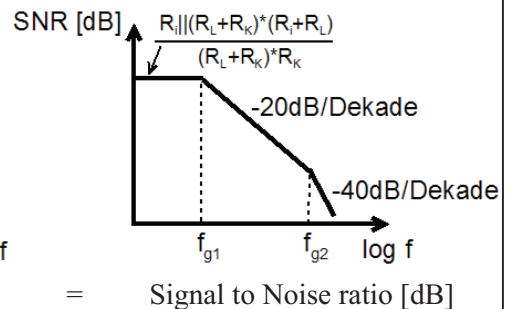
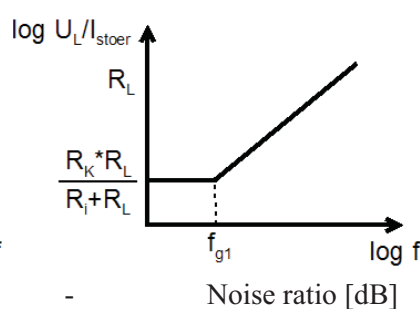
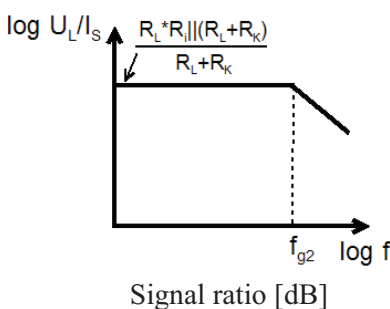
$$f_{g1} = \frac{1}{2\pi\tau_1}$$

mit $\tau = \frac{L_K}{R_K}$

$$f_{g2} = \frac{1}{2\pi\tau_2}$$

mit $\tau = \frac{L_K}{R_K + R_i + R_L}$

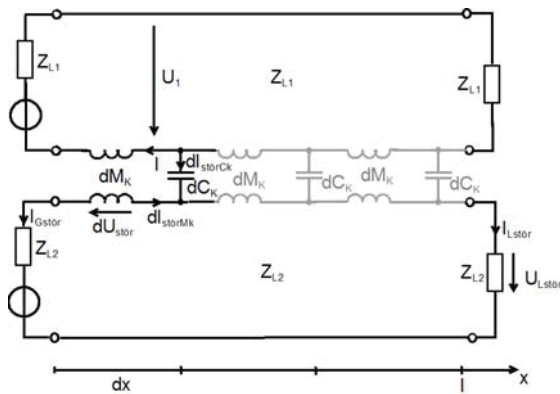
→ Zeitkonstanten gegeben durch Koppelimpedanz und Innenwiderstände des Signalkreises



20

Wellenkopplung (Leitungswellen)

Kopplungsersatzschaltbild:



- Kopplung durch Leitungswellen
- Ortsabhängig kapazitive und induktive Kopplung

Voraussetzungen:

- Anpassung in Quelle und Senke
- Abstand \ll Wellenlänge λ
- Kabellänge $\approx \gg$ Wellenlänge λ

Generatorseitig:

Lastseitig:

$$I_{Gstör} = \frac{dI_{störCk}}{2} - \frac{dU_{stör}}{2Z_L}$$

$$I_{Lstör} = \frac{dI_{störCk}}{2} + \frac{dU_{stör}}{2Z_L}$$

Kapazitive Kopplung:

Induktive Kopplung:

$$dC_K = C'_K \cdot dx$$

$$dM_K = M'_K \cdot dx$$

$$dI_{störCk} = dC_K \cdot \frac{dU_1}{dt}$$

$$dU_{stör} = dM_K \cdot \frac{dI}{dt}$$

$$dI_{Lstör} = \frac{dI_{störCk}}{2}$$

$$dI_{Lstör} = \frac{dU_{stör}}{2Z_{L2}}$$

$$dI_{Gstör} = \frac{dI_{störCk}}{2}$$

$$dI_{Gstör} = -\frac{dU_{stör}}{2Z_{L2}}$$

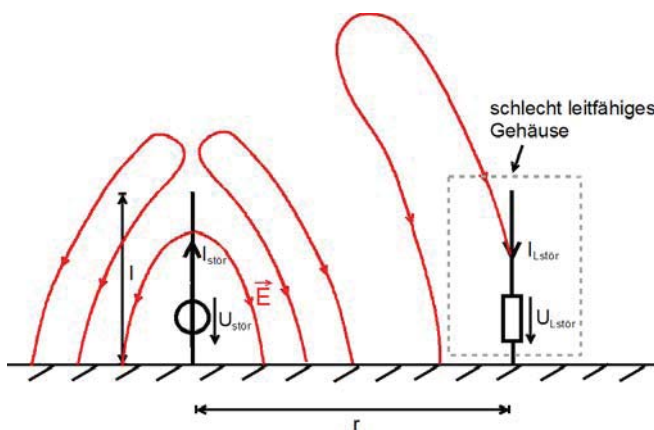
- Differenz von kapazitiver und induktiver Kopplung
- Summe von kapazitiver und induktiver Kopplung

- Bei entsprechender Dimensionierung wirkt Störung nur auf eine Seite des gestörten Kreises
- Abhilfe wie bei kap./ind. Kopplung beschrieben

21

Strahlungskopplung (Freiraumwellen)

Kopplungsprinzip:



- Kopplung durch gestrahlte Freiraumwellen
- Große Entfernungen möglich
- Quelle und Senke wirken als Antennen
- Fernfeldabhängigkeit $1/r$

Voraussetzungen:

- Abstand $r \gg$ Wellenlänge λ (Fernfeld)
- Strahlerlänge $l \approx \gg$ Wellenlänge λ

Feldstärke im Fernfeld (Hertzscher Dipol):

Feldwellenwiderstand des leeren Raumes:

$$E_v = Z_0 \cdot \frac{ji_0 dl}{2\lambda} \cdot \frac{\sin \nu}{r}$$

$$\frac{E_v}{H_\varphi} = \sqrt{\frac{\mu_0}{\epsilon_0}} = Z_0 = 377\Omega$$

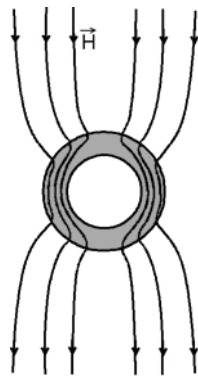
$$H_\varphi = \frac{ji_0 dl}{2\lambda} \cdot \frac{\sin \nu}{r}$$

22

Schirmung

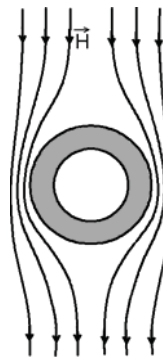
Frequenz	E-Feld	H-Feld
<u>Statisch:</u>	•Faradayscher Käfig	•Magnetostatischer Schirm
<u>Veränderlich:</u>		
Quasistatisch	•Faradascher Käfig, Kompensation	•Kompensation
Stationär		
Wellen	•Wirbelstromschirm	•Wirbelstromschirm

Feldführung:



- Feldlinien werden in Bereiche mit hoher Permeabilität gebrochen

Kompensation durch Gegenfeld:

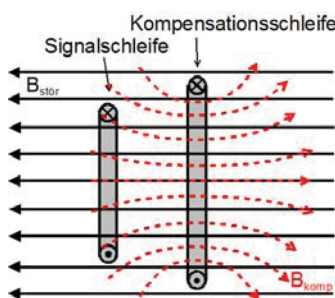


- Induzierte Ströme bewirken Schwächung des Außenfeldes im Innenraum (Ring, Rohr, Wirbelstromschirm)

23

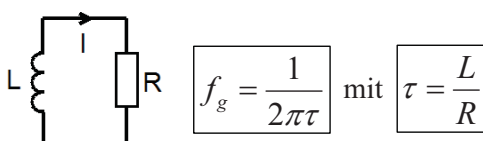
Schirmung durch Gegenfelder

Kompensationsprinzip:



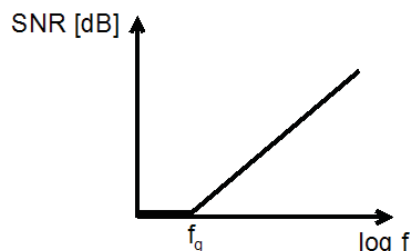
- Magnetisches Störfeld $B_{\text{stör}}$ induziert Strom I in einer kurzgeschlossenen Leiterschleife
- Nach Lenz'schem Gesetz bewirkt der Strom eine entgegengesetzte Kompensationsflussdichte B_{komp}
- Aufgrund der Geometrie der Kompensationsschleife kann das Störfeld nicht an jedem Ort in Signalschleife vollständig kompensiert werden
- Wirksame Kompensation erst ab 1 Dekade oberhalb der Grenzfrequenz möglich

Ersatzschaltbild Komp.-schleife:



Störabstand:

$$SNR = 20 \cdot \log \left(\left| 1 + j \frac{f}{f_g} \right| \right)$$



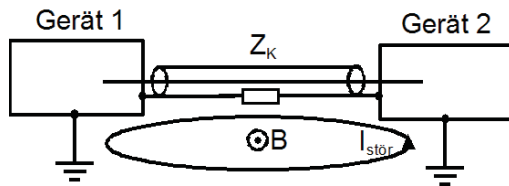
Verbesserung:

- Größere Kompensationsinduktivität L (Windungszahl erhöhen, Ferritkern)
- Kleinerer Schleifenwiderstand R (Folien, Bleche)
- Signal- und Kompensationskreis in einer Ebene
- Kompensationskreis sollte Signalkreis komplett umschließen (Schirmbecher in HF-Kreisen)

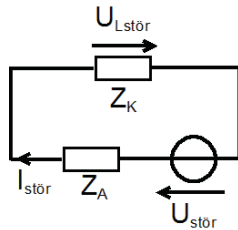
24

Masseschleife

Kopplungsprinzip:



Kopplungsersatzschaltbild:



Störabstand:

$$SNR = 20 \cdot \log \left(1 + \frac{Z_A}{Z_K} \right)$$

- Ursache ist doppelte Verbindung von 2 Punkten eines Massesystems
- Einkoppelte Spannungen treiben einen Störstrom $I_{stör}$ (Masseströme, induktive Einkopplung) und bewirken Spannungsabfall auf Z_K (Kabelmantel)
- Impedanz des äußeren Zweiges Z_A meist kleiner als der Koppelimpedanz Z_K
- Z_A kann durch Leitungsimpedanzen oder Kapazitäten zwischen Trafowicklungen gebildet werden (Hochpassverhalten)

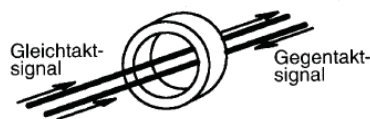
Abhilfe:

- Z_K hat koppelnde Wirkung \rightarrow verkleinern
- Z_A hat dämpfende Wirkung \rightarrow vergrößern (Schutzleiterdrossel, Mantelstromfilter, galvanische Trennung)
- Symmetrische Signalübertragung
- Geeignete Massestruktur (Sternpunkterdung)
- Verringerung der eingekoppelten Spannung (Schirmung)

25

Mantelstromfilter

Stromkompensierte Drossel (Gleichtaktdrossel):

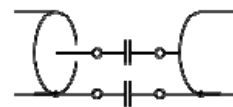


- Hin- und Rückleiter bifilar auf einen Kern gewickelt
- Keine Induktivität für Gegentaktsignal
- Hohe Induktivität für Gleichtaktsignal (Mantelstrom)
- Nur in begrenztem Frequenzbereich wirksam (50MHz-1GHz)
- Kernmaterial sorgfältig auswählen!
- Nicht für 50-Hz Brummstörungen geeignet

Klappferrit auf USB-Kabel:



Kapazitiver Koppler:



- Massentrennung durch Kapazität im Masseweg (1-100nF)
- Frequenzen oberhalb ca. 1MHz können passieren
- 50Hz-Netzbrummströme können nicht mehr fließen
- Obere Grenzfrequenz ca. 1GHz
- Nur für UKW-Rundfunk und Fernsehen geeignet!

Kapazitiver Koppler für 75Ω Antennenkabel:

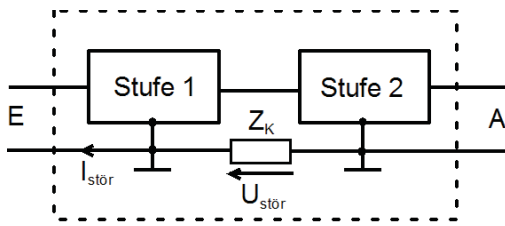


26

Massestruktur

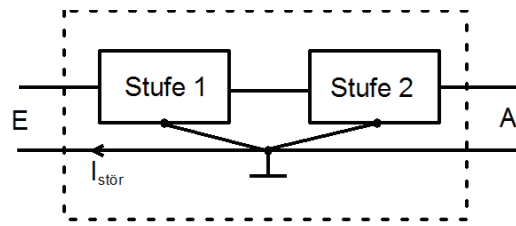
Komplexe elektronische Geräte bestehen aus einer reihenartigen Hintereinanderschaltung einzelner Komponenten. Der Ausgang einer Stufe treibt den Eingang der nachfolgenden Stufe.

Reihenmasse:



- Naheliegendes Massekonzept bei Reihenschaltung einzelner Komponenten
- Zwischen den Masseverbindungen der einzelnen Stufen ist eine (Koppel-) Impedanz Z_K vorhanden
- Ein außen eingepprägter Störstrom auf der Masseleitung wirkt auf den Eingang der 2. Stufe

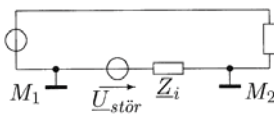
Sternmasse:



- Alle Masseanschlüsse der einzelnen Stufen werden in einem Punkt verbunden
- (Stromdurchflossene) Koppelimpedanz zwischen den Stufen wird eliminiert
- Ein auf der Masseleitung fließender Störstrom verursacht keine Störung am Eingang der 2. Stufe
- Besseres Massekonzept!!

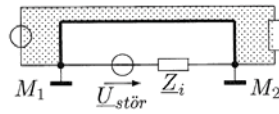
Kabelanschluss I

Ungeschirmte Leitung, Masse als Rückleiter



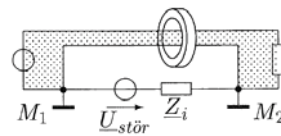
- Störspannung überlagert Signalspannung

Rückleiter nahe Signalleitung



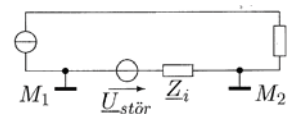
- Induzierte Spannung wird verringert
- Verringerte Störspannung

Mit Gleichtaktdrossel



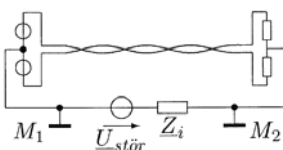
- Unterdrückung hochfrequenter Masseströme
- Transformatorische Kompensation der Störspannung

Mit Stromübertragung



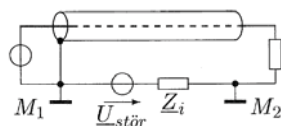
- 50Hz Störung durch kapazitive Kopplung

Symmetrische ungeschirmte Leitung



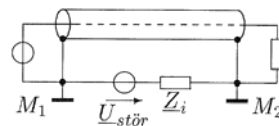
- Geringe kap./ind. Kopplung
- Gleichtaktunterdrückung verringert Einfluss von Massestörungen

Koaxialkabel einseitig auf Masse



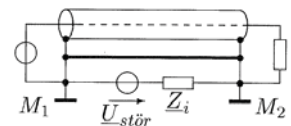
- Geringe kap. Kopplung
- Störspannung überlagert Signalspannung

Koaxialkabel beidseitig auf Masse



- Masseschleife!!!
- Geringe elektromagnet. Kopplung
- Störspannung stark gedämpft
- Kabeltransferimpedanz

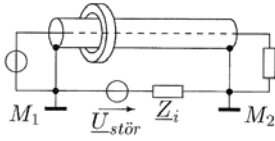
Mit Bypass



- Reduktion des Störstroms auf Kabelschirm
- Verbesserung SNR

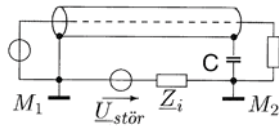
Kabelanschluss II

Koaxialkabel mit Gleichtaktrossel



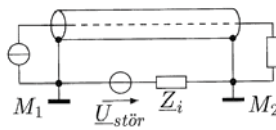
- Unterdrückung hochfrequenter Masseströme

Einseitige Masseverbindung über C



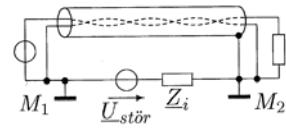
- Verringerung niederfrequenter Masseströme
- Beidseitiger Masseanschluss für hohe Frequenzen

Koaxkabel mit Stromübertragung



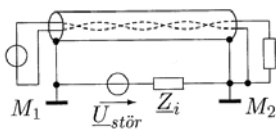
- Sehr störsicher!!!
- Bei schlechtem Masseanschluss kap. Kopplung möglich

Unsymmetrisches System, Schirm einseitig auf Masse

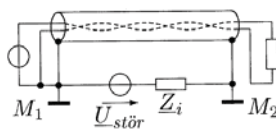


- Störspannung überlagert Signalspannung!!!
- Schirm kein Signaleiter

Unsymmetrisches System, geschirmt, beidseitig auf Masse, definiertes Bezugspotential

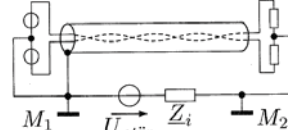


- Empfängerseitiges Bezugspotential
- Keine Impedanzkopplung von Störströmen auf Kabelschirm
- Nur kap. Kopplung (Spannung zw. Schirm und Masse)

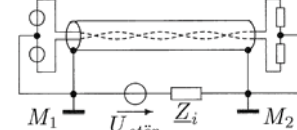


- Senderseitiges Bezugspotential

Symmetrisches System, geschirmt einseitig auf Masse



- Kap. Kopplung der Störspannung in Signalleiter



- Bestes Übertragungssystem!
- Weitere Verbesserung durch Stromübertragung

- Störspannung ist Gleichtaktsignal bei guter Gleichtaktunterdrückung stark bedämpft

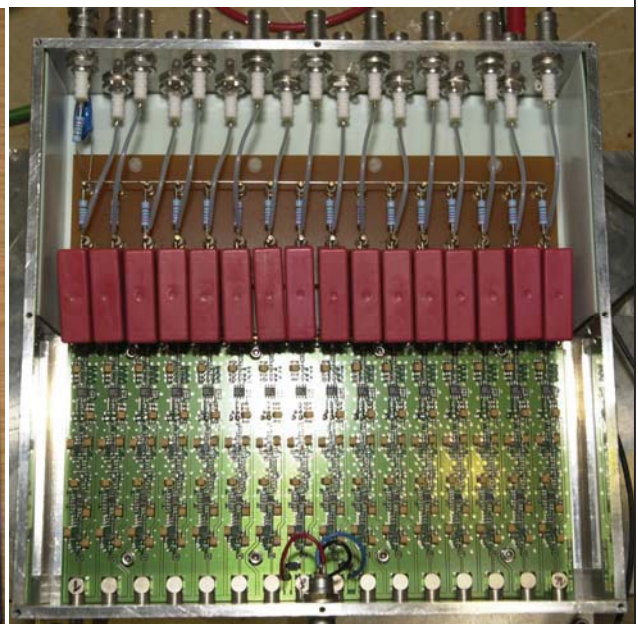
29

Vergleich EMV-Design

Alt

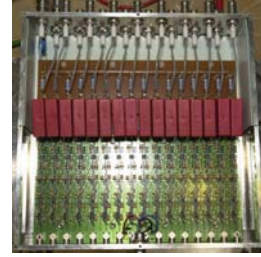


Neu



30

Vergleich EMV-Design



Alt	Neu
<p>Schlecht ist:</p> <ul style="list-style-type: none"> • Kleine Masseflächen über ca. 5mm Draht angeschlossen (kapazitive Kopplung bei hohen Frequenzen) • parallele Anordnung von Baugruppen (Übersprechen, hohe kapazitive und induktive Kopplung; Re klein Stromverstärker → weniger kapazitive Kopplung mehr induktive Kopplung) • Versorgungsspannungszuführung in Nähe der Eingänge • Versorgungsspannungsleitungen nicht verdreht • Masseschleife in Betriebsspannung (induktive Kopplung) • Eingangsbereich hoch liegende Verdrahtung, keine Schirmung 	<p>Gut ist:</p> <ul style="list-style-type: none"> • Großflächige Masseverbindung unten (alle Kopplungsarten kleiner) • komplette Schirmung (Alugehäuse Wirbelstromschirm bei hohen Frequenzen, E+H-Feld) • Masse auf Platinenoberseite (Verhindert Übersprechen zw. Kanälen durch kap. und ind. Kopplung) • Stufennahe Abblockung (Verringerung ind. Kopplung) • Räumliche Trennung von Eingangs- und Ausgangsstufe auf Platine verringert Impedanzkopplung durch Ströme im Masseweg (Ausgangsstufe in Nähe der Spannungszuführung) <p>Schlecht ist:</p> <ul style="list-style-type: none"> • unsymmetrisches 50Ω System (Masseschleifen, induktive und Impedanzkopplung) • Randkanäle besser als Mittelkanäle (Masse Seitenwand)

31

Literatur

- Joachim Franz, Störungssicherer Aufbau elektronischer Schaltungen, Teubner, 2002
- A. Schwab, Elektromagnetische Verträglichkeit, Springer-Verlag, 1990
- Mönich, Skriptum Elektromagnetische Verträglichkeit, TU-Berlin, 1993
- Habiger, Elektromagnetische Verträglichkeit, Hüthing, 1984
- Meinke, Gundlach, Taschenbuch der Hochfrequenztechnik, Springer-Verlag, 1992

32

EMV in Meßsystemen

Grundlagen und Anwendungen

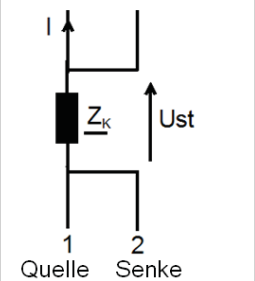
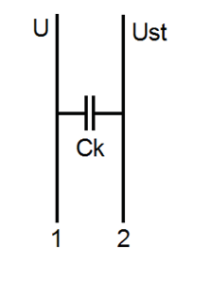
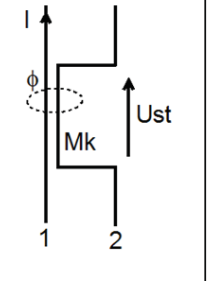
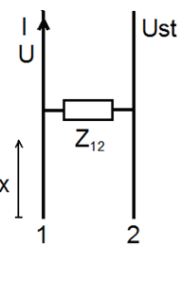
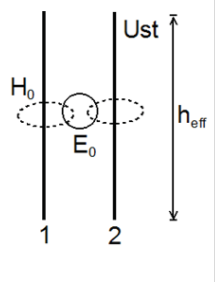
Sven Bönisch

Helmholtz-Zentrum Berlin für Materialien und Energie

Die Bedeutung der Elektromagnetischen Verträglichkeit (EMV) elektronischer Geräte und Baugruppen in immer komplexer werdenden Experimentaufbauten nimmt stetig zu. Um die sichere Funktion eines Experiments zu gewährleisten sollte der EMV bereits am Beginn eines Projektes bzw. in der frühen Entwicklungsphase genügend Aufmerksamkeit geschenkt werden.

Um eine vergleichbare quantitative Bewertung der EMV zu ermöglichen, wird der Begriff des Störabstandes eingeführt. Der Störabstand ist ein Gütekriterium für die Sensibilität einer Schaltung gegenüber einer Störung. Durch Erhöhung der Signalspannung bzw. Verringerung der Störspannung kann eine Verbesserung des Störabstandes erreicht werden. Außerdem haben die Impedanzen des Signalkreises sowie die Art der Signalübertragung einen starken Einfluss auf den Störabstand. Man unterscheidet zwischen Spannungs- und Stromübertragung, sowie nach massebezogener und differentieller Signalübertragung. Die Anwendung von Stromübertragung als auch differentieller Signalübertragung verbessert den Störabstand.

Insgesamt 5 unterschiedliche Kopplungsmechanismen können unterschieden werden (siehe Tabelle).

Impedanzkopplung (galvanische-, Stromkopplung)	Kapazitive Kopplung	Induktive Kopplung	Wellen- kopplung	Strahlungs- kopplung
Strom I	E-Feld	H-Feld	EM-Feld	Freiraumwellen
Leitungsgebunden	Feldgebunden			
				
$U_{st}=f(Z_k, I, di/dt)$	$U_{st}=f(C_k, du/dt)$	$U_{st}=f(M_k, di/dt)$	$U_{st}=f(Z_{12}, du/dx, di/dx)$	$U_{st}=f(E_0, h_{eff})$
$l \ll \lambda$				$l \geq \lambda$

Die galvanische Kopplung ist der einzige Fall einer leitungsgebundenen Kopplung, bei der ein und dieselbe Leitung, die Koppelimpedanz, sowohl Teil der Quelle als auch Teil der Senke ist. Dabei ist der Strom I die wesentliche Störgröße.

Die kapazitive Kopplung koppelt über eine Koppelkapazität feldgebunden in die Senke. Dabei wird ein Störstrom eingepreßt. Die Spannungsänderung im Querkreis ist die wesentliche Störgröße.

Die induktive Kopplung prägt über eine Gegeninduktivität zwischen Quelle und Senke

ebenfalls feldgebunden eine Störspannung in die Senke ein. Die Stromänderung in Quellkreis ist die wesentliche Störgröße.

Alle vorgenannten Koppelmechanismen sind bei konzentrierten Anordnungen wirksam. Gelangen die Abmessungen des Koppelpfandes in die Größenordnung der Wellenlänge können zusätzlich Wellen- und Strahlungskopplung auftreten.

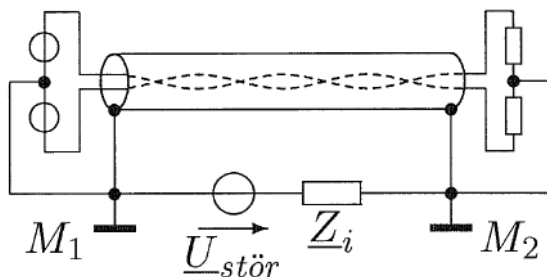
Die Wellenkopplung ist dabei durch gleichzeitiges ortsabhängiges Auftreten und Überlagerung von kapazitiver und induktiver Kopplung charakterisiert. Bei geeigneter Dimensionierung lässt sich die Störung an einem Ende des Signalkreises der Senke (Generator oder Last) gänzlich eliminieren (Richtkopplerprinzip).

Wird der Abstand der koppelnden Kreise wesentlich größer als die Wellenlänge können sich Freiraumwellen ablösen, die in geeignete Antennenstrukturen der Senke einkoppeln. Auf diese Weise können auch sehr große Entfernungen überbrückt werden.

Abhilfe bieten alle Maßnahmen, die den Abstand von Quelle und Senke vergrößern. Geeignete Leitungsführung auf Platinen, kurze Masseführung, Verkürzung von parallelen Leitungen, Schirmung und die differentielle Signalübertragung. Das fast alle Störungen mit der Frequenz größer werden, hilft außerdem eine Reduktion der Signalfrequenz bzw. die Filterung durch Tiefpaß- oder Bandpaßfilter.

Eine wichtige Anwendung der vorgenannten Kriterien stellt die Auswahl geeigneter Massestrukturen zur Verringerung der Kopplung dar. Dabei ist festzustellen, daß eine sternförmige Massestruktur der häufig verwendeten Serienmasse vorzuziehen ist. Dadurch werden insbesondere Masseschleifen, die in großen Experimentaufbauten häufig anzutreffen sind, weitestgehend vermieden. Falls bereits Masseschleifen vorhanden sind, können stromkompensierte Drosseln oder auch kapazitive Koppler verwendet werden und diese aufzutrennen ohne den Signalweg zu unterbrechen.

Eine weitere wichtige Anwendung sind Art der Signalübertragung und die zugehörigen Kabelanschlüsse. Hier ist zweifelsfrei feststellbar, daß das gute alte Koaxialkabel eine vergleichsweise schlechte Möglichkeit ist um Signale störarm zu übertragen. In großen Aufbauten mit vielen Signalen sind Masseschleifen unvermeidbar. Aufgrund der endlichen Schirmdämpfung werden die Signale mehr oder weniger stark gestört. Um insbesondere heutige Auflösungen von DA-Wandlern (>12bit) auch auf der Signalübertragungsseite voll nutzen zu können muss ein streng differentielles Konzept verfolgt werden. Differentielle verdrehte Signalleiter (evtl. wellenwiderstandsrichtig abgeschlossen) in einem beidseitig geschirmten Kabel ist das Mittel der Wahl (siehe Bild).



Differentielle Signalübertragung, Schirm beidseitig auf Masse

Die Berücksichtigung der EMV in komplexen Experimentaufbauten bereits zu einem frühen Zeitpunkt der Entwicklung hilft Ärger, Zeit und unnötige Kosten zu reduzieren!

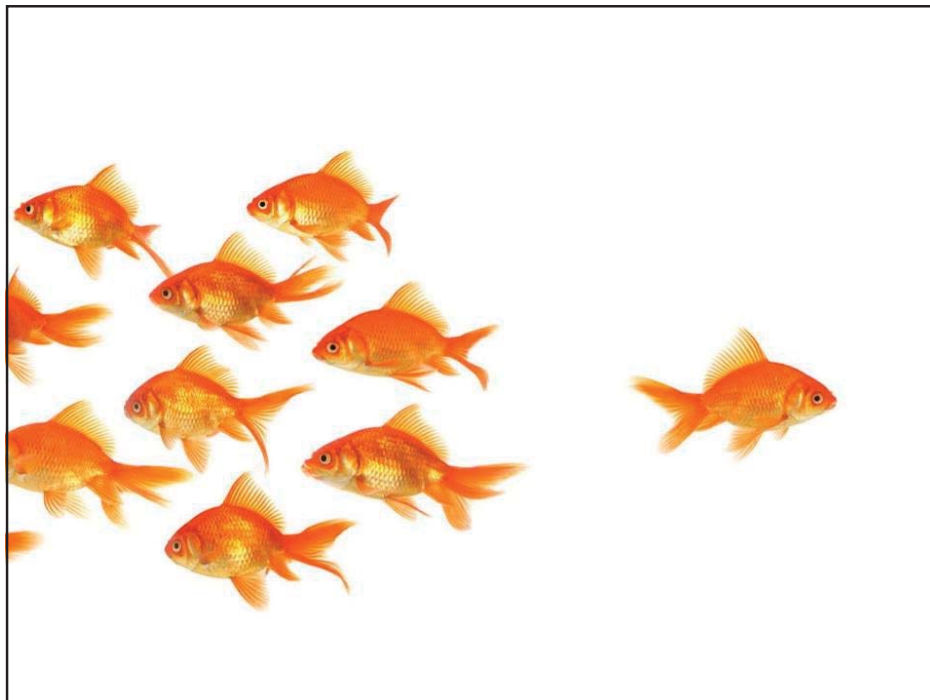
Mit funktionaler Programmierung die Herausforderung paralleler Systeme meistern

Dr. Bernd Löchner



Folie 1
17. März 2010

Dr. Bernd Löchner
© Zühlke 2010



Neues Thema für wichtige Entwickler: Aus Blogs und Interviews



Tim Bray (XML)

- The combination of functional programming and message-passing (...) makes astoundingly good use of parallel systems.

Steve Vinoski (CORBA)

- I've spent much of my career (...) to support (...) concurrent, distributed, fault-tolerant middleware and applications; having Erlang (...) could have saved me significant development time and prevented numerous headaches.

Anders Hejlsberg (Turbo Pascal, C#)

- I certainly think that it is important to include functional programming in any computer science curricula.

Mit funktionaler
Programmierung die
Herausforderung paralleler
Systeme meistern
Folie 3
17. März 2010

Dr. Bernd Löchner
© Zühlke 2010

Die großen Entwickler-Konferenzen reagieren



OOPSLA (USA)

- Umbenennung in SPLASH!

OOP (München)

- Keynote zum Thema FP
- Einige Vorträge zu funktionalen Programmiersprachen

QCon (London)

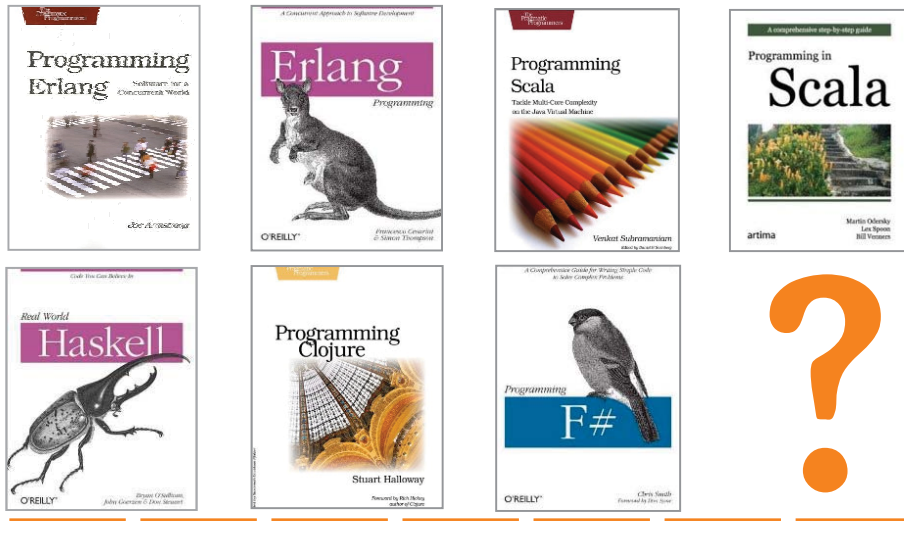
- Mehrere Tracks zum Thema FP
- Oft zusammen mit Distributed Computing

Mit funktionaler
Programmierung die
Herausforderung paralleler
Systeme meistern
Folie 4
17. März 2010

Dr. Bernd Löchner
© Zühlke 2010

In den Regalen der Kollegen finden sich neue Bücher...

zühlke
empowering ideas



Aktuelle Klassiker

zühlke
empowering ideas



www.haskell.org

Haskell Platform

Stark akademisch geprägt

Am radikalsten in den Denkweisen



www.erlang.org

Ericsson, PBX

Zuverlässigkeit, Verteiltheit, Kommunikation

(RabbitMQ, ejabberd, CouchDB, ...)

Mit funktionaler
Programmierung die
Herausforderung paralleler
Systeme meistern
Folie 6
17. März 2010

Dr. Bernd Löchner
© Zühlke 2010

Portierungen auf wichtige Plattformen

zühlke
empowering ideas



www.clojure.org

Modernes Lisp auf der JVM
Innovative Concurrency-Primitive
Sehr gute Integration mit Java

F#

research.microsoft.com/fsharp

Portierung von O'Caml nach .NET
Bestandteil von Visual Studio 2010
Sehr gute Integration mit C#

Mit funktionaler
Programmierung die
Herausforderung paralleler
Systeme meistern
Folie 7
17. März 2010

Dr. Bernd Löchner
© Zühlke 2010

Der OO-/FP-Hybrid

zühlke
empowering ideas



www.scala-lang.org

M. Odersky (EPFL, Lausanne)
Sehr gute Integration mit Java
Lift-Framework

Mit funktionaler
Programmierung die
Herausforderung paralleler
Systeme meistern
Folie 8
17. März 2010

Dr. Bernd Löchner
© Zühlke 2010



**Warum das
Interesse?**

Welche Vorteile?

**Welche
Konsequenzen?**

Mit funktionaler
Programmierung die
Herausforderung paralleler
Systeme meistern
Folie 9
17. März 2010

Dr. Bernd Löchner
© Zühlke 2010

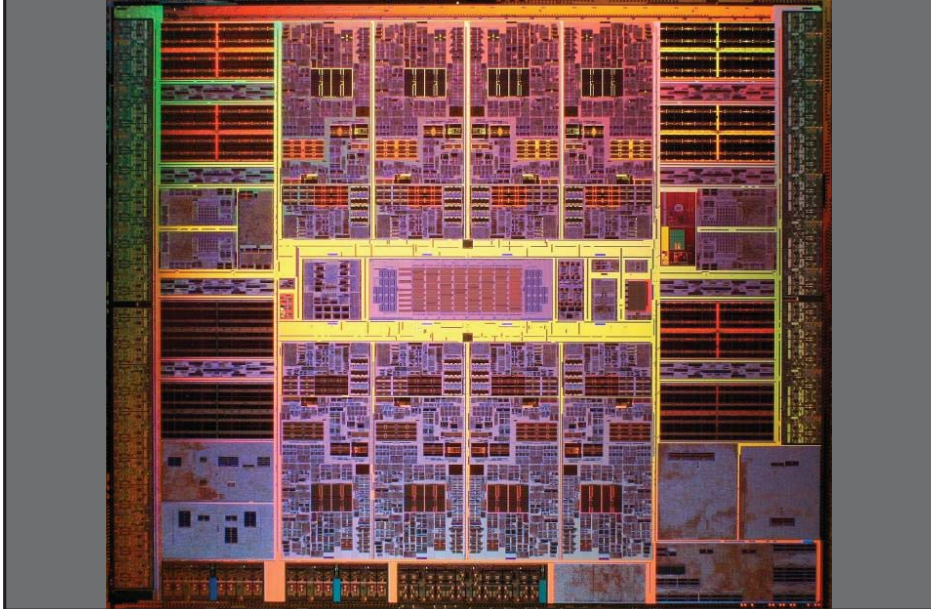
**Warum sind die neuen
Themen in vieler Munde?**



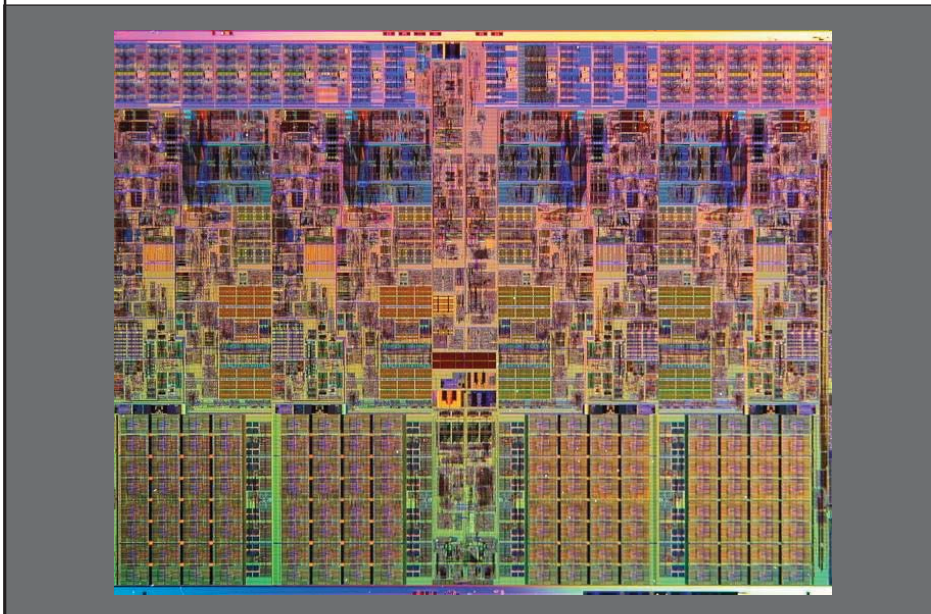
Mit funktionaler
Programmierung die
Herausforderung paralleler
Systeme meistern
Folie 10
17. März 2010

Dr. Bernd Löchner
© Zühlke 2010

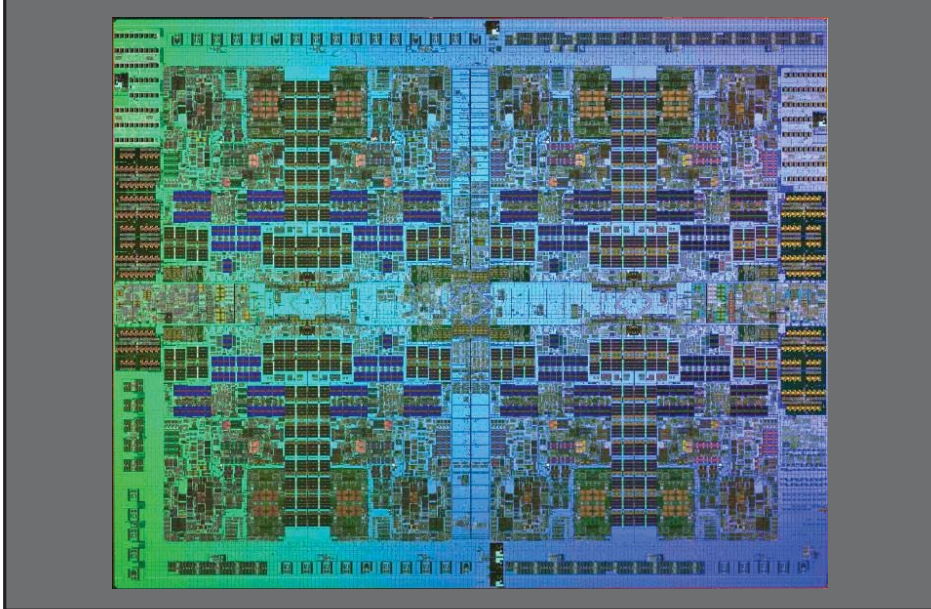
Sun T 2 »Niagara 2« 2007, 8 Cores × 8 Threads



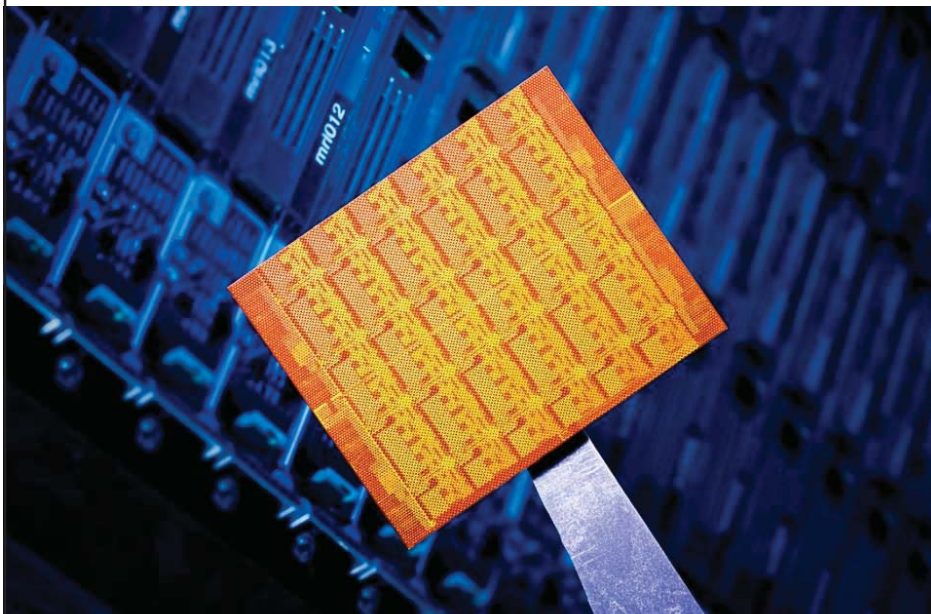
Intel i7 »Nehalem« 2008, 4 Cores × 2 Threads



IBM POWER 7, 2010, 8 Cores × 4 Threads



Intel Cloud Computing on a Chip 2009, 48 Cores (Prototyp)

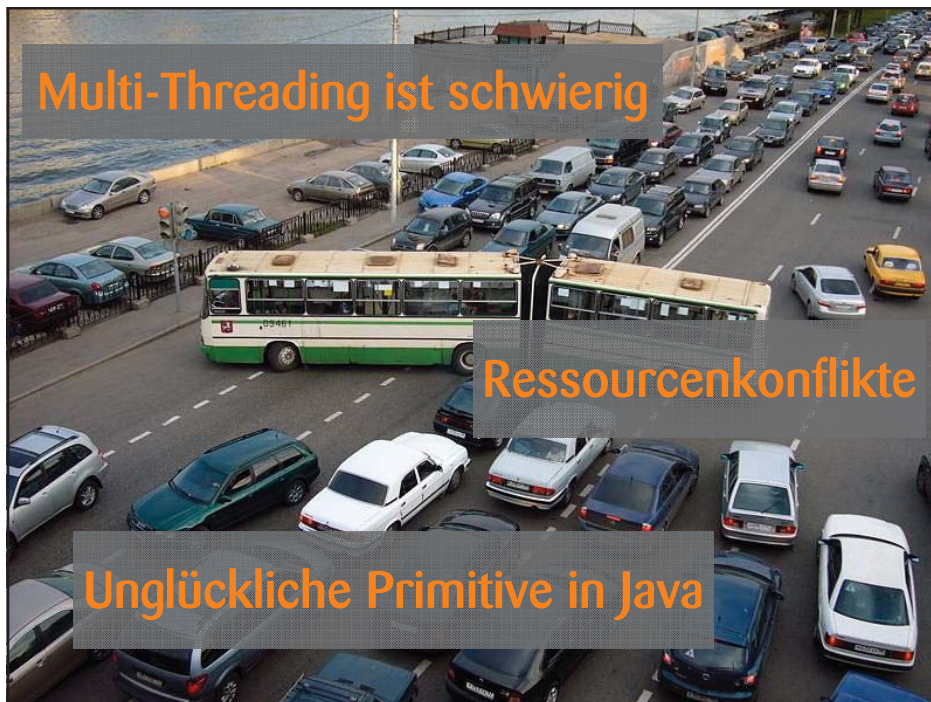


Warum ist Nebenläufigkeit mit Objekten schwierig?

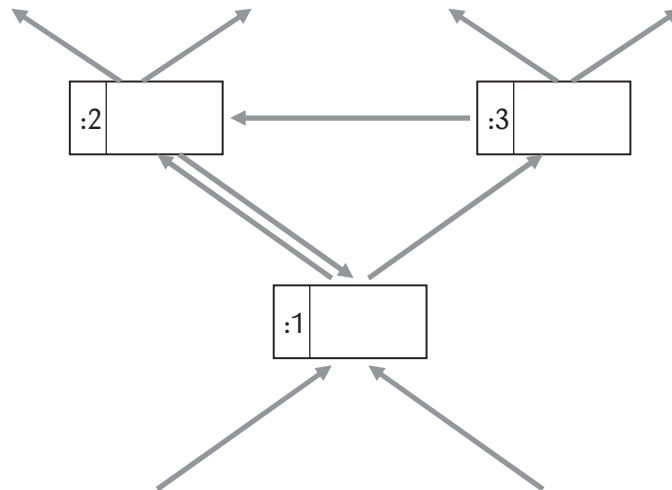


Mit funktionaler Programmierung die Herausforderung paralleler Systeme meistern
Folie 15
17. März 2010

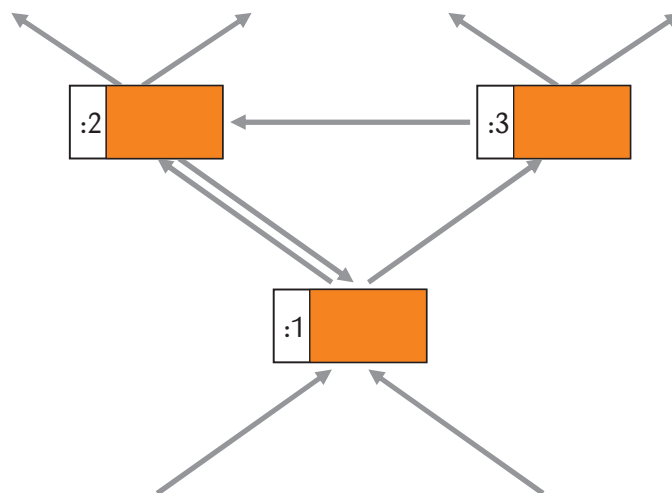
Dr. Bernd Löchner
© Zühlke 2010



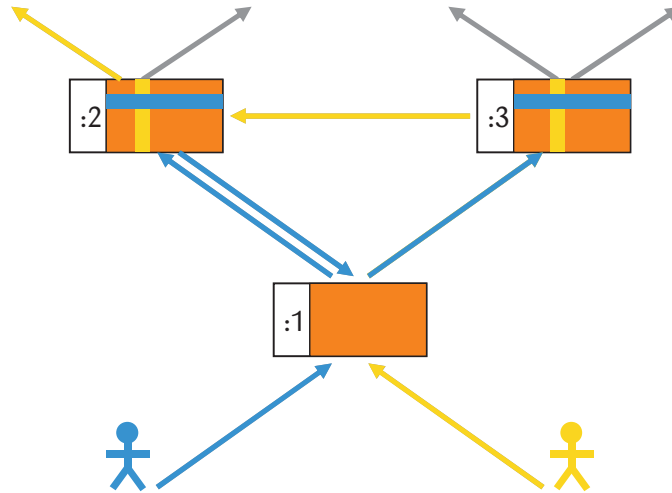
Objekte haben eine Identität



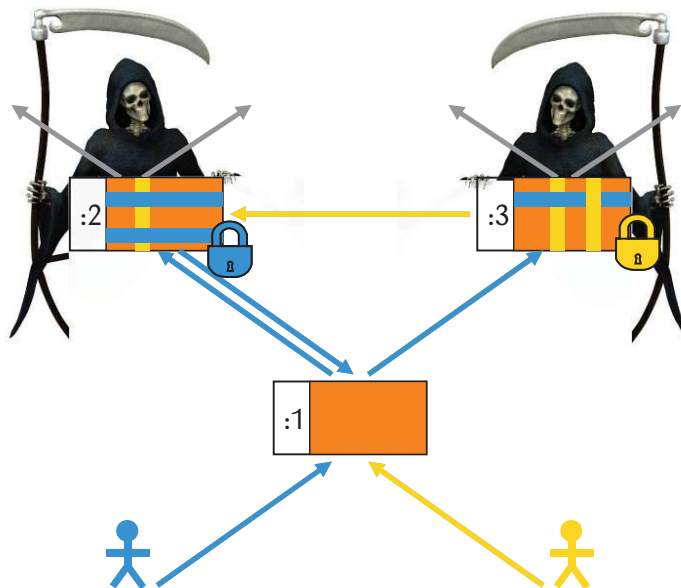
Objekte haben einen (lokalen) Zustand



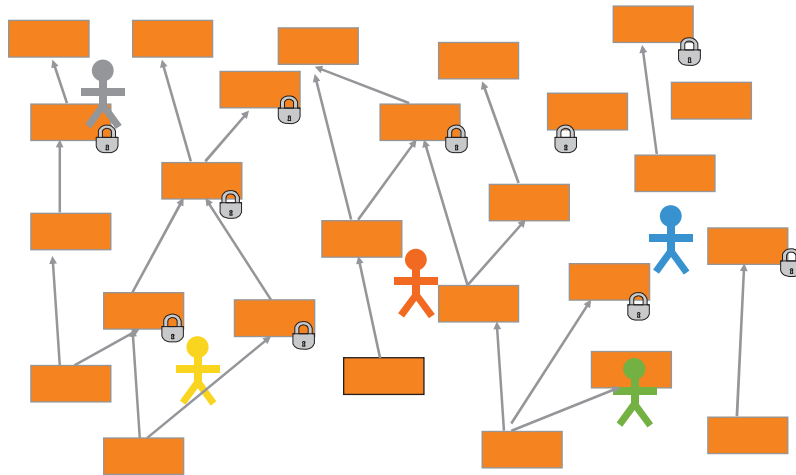
Objekte haben Verhalten



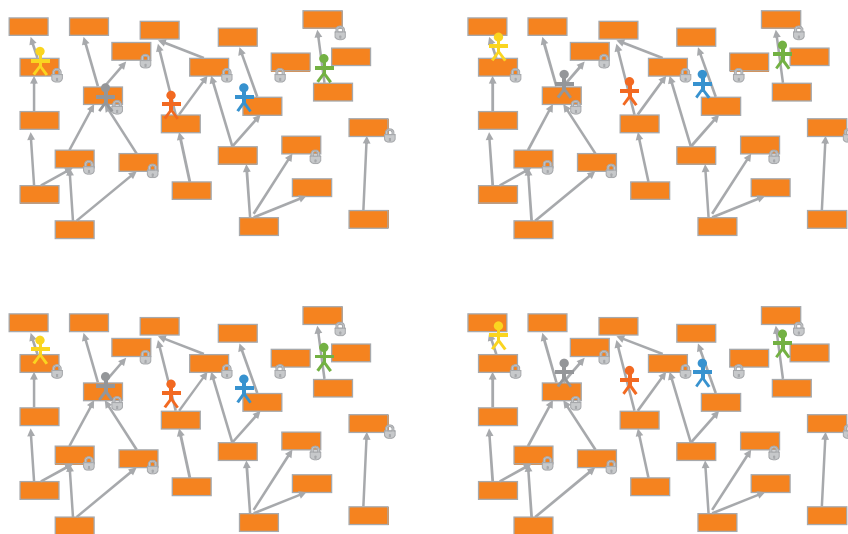
Multithreading erfordert Locks



Ein hoher Grad an Nebenläufigkeit wird leicht unübersichtlich



Ein hoher Grad an Nebenläufigkeit wird leicht unübersichtlich





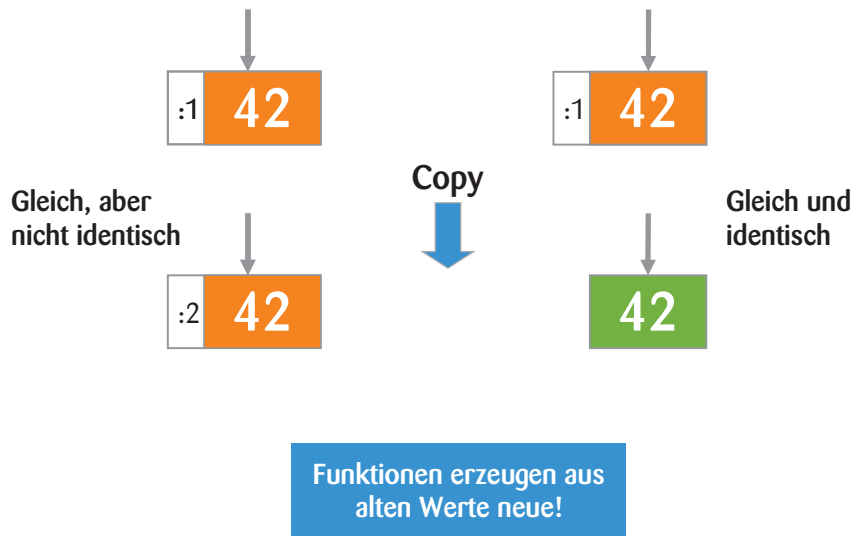
zühlke
empowering ideas

Vom Wert der Werte

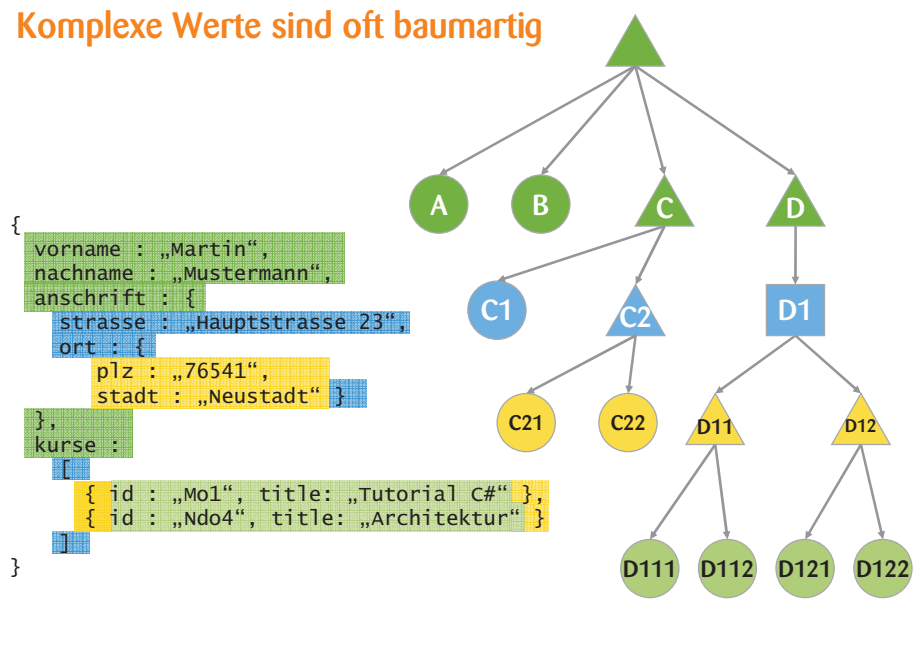


Dr. Bernd Löhner
© Zühlke 2009

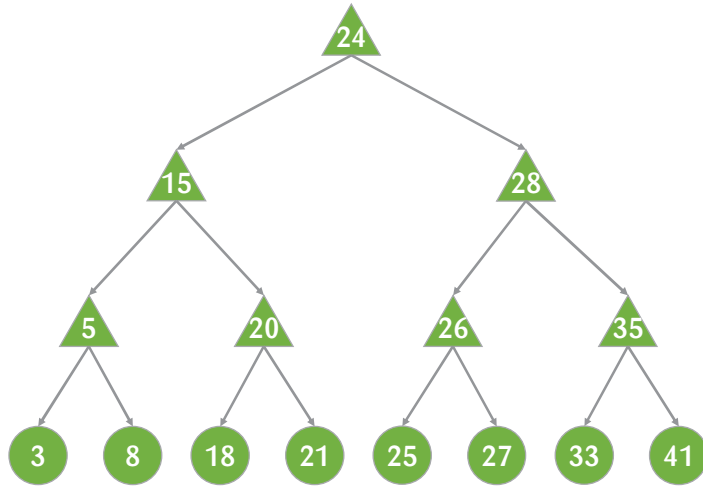
Objekte versus Werte



Komplexe Werte sind oft baumartig

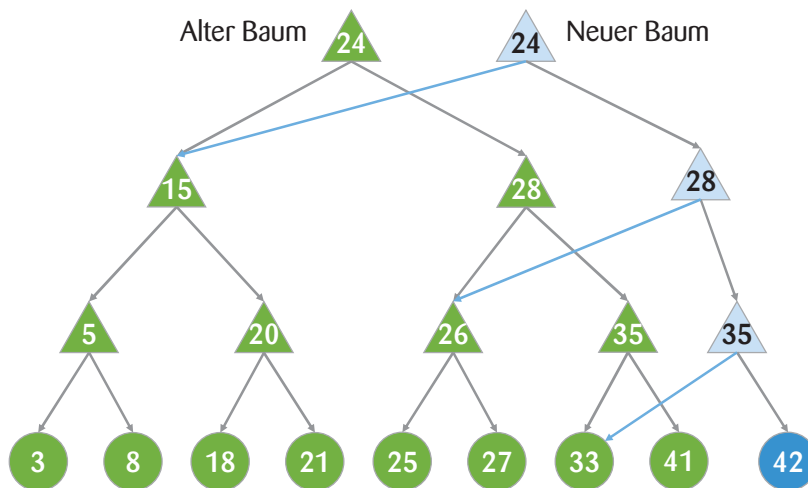


Wie ändert man komplexe Werte?



update (Tree, Value) → Tree

Update: Ersetze 41 durch 42



Beide Bäume existieren gleichzeitig!

Haben Werte einen Wert?

zühlke
empowering ideas



Werte-zentrierte Gesellschaft

- Werte ändern sich nicht
- Keine Seiteneffekte
- Auch Funktionen sind Werte



Clojure

Anderes Speichermanagement

F#



Scala

- Vermeiden destruktiver Updates
- Höhere Sicherheit
- Analogie: Garbage Collection

Mit funktionaler
Programmierung die
Herausforderung paralleler
Systeme meistern
Folie 29
17. März 2010

Dr. Bernd Löchner
© Zühlke 2010

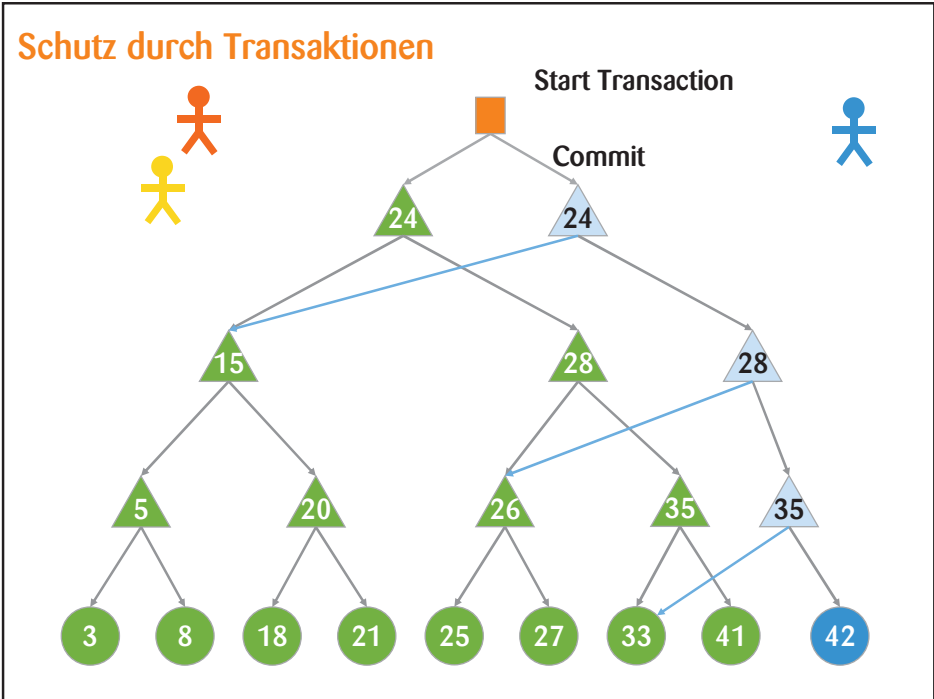
Wie kann man parallele Updates koordinieren?

zühlke
empowering ideas

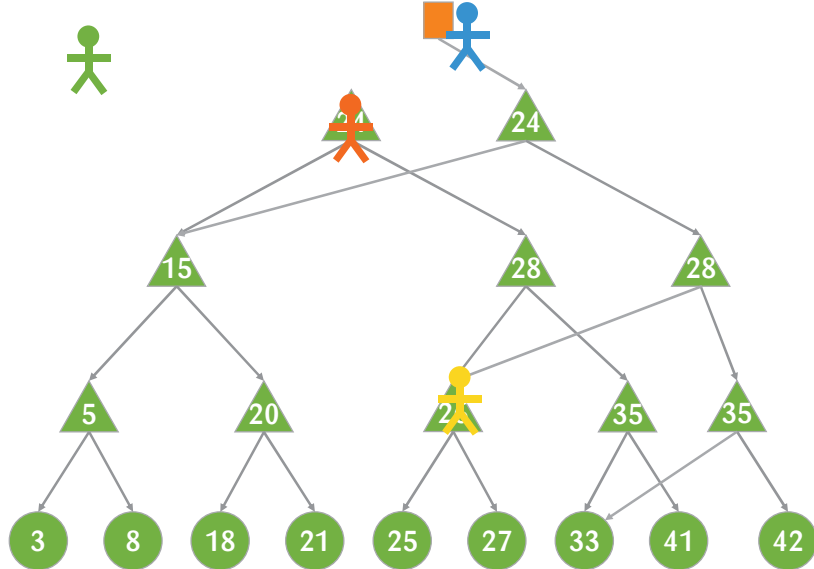


Folie 30
17. März 2010

Dr. Bernd Löchner
© Zühlke 2010



Der Garbage Collector räumt auf



Was garantieren Transaktionen?



- A atomar
- C konsistent
- I isoliert
- D dauerhaft
- bei STM gerade nicht!



Gute Unterstützung in Haskell
und Clojure verfügbar

Mit funktionaler
Programmierung die
Herausforderung paralleler
Systeme meistern
Folie 34
17. März 2010

Dr. Bernd Löchner
© Zühlke 2010

Actors: Skalieren jenseits von Shared Memory

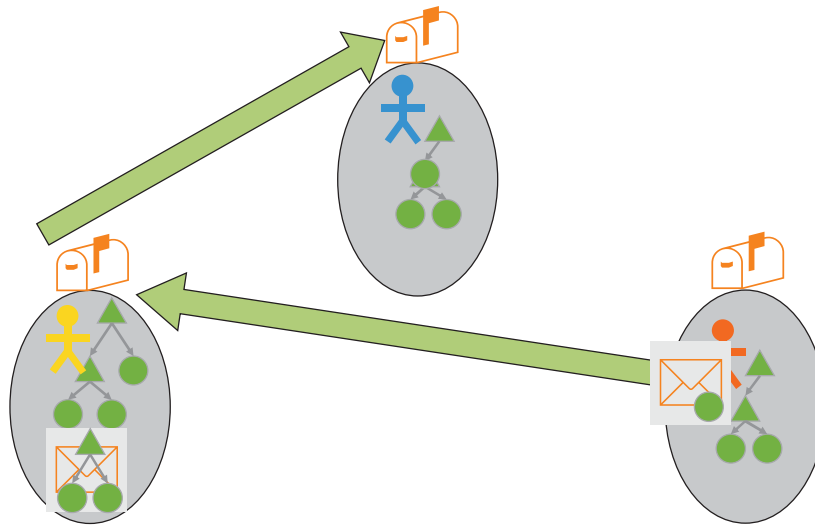


Dr. Bernd Löchner
© Zühlke 2009

IBM BlueGene/L, 700MHz, 104.000 Cores Shared-Nothing-Super-Computer



Actors tauschen Nachrichten als Werte aus



Was bieten Actors?



Starke Entkopplung

- Actors teilen sich nichts
- Positiv für die Skalierbarkeit
- Nützlich zur Konstruktion zuverlässiger Systeme



Gute Unterstützung in Erlang
und Scala verfügbar



Mit funktionaler
Programmierung die
Herausforderung paralleler
Systeme meistern
Folie 38
17. März 2010

Dr. Bernd Löchner
© Zühlke 2010

Funktionale Sprachen bieten neue Abstraktionen



In der Kürze liegt die Fehlerfreiheit: isBlank in Java

```
public static boolean isBlank(String str) {  
    int strLen;  
    if (str == null || (strLen = str.length()) == 0) {  
        return true;  
    }  
    for (int i = 0; i < strLen; i++) {  
        if ((Character.isWhitespace(str.charAt(i)) == false)) {  
            return false;  
        }  
    }  
    return true;  
}
```

Quelle: apache-commons, StringUtils.java

In der Kürze liegt die Fehlerfreiheit: isBlank in anderen Sprachen

Clojure

```
(defn blank? [s] (every? #(Character/isWhitespace %) s))
```

Erlang

```
is_blank (s) ->
  all (fun (c) -> is_whitespace(c) end, s).
```

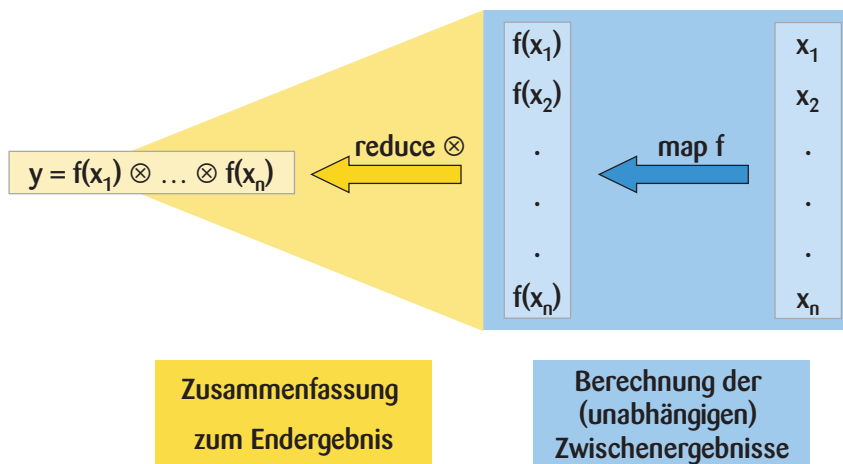
Haskell

```
isBlank = all isSpace
```

C# 3.5

```
public bool IsEmpty (string s) {
  return s == null || s.All(c => Char.IsWhiteSpace(c));
}
```

Funktionale Design Patterns



Inspiration für **Google's** Map-Reduce-Framework (C++)

Was bringen neue Abstraktionen?

zühlke
empowering ideas



Neue Abstraktionen bieten eine neue Sicht auf

- Design
- Architektur
- Algorithmen



Geht über funktionale Programmiersprachen hinaus!

F#



Scala

YAHOO!

eBay

Google

Mit funktionaler Programmierung die Herausforderung paralleler Systeme meistern
Folie 43
17. März 2010

Dr. Bernd Löchner
© Zühlke 2010

Und nun?

zühlke
empowering ideas

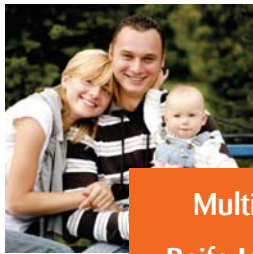


Folie 44
17. März 2010

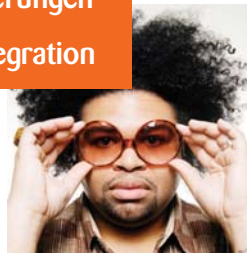
Dr. Bernd Löchner
© Zühlke 2010

Warum? Darum!

zühlke
empowering ideas



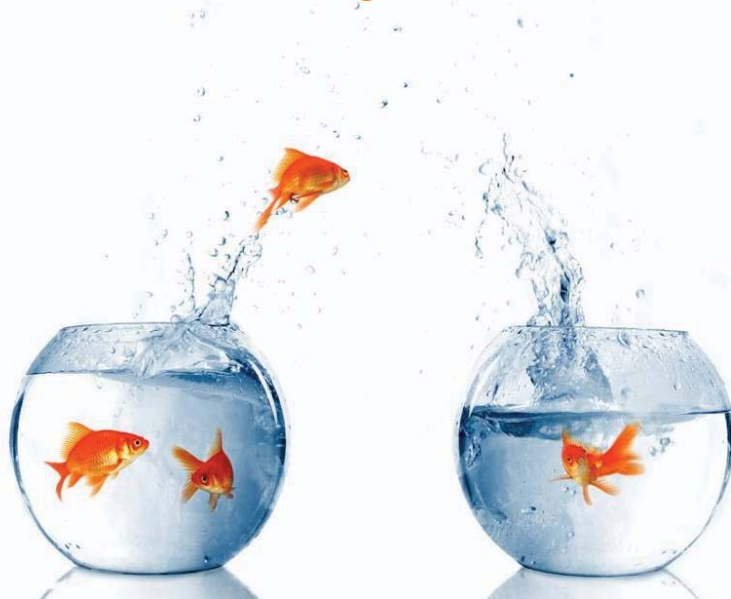
Multicore als Treiber
Reife Implementierungen
Gute Plattformintegration



Mit funktionaler
Programmierung die
Herausforderung paralleler
Systeme meistern
Folie 45
17. März 2010

Dr. Bernd Löchner
© Zühlke 2010

Steht ein Paradigmenwechsel an?



Was also tun?



Potential verstehen

- Wo ist der individuelle Mehrwert für Sie?
- Für Ihre Anwender?
- Für Ihre Anwendungen?
- Kosten? Zeit?

Team Enabling

- Ausbildung
- Alignment

Pragmatik statt Dogmatik

Mit funktionaler Programmierung die Herausforderung paralleler Systeme meistern
Folie 47
17. März 2010

Dr. Bernd Löchner
© Zühlke 2010



Vielen Dank!

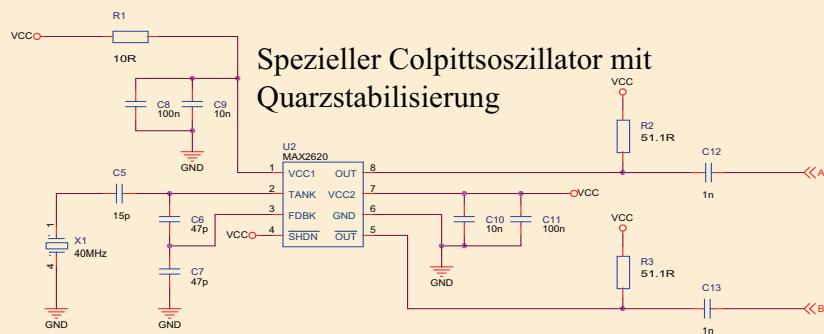
Präzise Erzeugung und Verteilung von hochfrequenten periodischen Signalen

Karsten Koch
Experiment-Elektronik
GSI Helmholtzzentrum für Schwerionenforschung GmbH, Darmstadt

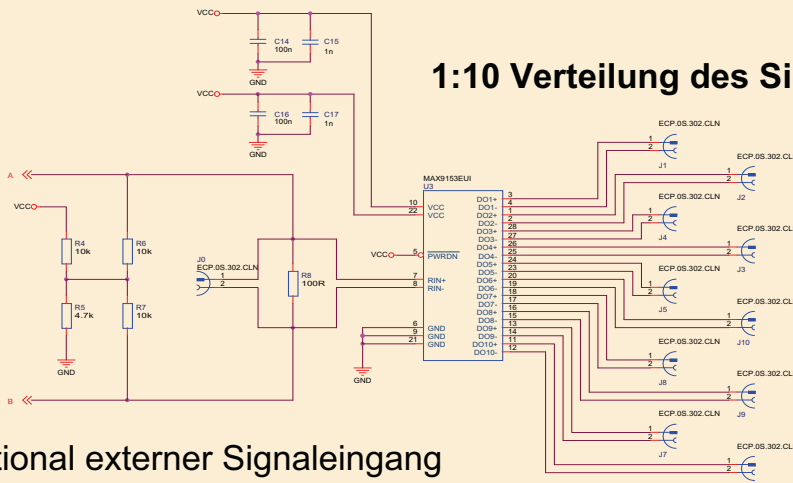
- Klassischer Oszillator und Signalverteilung
- I²C programmierbarer Oszillator
- Impedanzkontrollierte Leiterplatten
- Signallaufzeitausgleich durch Längenanpassung
- CBM Clock System (CLOSY2)

Klassische Erzeugung von 40MHz mit Grundwellenquarz

Experimentanforderung:
(FoPi) Jitter < 5ps



1:10 Verteilung des Signals mit LVDS Pegel



1:10 Verteilung des Signals mit LVDS Pegel

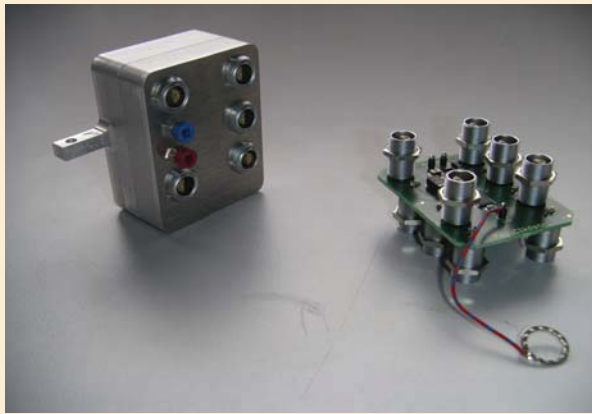


Einsatz bei TACQUILA Zeitmess-Systemen:
als Master-Clock & Verteiler

erfolgreich eingesetzt bei FoPi ToF:
kaskadierte Verteilung über drei Knoten und einer Distanz von ca. 20m

zwei Formfaktoren:

FopiClkdstr1
(nur Verteiler)



CLKDSTR2 & FopiClkdstr1

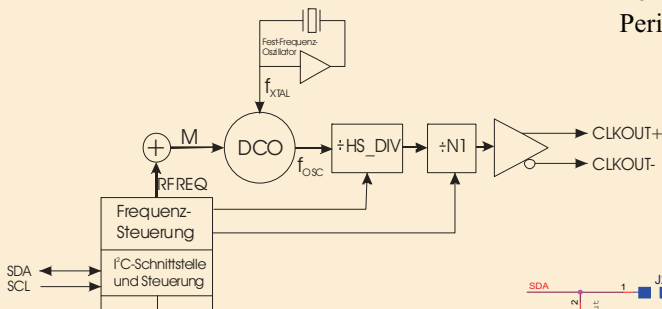
Karsten Koch, GSI Darmstadt, SEI-Frühjahrstagung (HH), 17. März 2010

I²C programmierbarer Oszillator

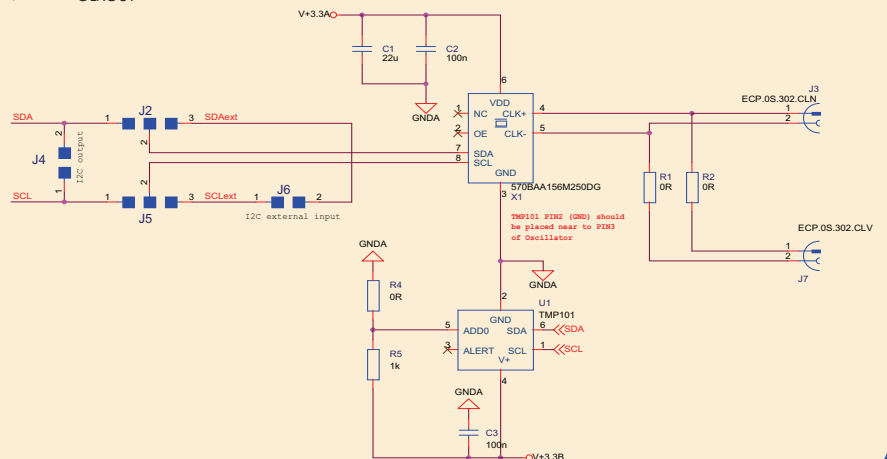


Einsatz eines ANY-RATE I²C PROGRAMMABLE XO von Silicon Labs
Frequenz: 10 MHz – 1.4 GHz
Ausgang: LVDS

Eigenschaften (Si570):
Frequenz (MHz): 10-945, 970-1134, 1213-1417.5
Temperatur Stabilität: 20 ppm (max+/-)
Perioden Jitter (RMS): 2 ps



Vereinfachtes Blockschaltbild Si570
(von Silicon Labs)

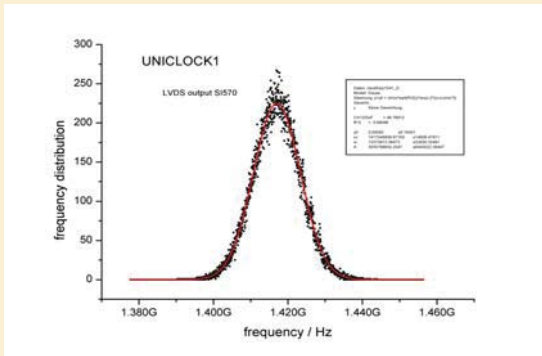


Karsten Koch, GSI Darmstadt, SEI-Frühjahrstagung (HH), 17. März 2010

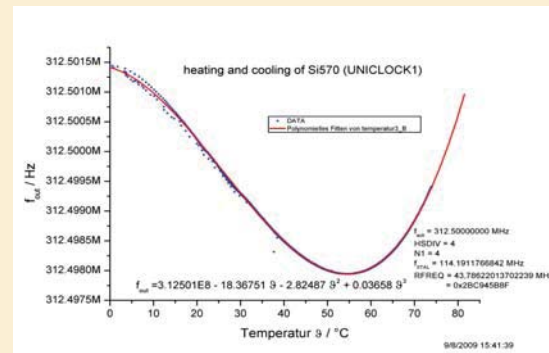
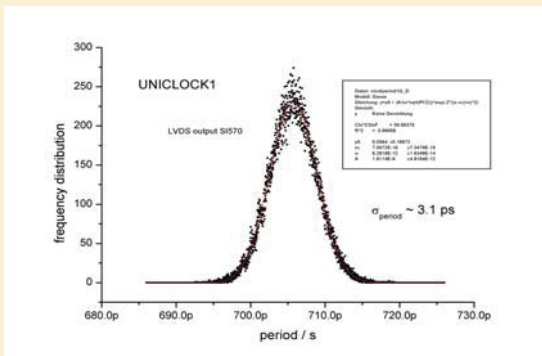
I²C programmierbarer Oszillator



- Ansteuerung über USB I²C Interface (Cypress, CY7C68013A)
- Bootfähig über 'on-board' I²C-EEPROM



- Temperaturregelte Frequenzkompensation

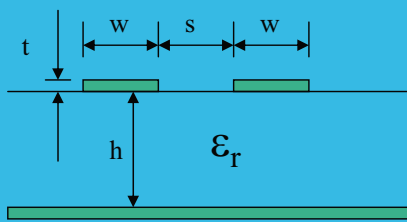


Karsten Koch, GSI Darmstadt, SEI-Frühjahrstagung (HH), 17. März 2010

Impedanzkontrollierte Leiterplatten



Microstrip



"Microstrip" Impedanz

$$Z_0 = \frac{60}{\sqrt{0.475 \epsilon_r + 0.67}} \ln \left[\frac{4h}{0.67 (0.8w + t)} \right] \quad [\Omega]$$

- Z_0 = "Microstrip" Impedanz
- w = Leiterbahnbreite [cm]
- ϵ_r = relative Elektrizitätskonstante
- h = Dicke des Dielektrikums [cm]
- t = Stärke der Kupferbahn [cm]

Differenzielle "Microstrip" Impedanz

$$Z_{diff} \cong 2Z_0 \left(1 - 0.48 e^{-0.96 \frac{s}{h}} \right) \quad [\Omega]$$

- Z_{diff} = Differenzielle "Microstrip" Impedanz
- s = Leiterbahnabstand [cm]

Laufzeitverzögerung für "Microstrip"

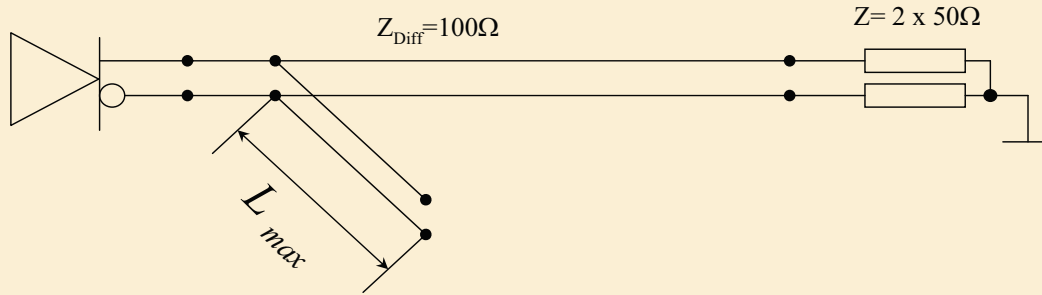
$$T_d = 33.36 \sqrt{0.475 \epsilon_r + 0.67} \quad [ps/cm]$$

- T_d = Laufzeitverzögerung für "Microstrip"

Quellen: -National Semiconductor, Application Note 905, James A. Mears, May 1996
 -National Semiconductor, LVDS Owner's Manual, 2nd Edition, Spring 2000
 -Nührmann, Dieter; Das große Werkbuch Elektronik, Franzis-Verlag GmbH, 1994
 -<http://de.wikipedia.org/wiki/Leiterplatte>

Karsten Koch, GSI Darmstadt, SEI-Frühjahrstagung (HH), 17. März 2010

Nicht abgeschlossene Leitungen



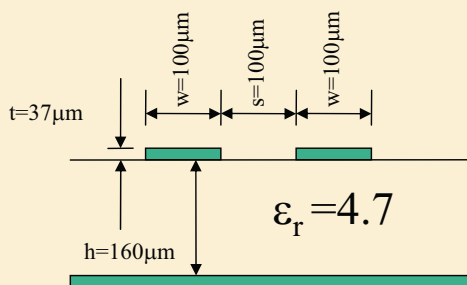
Maximale Länge einer offenen Zuleitung

$$L_{max} = \frac{\sqrt{C_t Z_0 + t_r^2} - C_t Z_0}{2T_d} \quad [cm]$$

L_{max} = Maximale Länge einer offenen Zuleitung [cm]
 C_t = zusätzliche Kapazität [pF]
 t_r = Anstiegszeit des Signals [ps]

Karsten Koch, GSI Darmstadt, SEI-Frühjahrstagung (HH), 17. März 2010

Beispiel einer impedanzkontrollierten Leiterplatte (CLOS Y)



Platinenmaterial: FR4

Näherung durch einfache Formeln:

$$Z_{Diff} \sim 110 \Omega$$

$$T_D \sim 57 \text{ ps/cm}$$

$$L_{max} \sim 3 \text{ cm (Anstiegszeit: 500ps)}$$

Besser: Lageraufbau durch Leiterplattenhersteller berechnen lassen!

(Materialparameter sind bekannt, Lagerware kann eingesetzt werden (Kosten))

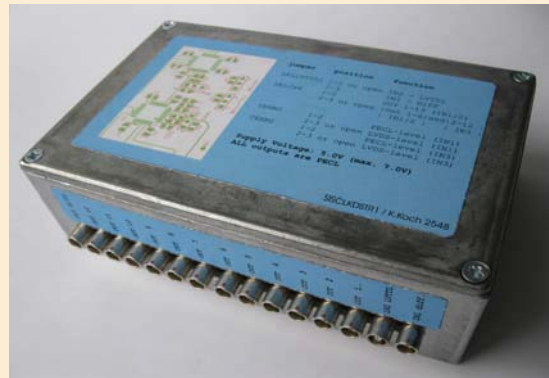
Karsten Koch, GSI Darmstadt, SEI-Frühjahrstagung (HH), 17. März 2010

Signallaufzeitausgleich durch Längenanpassung

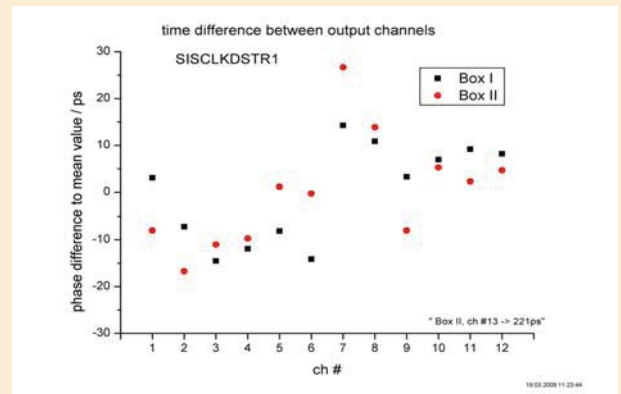
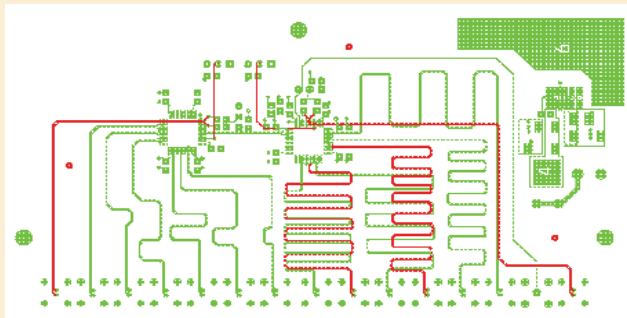


Synchronisation von Ereignissen am SIS
 Referenz-Clockerzeugung mit STDCLK1
 Kann auch verwendet werden zur Ansteuerung
 des 17. Kanals von TACQUILA

Ein-/Ausgänge:
 1x PECL/LVTTL 12x PECL
 2x PECL 2x6 PECL



Variation der Laufzeitunterschiede im Baustein ~ Laufzeitunterschiede zwischen Bausteinen



Karsten Koch, GSI Darmstadt, SEI-Frühjahrstagung (HH), 17. März 2010

CBM CLOCK SYSTEM



Synchronisation der CBM Flugzeitwand

- Frequenz 1: Flugzeitmessung 156.25MHz
- Frequenz 2: synchr. Datentransport 250.00MHz
- Synchronisationssignal (Epochen)

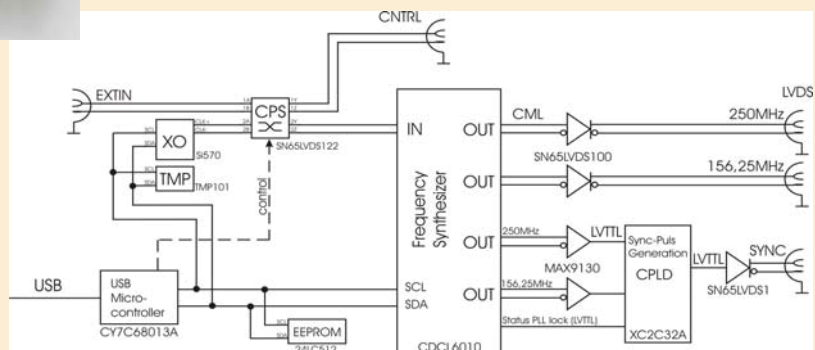


CLOS2

Phasenstarre Frequenzzeugung durch Frequenz-Synthesizer von TI (CDCL6010)

Erzeugung des Synchronisationssignals durch schnellen CPLD von Xilinx

Primär-Frequenzzeugung und Steuerung basiert auf UNICLOCK1

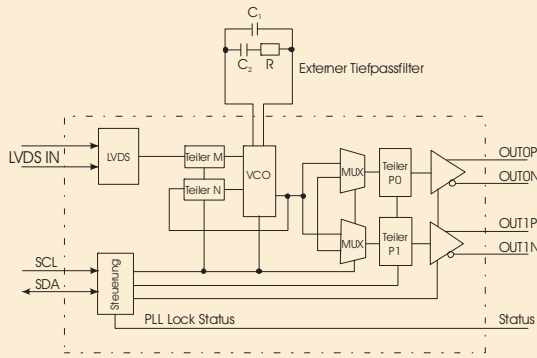


CLOS2 Platine:

- 6 Lagen
- Impedanzkontrolliert
- sorgfältig gefilterte Stromversorgung

Karsten Koch, GSI Darmstadt, SEI-Frühjahrstagung (HH), 17. März 2010

Frequenz-Synthesizer von TI (CDCL6010)



Vereinfachtes Blockschaltbild CDCL6010 (von Texas Instruments)

$$F_{OUT} = F_{IN} * \frac{N}{M * P_X}$$

$$P_X (P0, P1) = 1, 2, 4, 5, 8, 10, 16, 20, 32, 40, 80$$

$$M = 1, 2, 4, 8$$

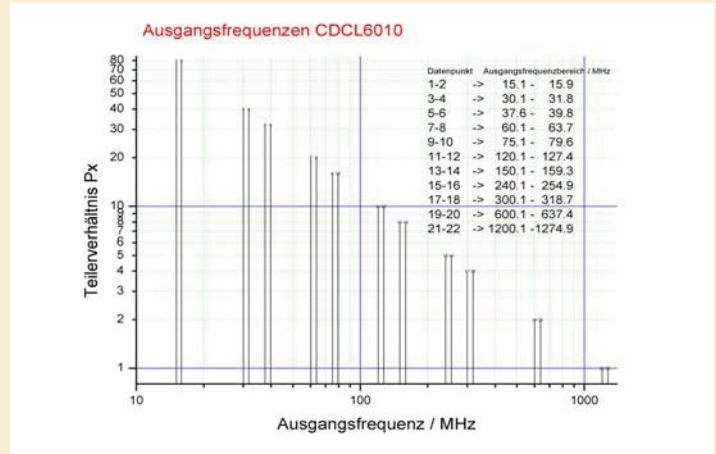
$$N = 32, 40$$

Mit den Bedingungen:

$$30\text{MHz} < (F_{IN}/M) < 40\text{MHz}$$

$$1200\text{MHz} < (F_{OUT} * P_X) < 1275\text{MHz}$$

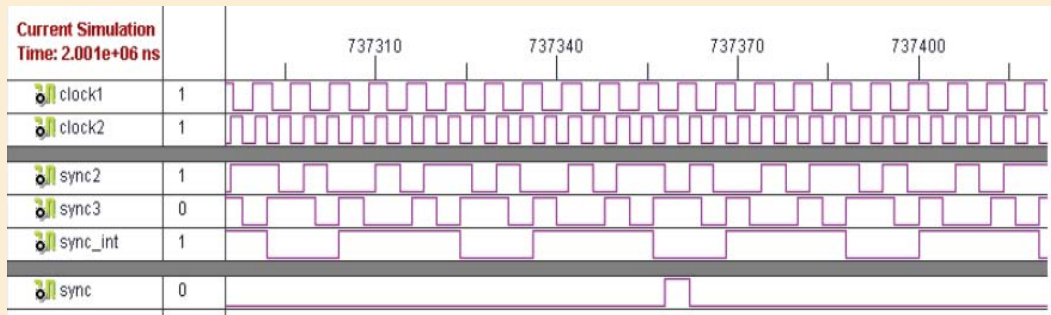
Phasenstarr gekoppelte Ausgänge
 Eingangsfrequenzbereich: 30-319 MHz
 Output-Jitter: ~1ps RMS



Karsten Koch, GSI Darmstadt, SEI-Frühjahrstagung (HH), 17. März 2010

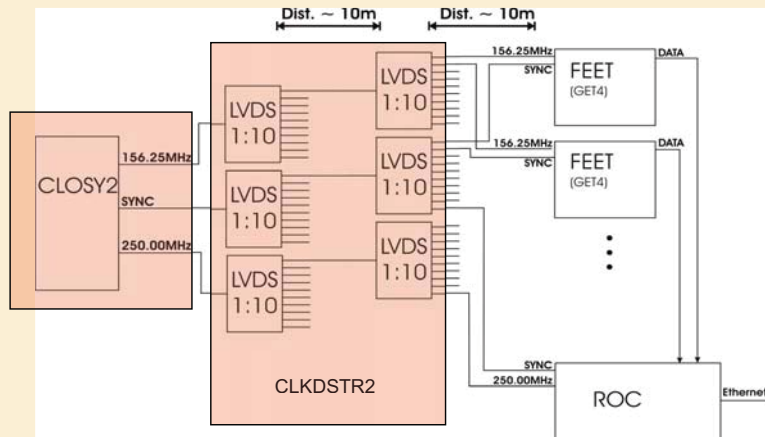
Erzeugung des Synchronisations-Signals im CPLD

- Abtasten der geringeren Frequenz mit der höheren (steigende und fallende Flanke)
- Auswertung des erzeugten Musters
- Ausgabe synchronisieren mit Eingangssignal / int. Zähler (Pulsabstände)



Karsten Koch, GSI Darmstadt, SEI-Frühjahrstagung (HH), 17. März 2010

Übersicht CBM ToF Clock-Verteilung



Phasenstarre Verteilung von 3 Signalen für die Flugzeitmessung (CBM)

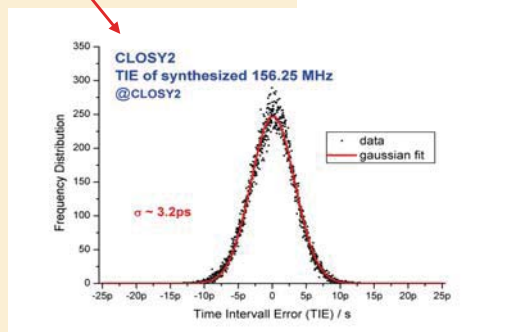
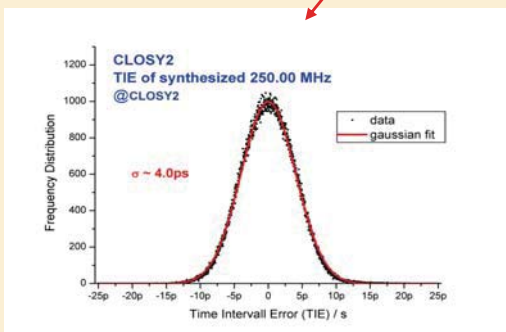
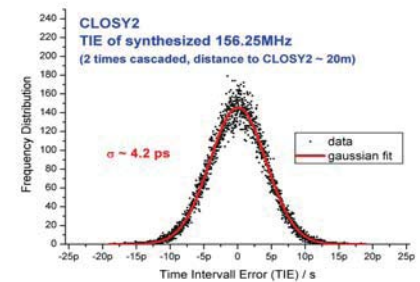
Karsten Koch, GSI Darmstadt, SEI-Frühjahrstagung (HH), 17. März 2010

CLOSY2 Meßergebnisse I



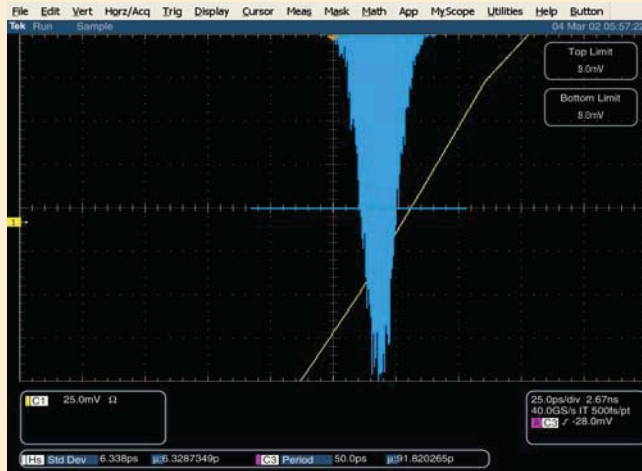
Jitter-Messung (σ -Werte), am CLOSY2-Ausgang und 2-fach kaskadiert (Distanz ~ 20m)

output freq.	method	@CLOSY2	20 m distance
156.25 MHz	TIE	3.2 ps	4.2 ps
	Period	2.3 ps	3.1 ps
250.00 MHz	TIE	4.0 ps	6.0 ps
	Period	4.2 ps	5.4 ps



Beste Ergebnisse werden mit einer Primär-Oszillatorfrequenz von 312.50 MHz erzielt ($\sigma_{TIE} \sim 2,7$ ps, $\sigma_{Periode} \sim 3,7$ ps).

Karsten Koch, GSI Darmstadt, SEI-Frühjahrstagung (HH), 17. März 2010



Jitter-Messung relativ zur 156,25 MHz Clock,
 Repetitionsrate des SYNC-Signals:
 25 Epochen (= 655,36 μ s)

$$\sigma < 7 \text{ ps}$$

Jitter-Messung des SYNC-Signals (2-fach kaskadiert, Distanz ~ 20m)

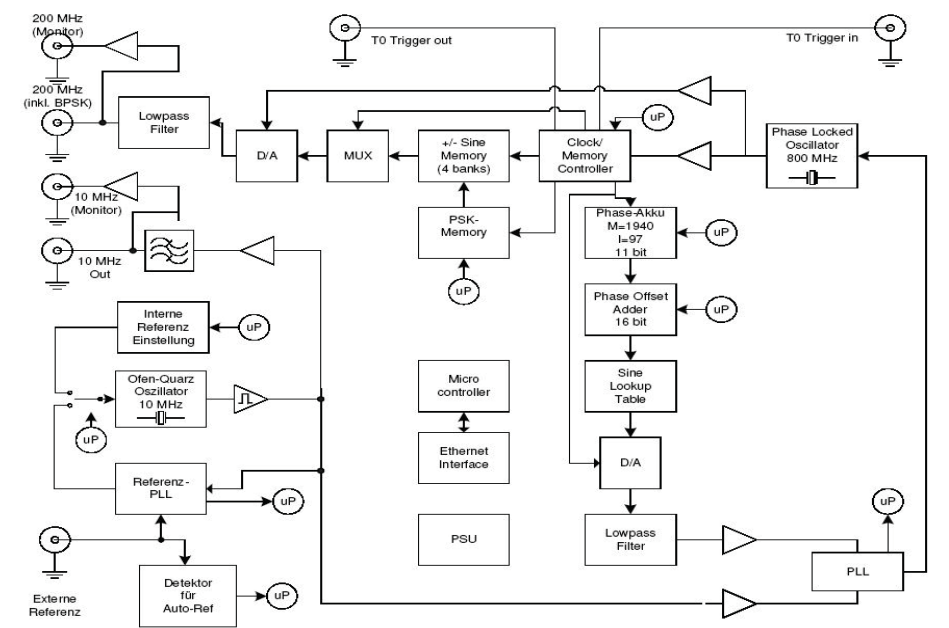
Karsten Koch, GSI Darmstadt, SEI-Frühjahrstagung (HH), 17. März 2010

BuTiS Bunchphase-Timing-System

Campus-Weite Zeitverteilung
 an Beschleunigerkomponenten und Experimente

- High stability reference (short term 10^{-11})
- 200 MHz output has programmable 2π phase shift range relative to 10 MHz Output
- Random bit sequence PSK modulation of the 200 MHz carrier at 10 Mb/s for BuTiS signal multiplexing available
- Remote control via LAN
- Optional operation modes and output frequencies

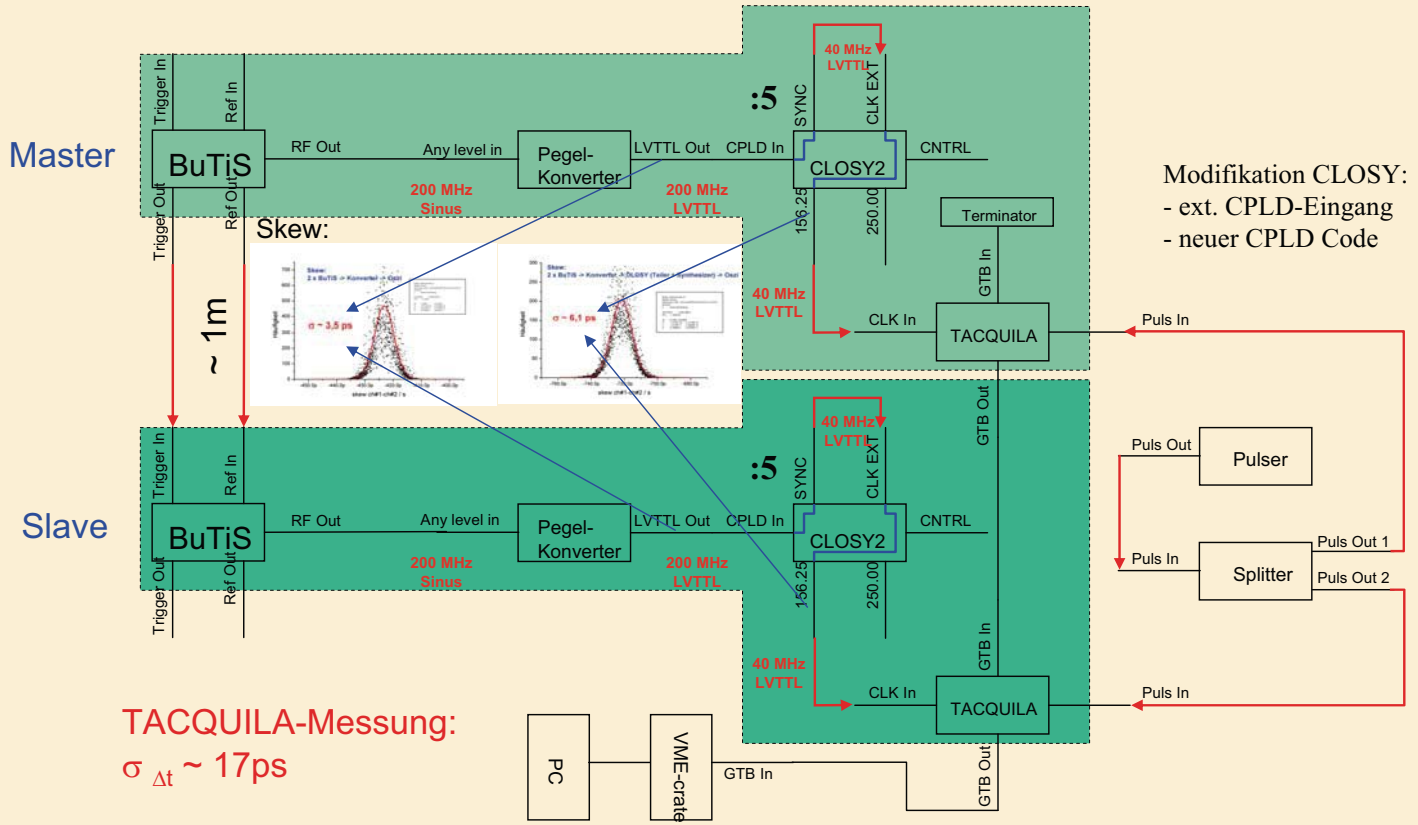
Blockschaltbild:



Mit Dank an P.Moritz, GSI Darmstadt, HF-Systeme

Karsten Koch, GSI Darmstadt, SEI-Frühjahrstagung (HH), 17. März 2010

CLOSY2 und BuTiS (erste Messungen)

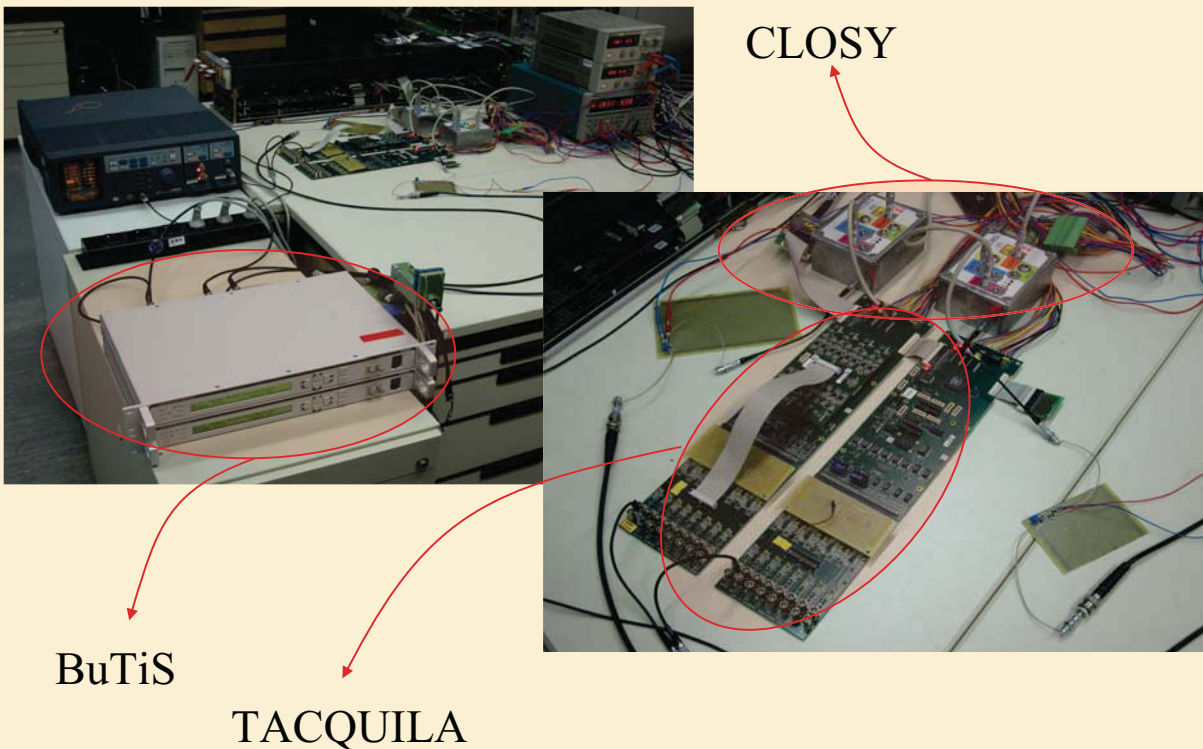


TACQUILA-Messung:
 $\sigma_{\Delta t} \sim 17ps$

TACQUILA: siehe Bericht Frühjahrstagung SEI 2005

Karsten Koch, GSI Darmstadt, SEI-Frühjahrstagung (HH), 17. März 2010

CLOSY2 und BuTiS (erste Messungen)



Karsten Koch, GSI Darmstadt, SEI-Frühjahrstagung (HH), 17. März 2010

Prototyp Entwicklung.

Analoges, hadronisches Kalorimeter für den ILC

Mathias Reinecke

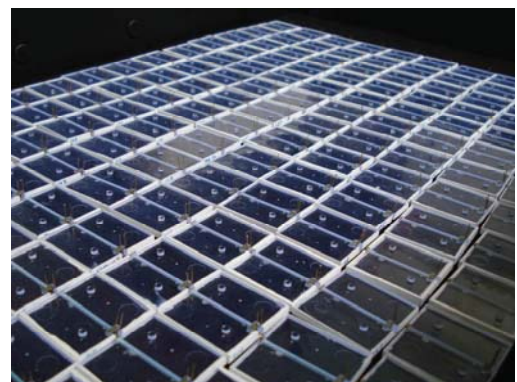
SEI Tagung

DESY, 15.3.2010



Inhalt

- > CALICE und ILC
 - DESY FE
 - CALICE: Gruppen und Detektoren
 - Particle Flow und ILC Randbedingungen
- > Analoges Hadronisches Kalorimeter
 - Aufbau für den ILC
 - Szintillations Ziegel mit Silizium Photomultipliern (SiPMs)
 - **Auslese-Elektronik und DAQ**
- > Zusammenfassung



*Szintillations Ziegel
vor der Bestückung*



FE

Zentrale Elektronikentwicklung DESY (Servicegruppe),
ca. 30 Personen

FEA

Digitale Datenverarbeitung, Schnelle Bussysteme,
ECAD System Administration

FEB

Analoge Schaltungsentwicklung, Mikrocontroller,
Systemdesign/-entwicklung

FEC

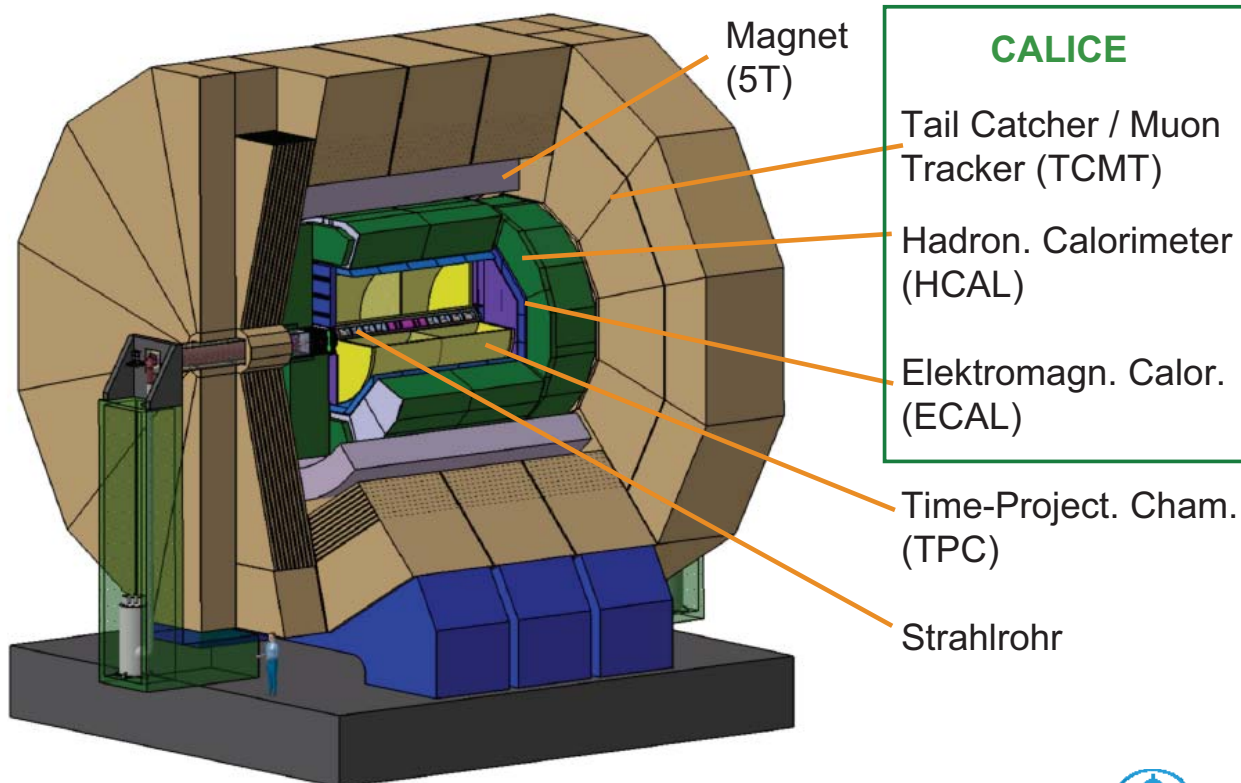
Mikro- und Optoelektronik, Meßsysteme

Kalorimeterprojekt: FEA und FEB für DESY FLC
im Rahmen der CALICE Collaboration

Mathias Reinecke | SEI Tagung – DESY | 15.3.2010 | Page 3



ILC: Detektor Konzept ILD



Mathias Reinecke | SEI Tagung – DESY | 15.3.2010 | Page 4



CALICE Kollaboration

“Entwicklung und Realisierung von neuen Detektorkonzepten (Kalorimetrie) für den International Linear Collider (ILC), kombinierter Teststrahlbetrieb der Detektor-Prototypen.”



<https://twiki.cern.ch/twiki/bin/view/CALICE/WebHome>



SCECAL, SiW ECAL

SDHCAL, US DHCAL

DETEKTOREN:

AHCAL

TCMT

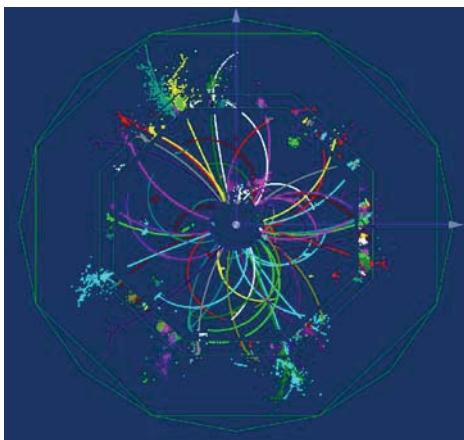


336 Mitglieder aus
57 Instituten und
17 Ländern

Mathias Reinecke | SEI Tagung – DESY | 15.3.2010 | Page 5



Particle Flow Algorithm (PFA)



Simuliertes ‘Ereignis’ im
Detektor.

> **Ziel:** Einzigartige Möglichkeiten zur Untersuchung von schweren Teilchen

> **Forderungen an den Detektor:**

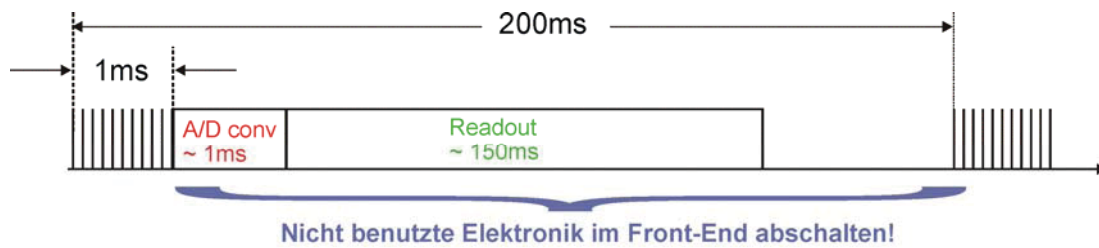
- **Hohe Energie-Auflösung:** $\frac{\delta E_{\text{jet}}}{E_{\text{jet}}} = \frac{30\%}{\sqrt{E_{\text{jet}}}}$
- **Hohes Magnetfeld (5T?):** Rekonstruktion jedes Teilchens eines Jets (Kombination von Tracker und Kalorimeter)
- **Großer Durchmesser:** Effizientes Tracking (aber: Magnet außen! =>Kosten)
- **Hohe Granularität:** Hohe Separation von einzelnen Schauern zur Identifikation von neutralen Teilchen im Kalorimeter.
- **Hohe Integrationsdichte** (Elektronik)

Mathias Reinecke | SEI Tagung – DESY | 15.3.2010 | Page 6



International Linear Collider (ILC)

Randbedingung für die Elektronik vom Beschleuniger

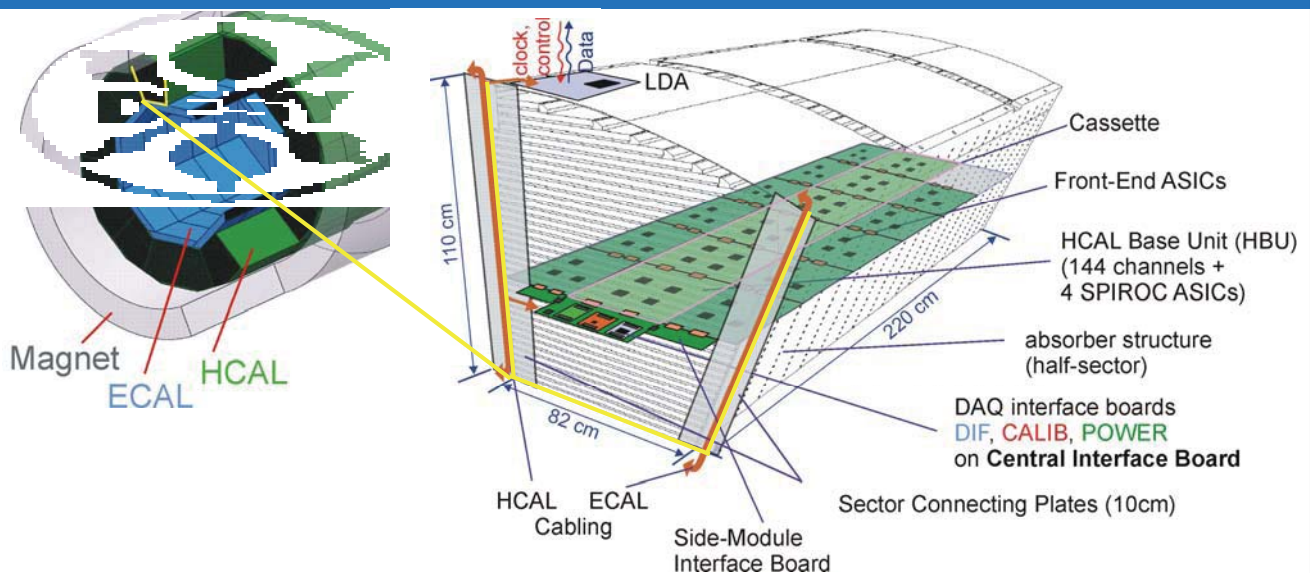


- Schnelle Datennahme (5MHz), analoge Speicherung (ECAL, AHCAL), moderate Datenverarbeitung und Auslese zwischen Bunch Trains.
- Keine aktive Kühlung im Front-End! AHCAL: 40 μ W / Kanal.
- 'Geringe Strahlenbelastung' im Vergleich zu LHC.

Mathias Reinecke | SEI Tagung – DESY | 15.3.2010 | Page 7



Analoges, hadronisches Kalorimeter (AHCAL)

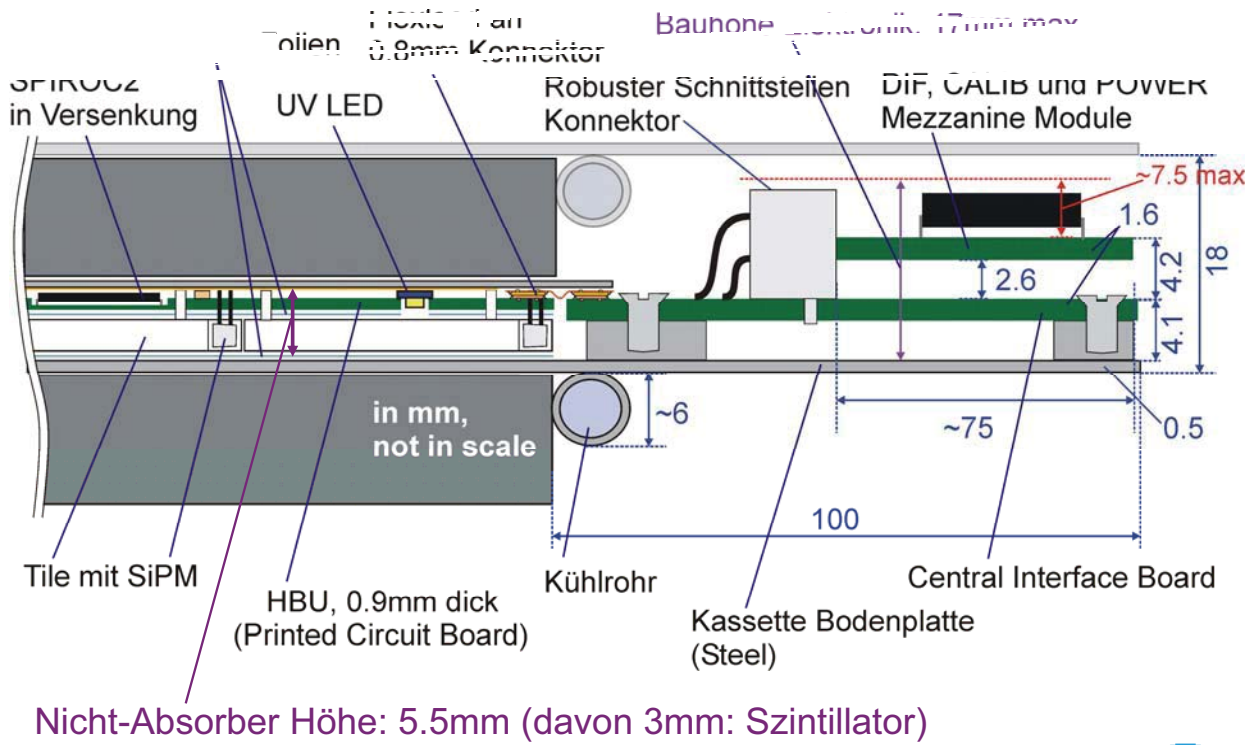


- 48 Lagen Stahl/Wolfram - Detektor. 2600 Kanäle pro Lage.
- Fast 4 Millionen Kanäle im HCAL Barrel. 1/16 HCAL Modul: > 24t.
- AHCAL: Eine mögliche Realisierung des HCALs für ILC.

Mathias Reinecke | SEI Tagung – DESY | 15.3.2010 | Page 8



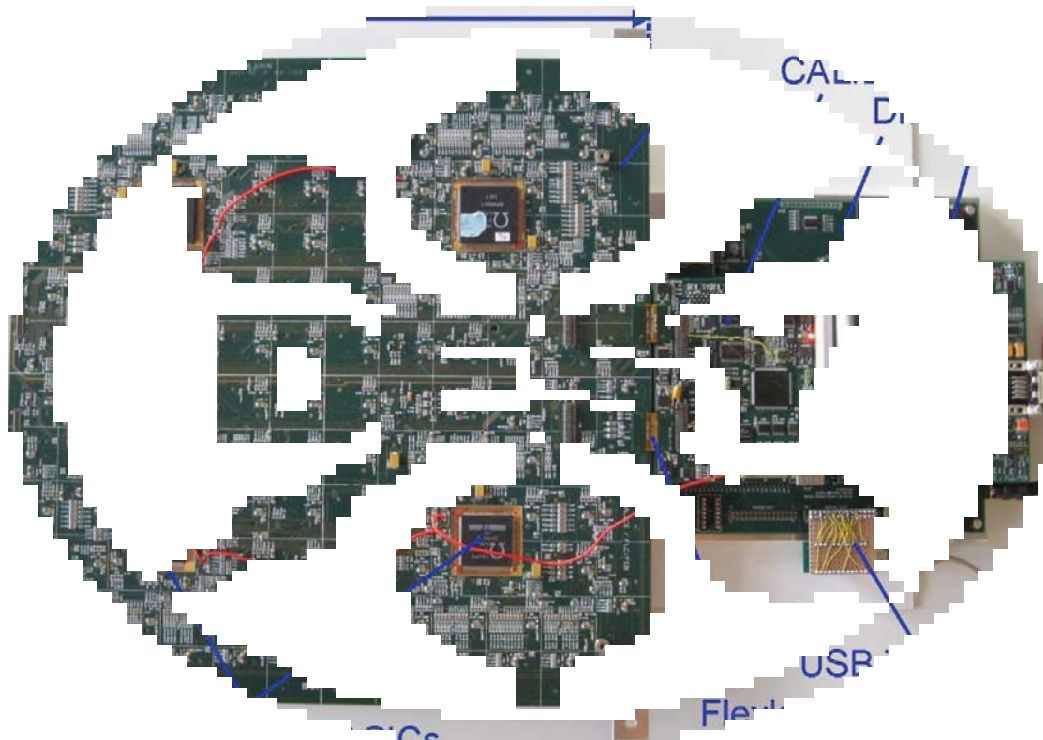
AHCAL – Elektronik Integration



Mathias Reinecke | SEI Tagung – DESY | 15.3.2010 | Page 9



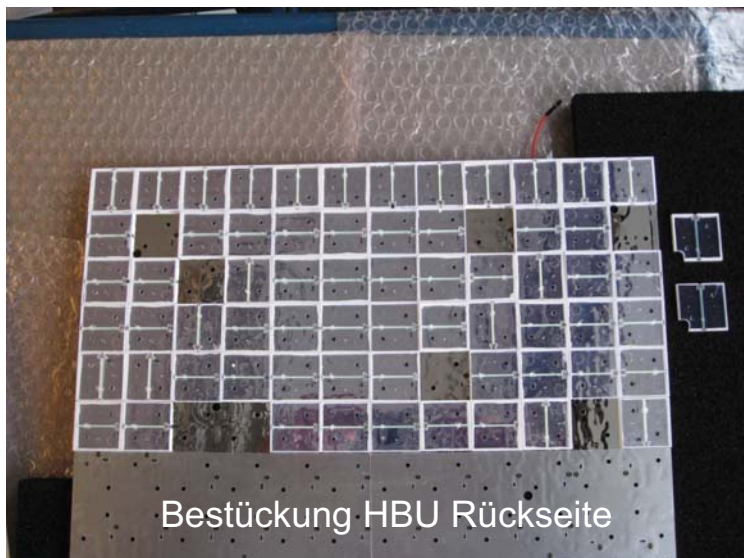
HCAL Base Unit (HBU) und Systemaufbau



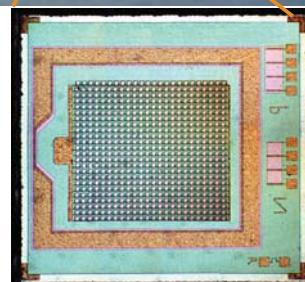
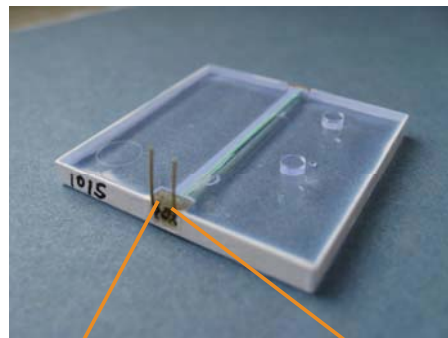
Mathias Reinecke | SEI Tagung – DESY | 15.3.2010 | Page 10



Szintillator-Plättchen und SiPMs



Bestückung HBU Rückseite



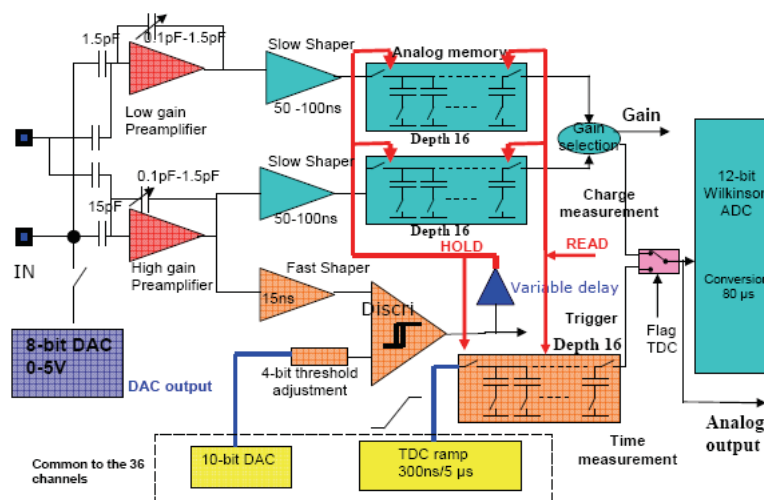
- Szintillator Plättchen: $3 \times 3 \times 0,3 \text{ cm}^3$
- SiPM: Verstärkung $\sim 10^6$, 796 pixel, $1,27 \text{ mm}^2$ aktive Fläche.
SiPMs ermöglichen hohe Integrationsdichte im Vgl. zu PMTs.
- SiPMs : CPTA, Ziegel: ITEP

Mathias Reinecke | SEI Tagung – DESY | 15.3.2010 | Page 11



Auslese-ASICs SPIROC2 (4 auf dem HBU)

SPIROC2
Eingangsstufe
(1 Kanal)

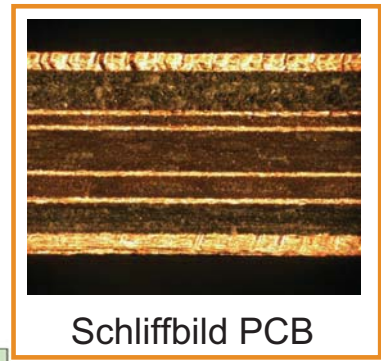
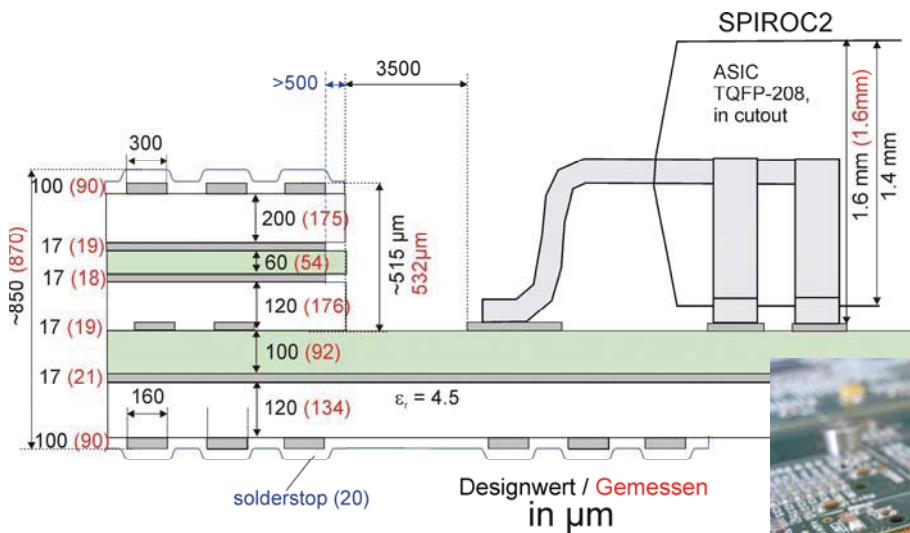


- 36 Eingangskanäle mit individueller SiPM Bias Regelung (8bit-DAC).
- Interner Trigger (ILC liefert keinen Trigger). $25 \mu\text{W}/\text{Kanal}$ Verl.-Leistg.
- Zwei Verstärkungen (1pe – 2000pe), 12-bit ADCs und TDCs on-chip.
- SPIROC2: LAL/Omega

Mathias Reinecke | SEI Tagung – DESY | 15.3.2010 | Page 12



HBU PCB: Höhenoptimierung I

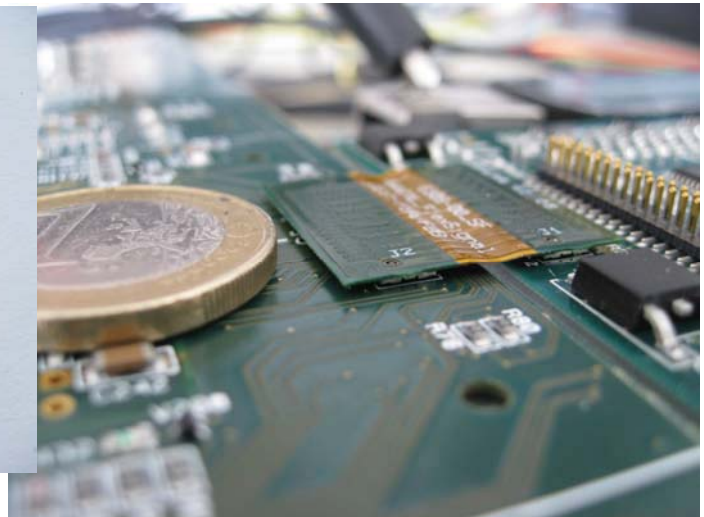
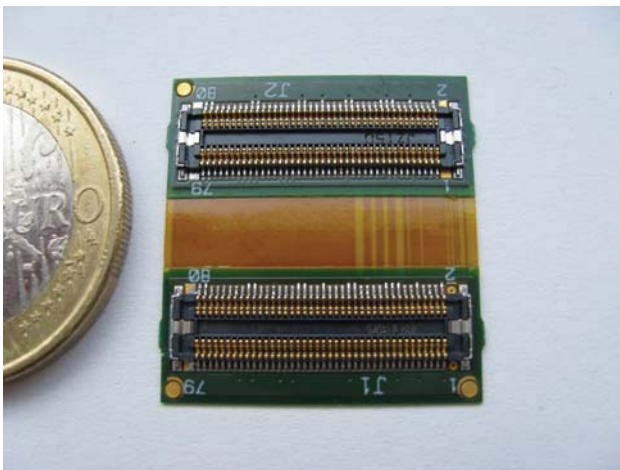


Platzierung von hohen Komponenten in Ausschnitten des PCBs.

HBU Größe (36 x 36 cm²) limitiert durch technologische Machbarkeit.

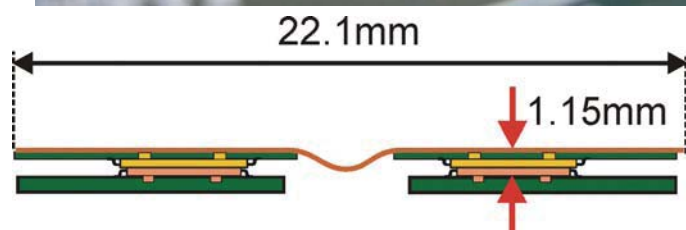


HBU Interconnect: Höhenoptimierung II



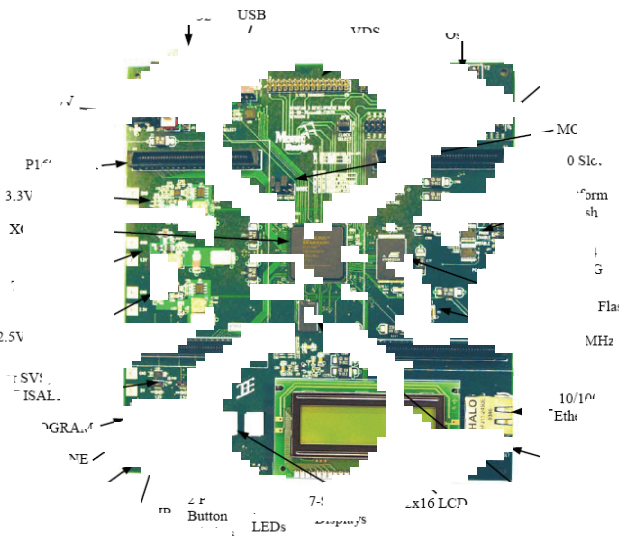
Verwendung von ultraflachen Konnektoren (0.8mm) und Flexfolien (Starr-Flex), 80pins.

nach >100 Steckzyklen noch ok!



DIF Modul ('Detector Interface')

DIF Modul: Basisplatine



- > Schnittstelle zur DAQ.
- > Kommerzielles FPGA Modul: "Schnelle Inbetriebnahme"
- > Basiert auf Xilinx Spartan3 FPGA XC3S1500
- > Firmware Entwicklung bei FE.
- > CALIB und POWER als Mezzanine Module auf DIF

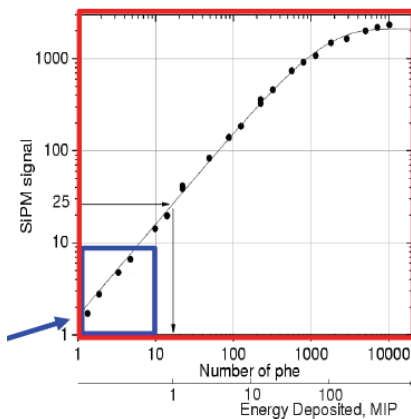
- > 2 Module vorhanden.
- > Eigenentwicklung in Arbeit.



CALIB Modul (Detektor Kalibration / Gain Überwachung)

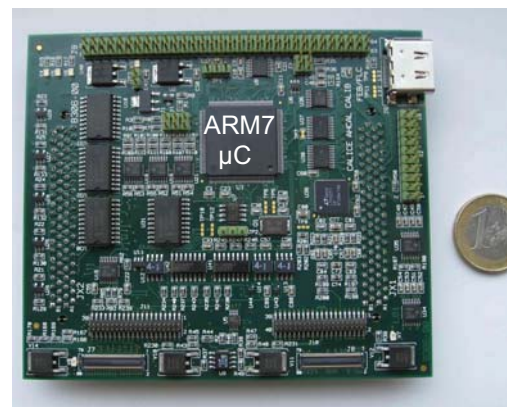
Problem:

SiPMs: - Nichtlineare Detektorantwort:



- Starke Abhängigkeit von Temperatur und Biasspannung (mehrere % pro Grad und 0.1V)

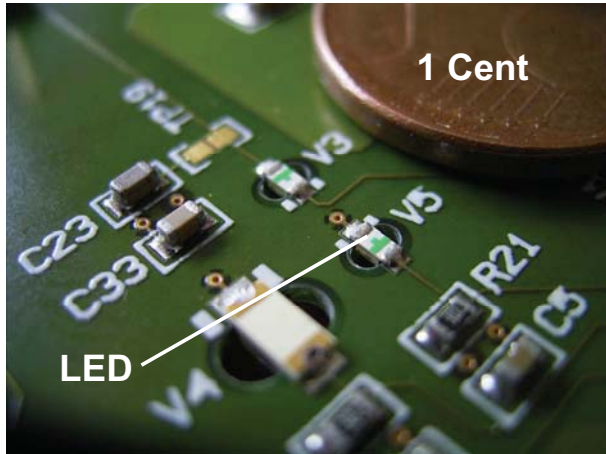
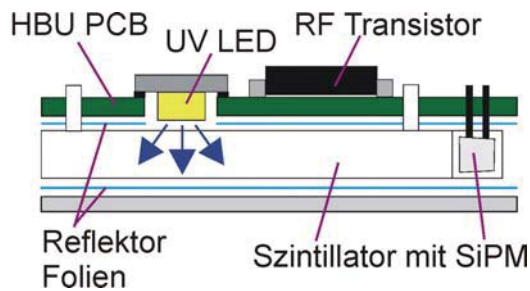
CALIB Modul: 11 x 10 cm²



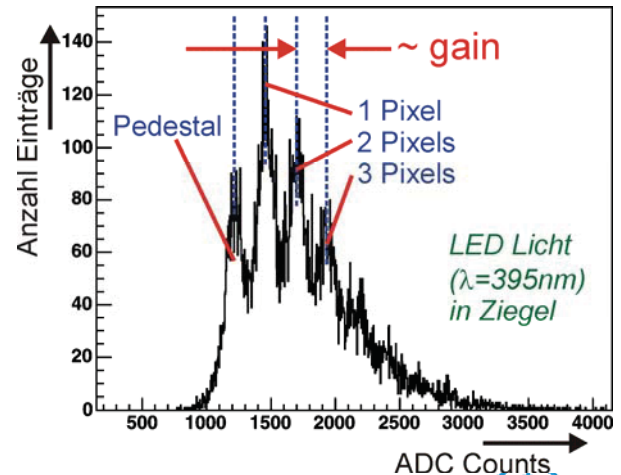
- > Steuerung des auf UV LEDs basierenden Kalibrations-systems.
- > Steuerung der "Slow-Control" Auslese (Temperatur, Us, Is).
- > ARM7 Mikrocontroller.



Kalibrationssystem (auf dem HBU)



- > 1 UV-LED pro Ziegel (Kanal).
- > Kalibration über charakt. Pixelstruktur der SiPMs (Histo.)
- > Problem: LED-zu-LED Streuung der Lichtleistung.



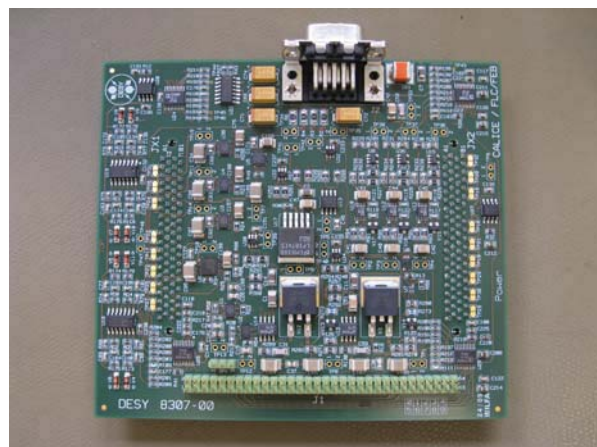
Mathias Reinecke | SEI Tagung – DESY | 15.3.2010 | Page 17



POWER Modul

- > Spannungsversorgung für die Front-End Elektronik aus 3 Eingangsspannungen.
- > SiPM Bias Spannung.
- > Power-Pulsing für den ILC Betrieb (Last schaltet mit 5Hz).

POWER Modul: 12.5 x 11 cm²

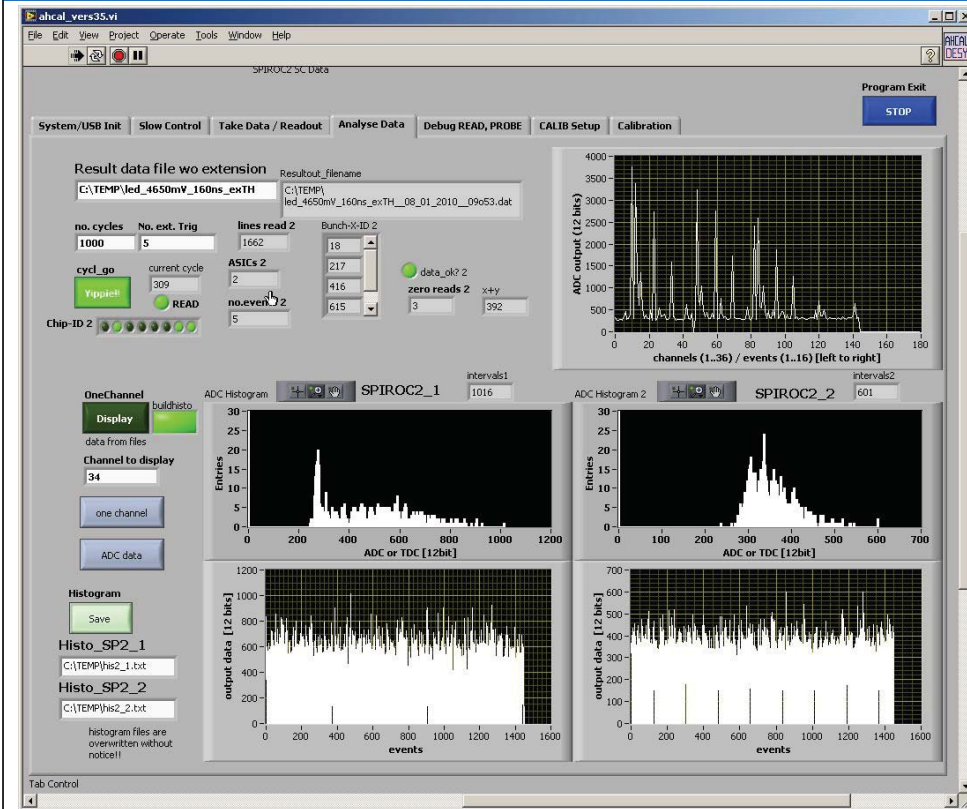


- > 4 Module realisiert und in Betrieb.
- > Größe muß noch an ILC Anforderungen angepaßt werden.

Mathias Reinecke | SEI Tagung – DESY | 15.3.2010 | Page 18



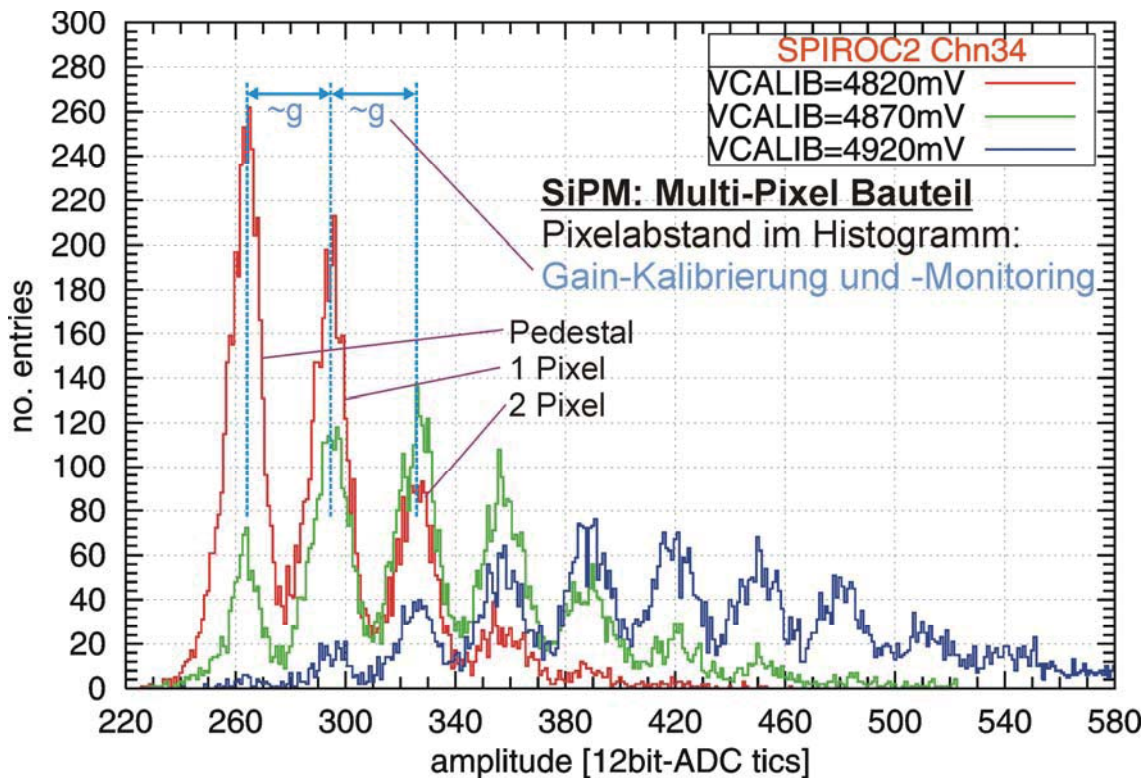
Labview (LV) GUI / DAQ



- LV – USB Schnittstelle zum Prototyp.
- Prototyp vollst. gesteuert durch LV GUI.
- Datenanalyse mit weiteren LV Programm.

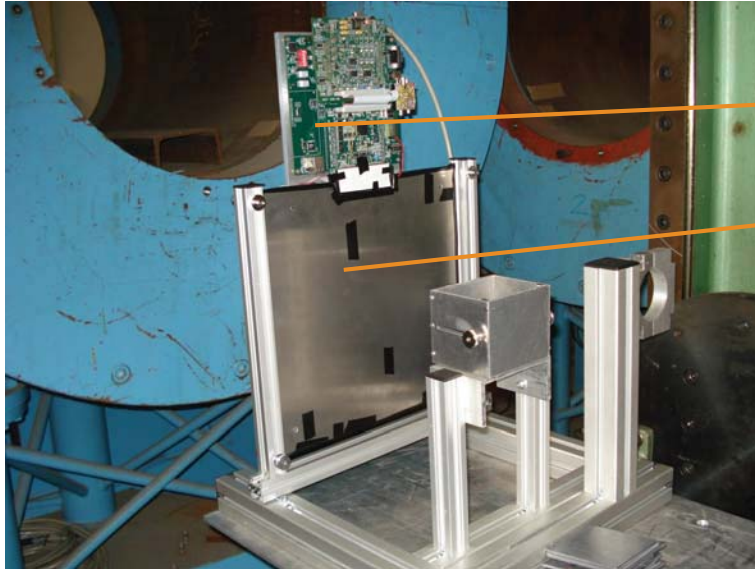


Erste Meßergebnisse



DESY testbeam (HBUII)

- Prototyp am DESYII Elektron Testbeam (6GeV Elektronen).



DIF with CALIB
and POWER

HBU in Cassette

Mathias Reinecke | SEI Tagung – DESY | 15.3.2010 | Page 21



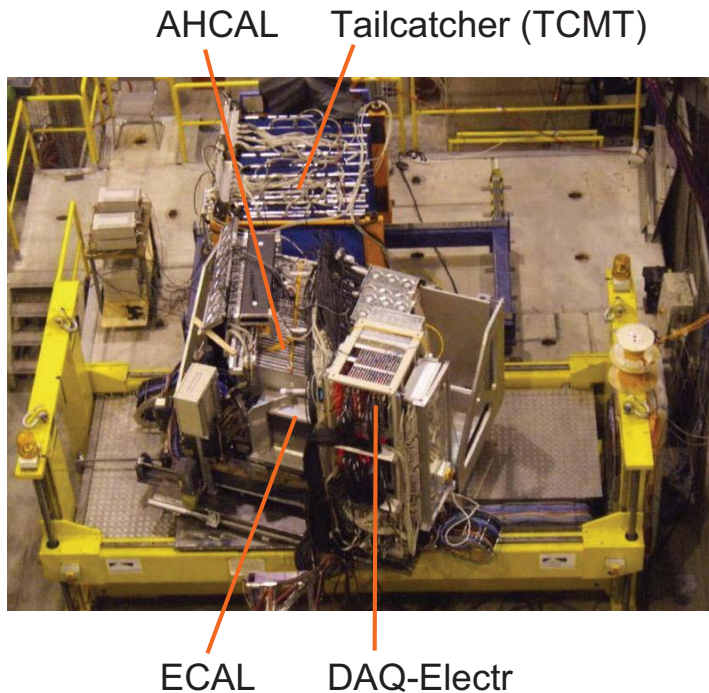
Zusammenfassung

- Prototyp System für ein analoges, hadronisches Kalorimeter für einen möglichen Einsatz am ILC wurde fertiggestellt.
- Prototyp basiert auf Silizium Photomultipliern (SiPMs) mit 144 Detektorkanälen, kann auf 864 Kanäle erweitert werden (pro DAQ).
- Eine eigene DAQ mit USB-Labview Schnittstelle wurde entwickelt.
- Erste Meßergebnisse vielversprechend voll im Rahmen der Anforderungen.

Mathias Reinecke | SEI Tagung – DESY | 15.3.2010 | Page 22



Ausblick



Prototyp 1. Generation

- > ECAL + HCAL + TCMT: 14k Kanäle
- > CERN SPS Testbeam für 2 Monate
- > Aber: Detektor und Elektronik nicht zusammen integriert. => **aktuelles Redesign (Prototyp)**
- > **Testbeam: Ziel auch für den neuen Prototypen**

Mathias Reinecke | SEI Tagung – DESY | 15.3.2010 | Page 23



Veröffentlichungen für weiteres Lesen

- > T. Buanes et al., "The CALICE hadron scintillator tile calorimeter prototype", Nucl. Instr. and Meth. A (2010)
- > M. Reinecke *for the CALICE Collaboration*, "Integration Prototype of the CALICE Tile Hadron Calorimeter for the International Linear Collider", IEEE Nucl. Sci. Symp, N30-178, Dresden, 2008
- > J.C. Brient and H. Videau, "The calorimetry at the future e+ e- linear collider" Proc. of the APS/DPF/DPB Summer Study on the Future of Particle Physics, pp E3047, Snowmass, Colorado, 30 June - 21 July 2001

Mathias Reinecke | SEI Tagung – DESY | 15.3.2010 | Page 24



SOPC basierendes Datenerfassungsmodul für das Auger Engineering Radio Array (AERA)

M. Balzer, D. Bormann, A. Herth, S. Menshikov, C. Rühle, M. Scherer, A. Schmidt, H. Gemmeke

Institut für Prozessdatenverarbeitung und Elektronik (IPE)

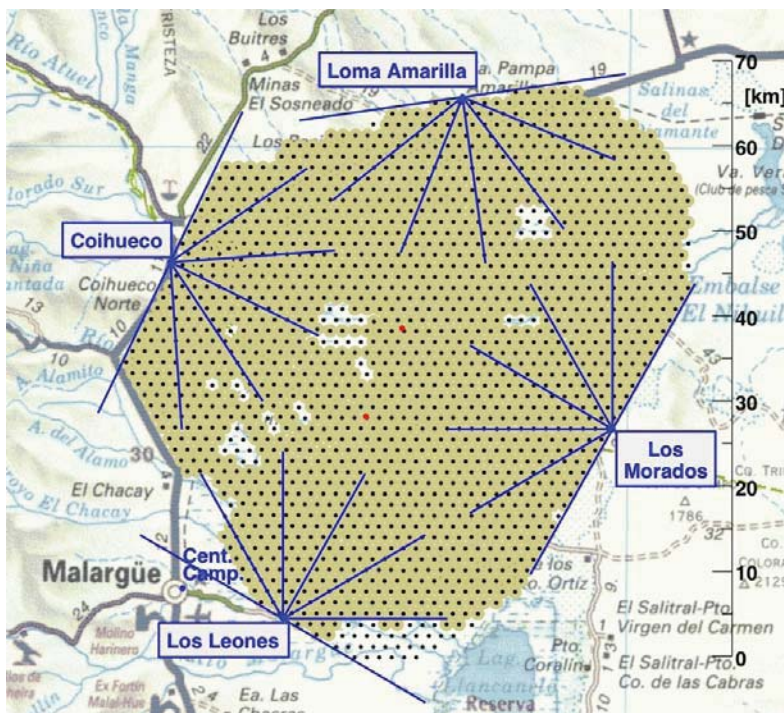


KIT – University of the State of Baden-Wuerttemberg and National Laboratory of the Helmholtz Association

100. SEI Tagung DESY

www.kit.edu

Pierre Auger Experiment



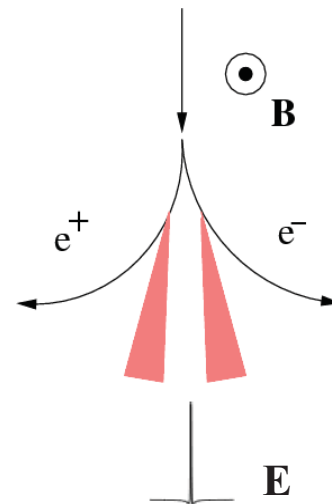
1660 Oberflächen Detektoren:
Wassertanks-Cherenkov
Im Grid von 1.5 km



4 Fluoreszenz Detektor
Stationen
(24 Teleskope)

Radio Strahlung von kosmischen Teilchen

- Schauerentwicklung
- Geo-Synchrotron Effekt
- Messbare Radioimpulse
- Frequenzbereich 10 – 200 MHz



3

23.03.2010

Matthias Balzer
100. SEI Tagung DESY

Institut für Prozessdatenverarbeitung und Elektronik
(IPE)

Kollaboration Partner

- Bergische Universität, Wuppertal, Germany
- IEKP, KIT, Karlsruhe, Germany
- IK, KIT, Karlsruhe, Germany
- IMAPP, Radboud University, Nijmegen, the Netherlands
- **IPE, KIT, Karlsruhe, Germany**
- KVI, University of Groningen, Groningen, the Netherlands
- LPSC, Grenoble, France
- Nikhef, Amsterdam & Nijmegen, the Netherlands
- RWTH Aachen University, Aachen, Germany
- SUBATECH, Nantes, France

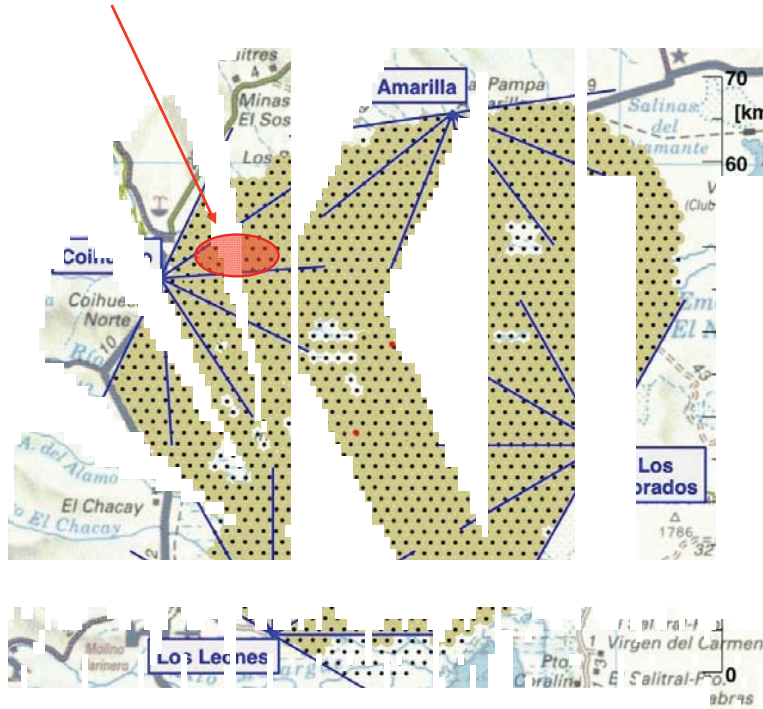
4

23.03.2010

Matthias Balzer
100. SEI Tagung DESY

Institut für Prozessdatenverarbeitung und Elektronik
(IPE)

Lage von AERA



5

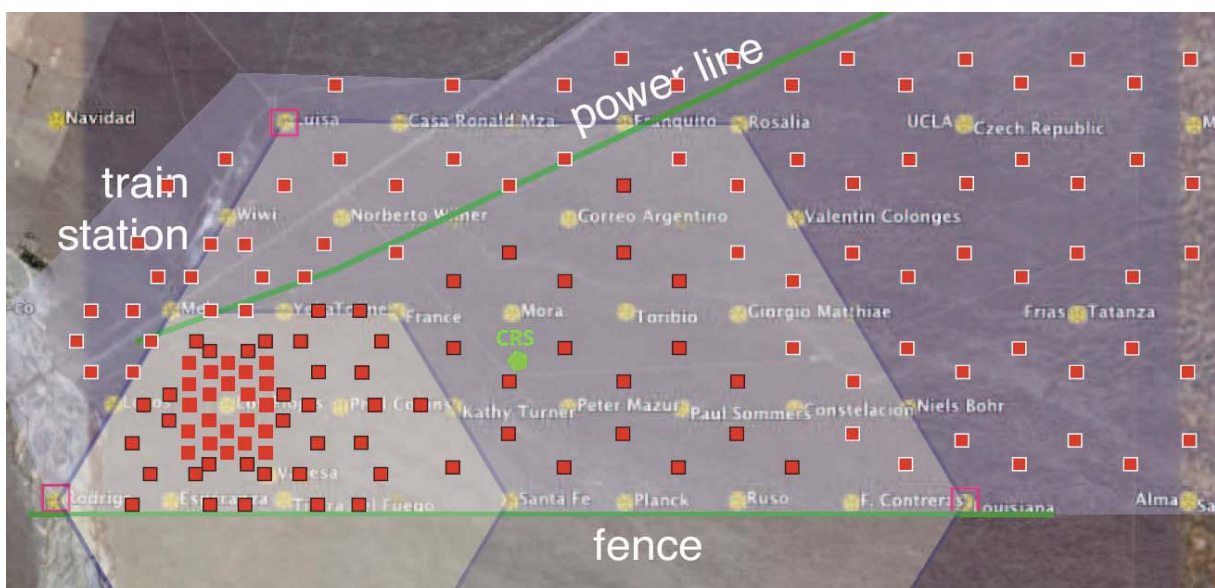
23.03.2010

Matthias Balzer
100. SEI Tagung DESY

Institut für Prozessdatenverarbeitung und Elektronik (IPE)

Auger Engineering Radio Array (AERA)

- 150 Radio Stationen (Local Station)
- Abstände einige 100 m



6

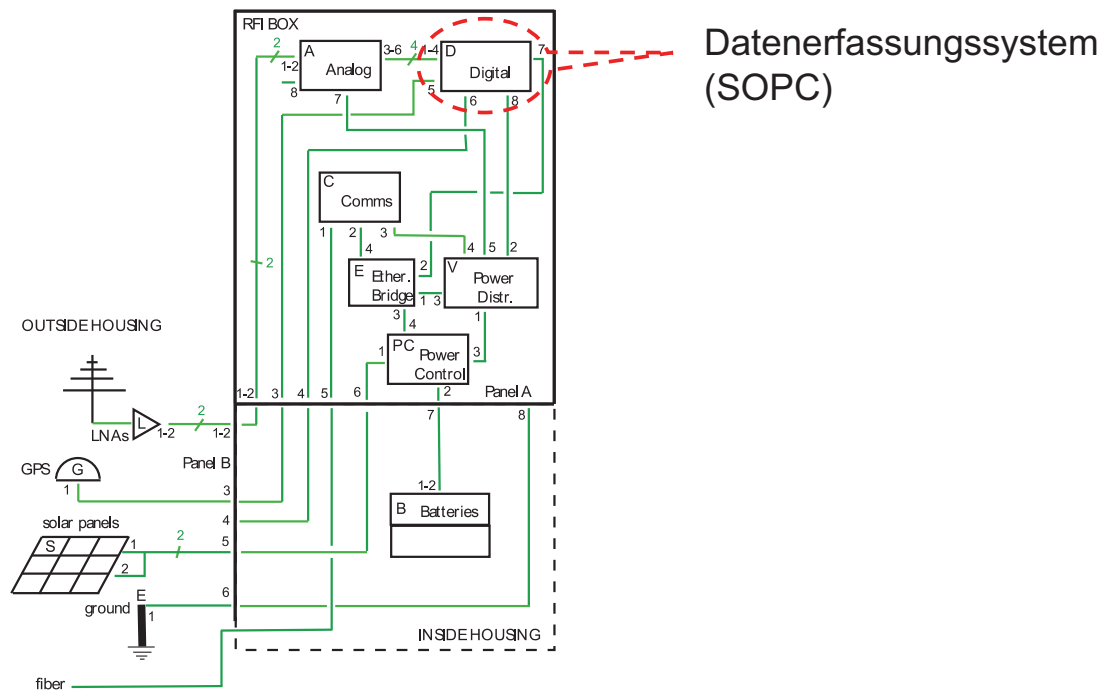
23.03.2010

Matthias Balzer
100. SEI Tagung DESY

Institut für Prozessdatenverarbeitung und Elektronik (IPE)

Local Station

AERA Phase I Station Interfaces (v1.2, 11/11/09)



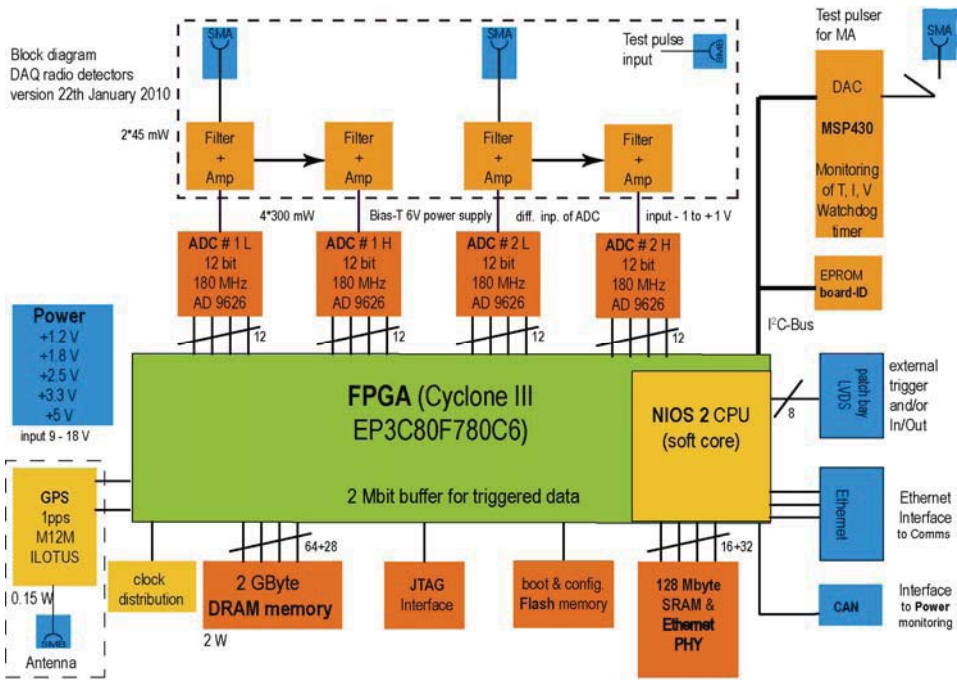
Aufgaben

- High und Low Gain für jede Polarisationsrichtung
- 4 Digitalisierung 12bit@180MHz
- Filterung und Triggerung
- Event Message

- Ringspeicher für 3 Sekunden
- Zeitstempel (GPS)
- Board Monitoring

- Kommunikation
- Remote Parametrisierung
- Remote Firmware Update

Datenerfassungssystem



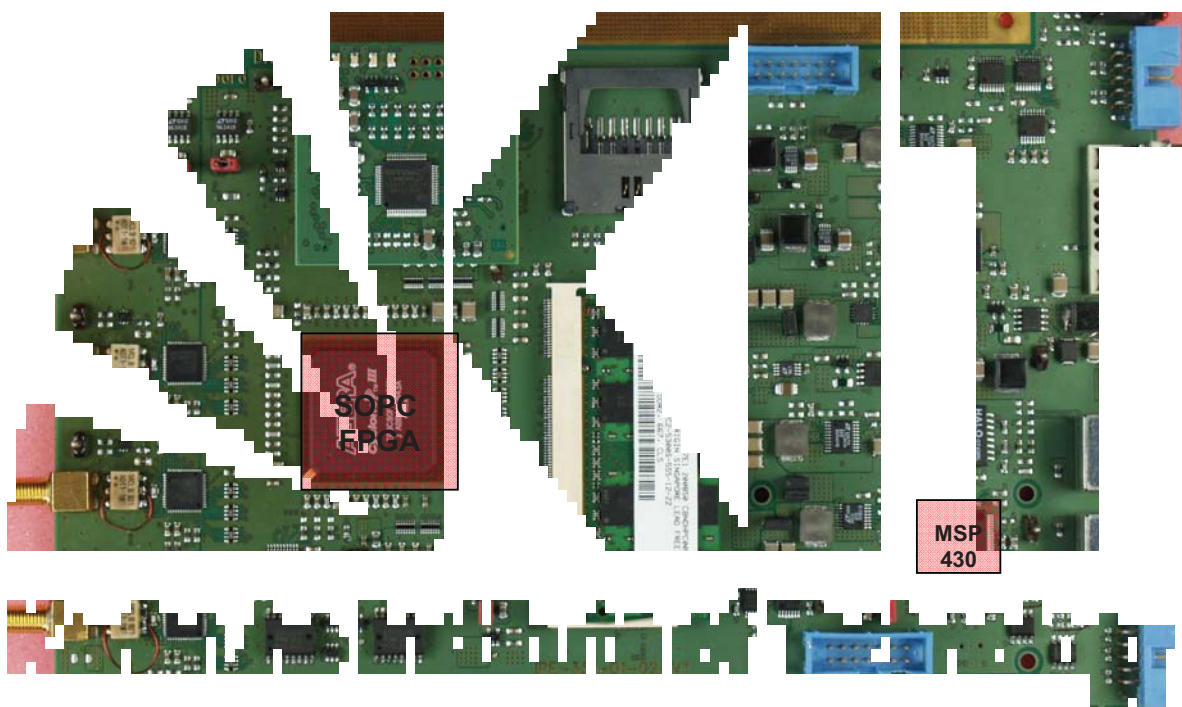
9

23.03.2010

Matthias Balzer
100. SEI Tagung DESY

Institut für Prozessdatenverarbeitung und Elektronik
(IPE)

Datenerfassungssystem



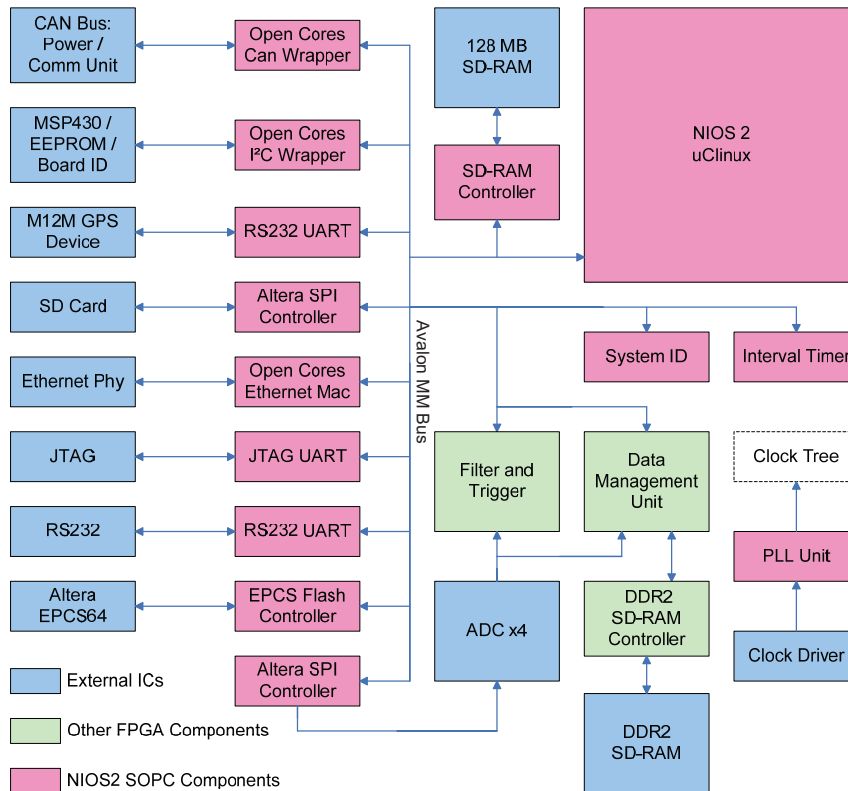
10

23.03.2010

Matthias Balzer
100. SEI Tagung DESY

Institut für Prozessdatenverarbeitung und Elektronik
(IPE)

SOPC



11 23.03.2010

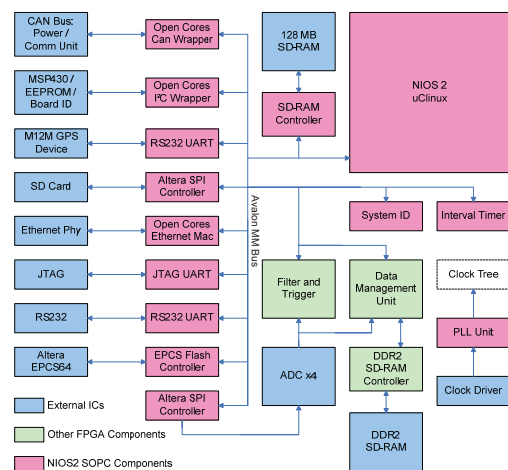
Matthias Balzer
100. SEI Tagung DESY

Institut für Prozessdatenverarbeitung und Elektronik (IPE)

NIOS 2



- OS µClinux
- Verwendung von vorhandenen Treibern
 - Ethernet
 - CAN
 - Serial Interface (RS232)
 - I2C
 - SD Card
 - Flash Programming (EPCS)
- Treiberentwicklung
 - Filter und Trigger
 - Data Management Unit



12 23.03.2010

Matthias Balzer
100. SEI Tagung DESY

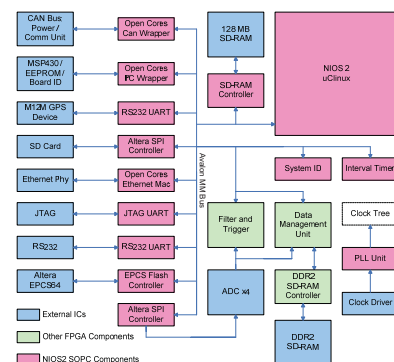
Institut für Prozessdatenverarbeitung und Elektronik (IPE)

Konfiguration & Boot File

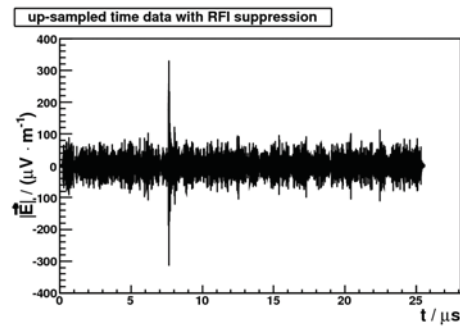
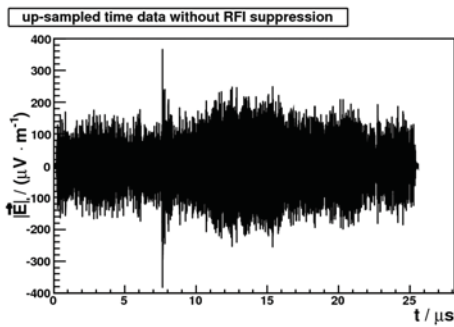
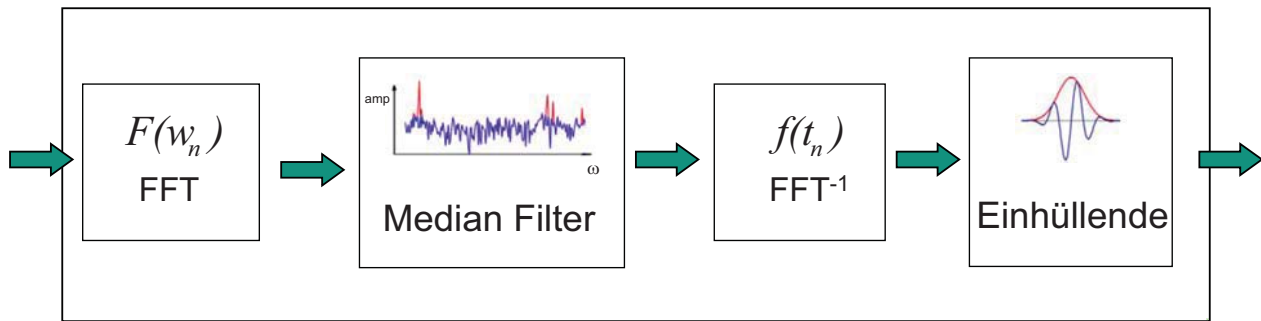
- FPGA Konfiguration EPCS (ALTERA Flash)
- µClinux Operating System EPCS
- Linux filesystem SD CARD
 - Applikationsfirmware
 - Parameterfiles
- Sicherheitskonfiguration (2. EPCS)

Anwenderspezifische Einheiten

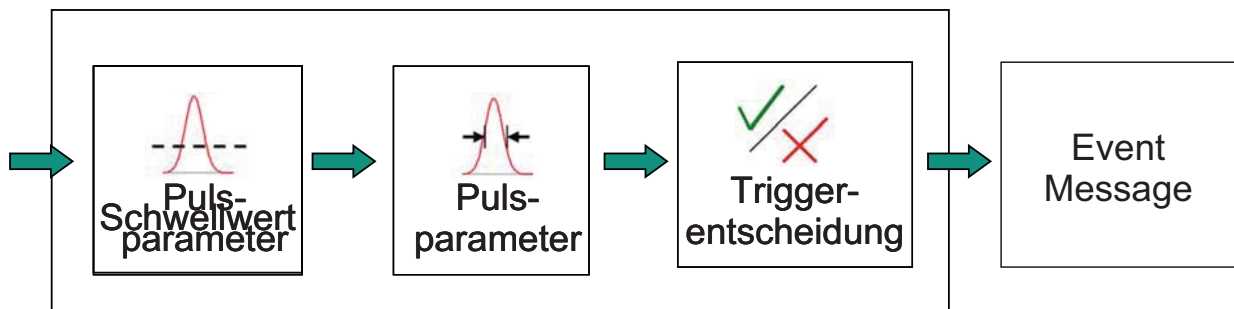
- **Filter und Trigger Unit**
 - Filterung von 2 High Gain Channels
 - Triggerbildung von allen 4 Channels
- **Data Management Unit**
 - Abspeicherung der High Gain Daten
Ringspeicher für 3 Sekunden
 - Transienten Recorder für Low Gain Daten
2 x 2 x 2048 Samples
 - Auslesen von angefragten Eventdaten 4 x 2048 Samples



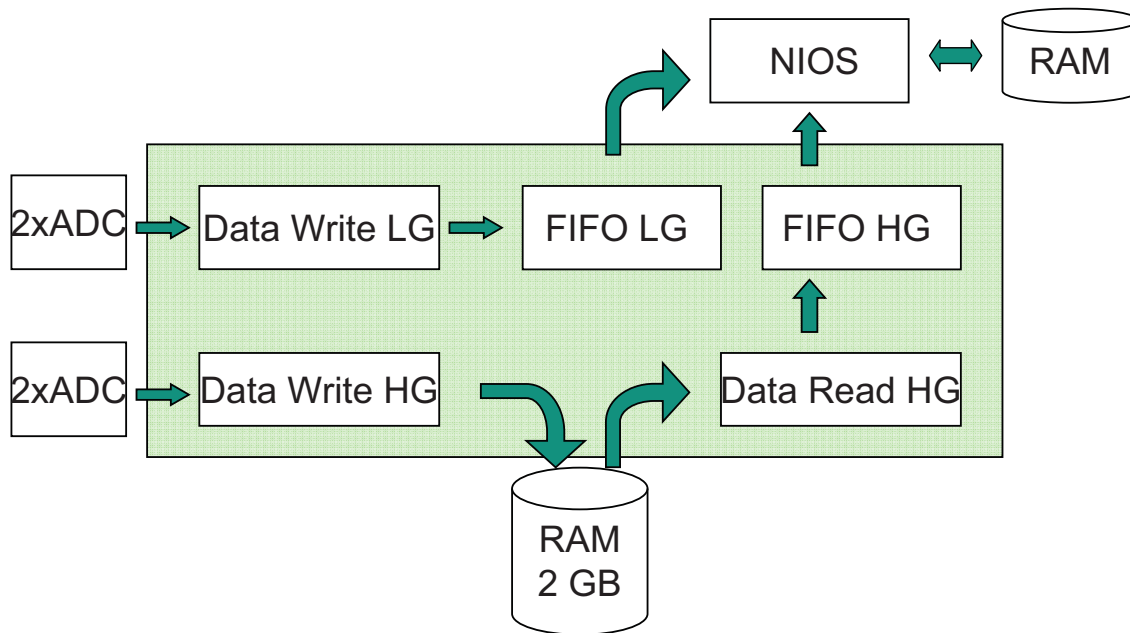
Filter



Trigger

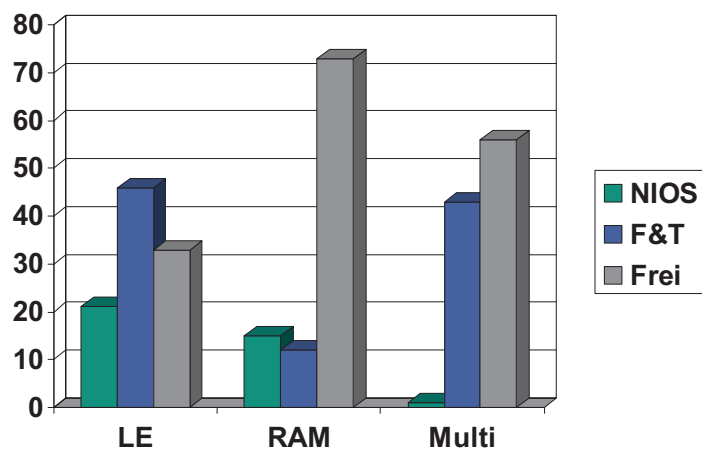


Data Management Unit



Resourcen ALTERA FPGA EP3C80C780C6

- 81264 LE
- 2,8 Mbit RAM
- 488 9x9 Multiplier
- 429 User I/Os (312 used)

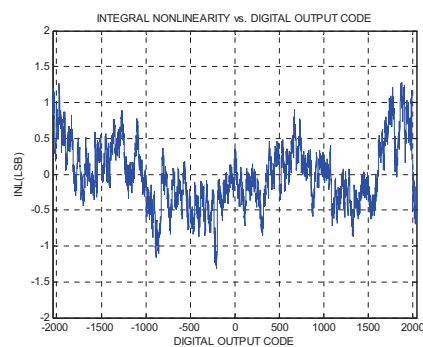
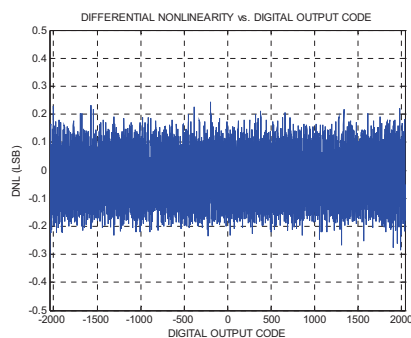


Analoge Eigenschaften

- Noise (Kurzgeschlossene Eingänge)
 - 1.62 LSB

- Crosstalk
 - -82dB

- Differential Non Linearity (DNL) and Integral Non Linearity (INL)



Zusammenfassung

- Rauscharmes Messsystem

- Schnelle Realisierung des SOPC
 - Vorhandene Treiber (μ Clinux)
 - Verfügbare IPs
 - Einfache Einbindung von Custom IPs

- Flexibles System
 - Adaption der analogen Eingangsstufen
 - Verschiedene Schnittstellen für eine Kommunikation
 - FPGA mit ausreichenden Ressourcen