

S^E
I Studiengruppe für
Elektronische Instrumentierung
der Helmholtz-Zentren

101. Tagung der Studiengruppe
elektronische Instrumentierung
im Herbst 2010

Karlsruhe (KIT), 27. September -29. September 2010



Editor: Peter Götlicher (DESY)

Verlag Deutsches Elektronen-Synchrotron

Impressum

101. Tagung der Studiengruppe elektronische Instrumentierung im Herbst 2010 27.-29. September 2010, Karlsruhe, Deutschland

Conference Homepage

<http://indico.desy.de/conferenceDisplay.py?confId=3335>

Slides at

<http://indico.desy.de/conferenceDisplay.py?confId=3335>

Online Proceedings auf

<http://www-library.desy.de/confprocs.html>

The copyright is governed by the Creative Commons agreement, which allows for free use and distribution of the articles for non-commercial activity, as long as the title, the authors' names and the place of the original are referenced.

Editor:

Peter Göttlicher

Januar 2011

DESY-PROC-2011-01

ISBN 978-3-935702-51-5

ISSN 1435-8077

Published by

Verlag Deutsches Elektronen-Synchrotron

Notkestraße 85

22607 Hamburg

Germany

Printed by

Kopierzentrale Deutsches Elektronen-Synchrotron

101. Tagung der Studiengruppe elektronische Instrumentierung im Herbst 2010

SEI - Studiengruppe elektronische Instrumentierung
der Helmholtz-Zentren
Karlsruhe (KIT), 27.September - 29.September 2010

Inhaltsverzeichnis

| | | |
|--|--------------|----|
| Eröffnung und Ausblick | P.Göttlicher | 2 |
| Tagungsprogramm | | 3 |
| Zusammenfassende Notizen | D. Notz | 5 |
| The DAQ System of the DSSC Detector of the European XFEL | T.Gerlach | 7 |
| μ TCA for physics | K.Klockmann | 14 |
| Die Large Scale Data Facility des KIT | R.Stotzka | 25 |
| Hochleistungs-UV-LED-Module | M.Schneider | 35 |
| The ALICE Global Tracking Unit | F.Rettig | 45 |
| Zukünftige Pläne für das Experiment zur Suche nach Axionen | D.Notz | 56 |

Peter Göttlicher
DESY-FEB
27.September 2010

Eröffnung

Zur Tagung haben sich 38 Teilnehmer angemeldet.

Diese kamen
aus den Helmholtz-Zentren GSI, DESY, KIT, HZB, FZJ und GKSS,
sowie von der MPG, der Universität Heidelberg und des FZD,
sowie von Firmen, die auch speziell für die Forschung entwickeln.

Es haben acht Vorträge aus den Forschungs-Instituten und acht von den Firmen
stattgefunden. 11 Firmen haben ihre Entwicklungen präsentiert. Das Tagungspro-
gramm ist auf dem Internet einzusehen:
<http://indico.desy.de/conferenceDisplay.py?confId=3335>

Im Rahmen der Tagung wurde die Bioliq Anlage am KIT besichtigt.

Ausblick

Die nächste Tagung findet vom 21.März bis 23.März 2011 an der GSI statt.



SEI: Herbsttagung 2010 am KIT Karlsruher Instituts für Technologie

chaired by Peter Göttlicher

from Monday 27 September 2010 at **09:00** to Wednesday 29 September 2010 at **14:20** (Europe/Berlin)
at KIT, Campus Nord (Seminarraum im
Institut für Nanotechnologie (INT),
Gebäude 640)

Description Tagung der Studiengruppe Elektronische Instrumentierung
der Helmholtz-Zentren

Monday 27 September 2010


- 13:00 - 14:00 Registrierung
13:00 **Der Konferenztisch ist ab 13:00 besetzt** 1h00'
- 14:00 - 15:30 Vorträge I
Convener: Peter Göttlicher (DESY)
- 14:00 **Begrüßung und Organisatorisches** 15'
Speakers: Peter Göttlicher (DESY)
- 14:15 **Was ist KIT?** 20'
Speakers: Marc Weber (KIT Karlsruhe Institute of Technology)
- 14:45 **TwinCAT: software-based automation.....** 20'
*TwinCAT: software-based automation– TwinCAT 3 – eXtended Automation– PC-based automation tec
modern engineering concepts– support of different programming languages– new features in the runtir.
application– conventional automation technology– Scientific Automation: measurement technology*
Speakers: Dr. Josef Papenfort (Beckhoff Automation GmbH)
Material:
- 15:15 **SEI FPGA Workshop** 10'
Speakers: Matthias Balzer (KIT IPE)
- 15:30 - 16:00 Kaffeepause
- 16:00 - 18:00 Vorträge II
Convener: Peter Göttlicher (DESY)
- 16:00 **The DAQ System of the DSSC Detector of the European XFEL (deutsch)** 20'
Speakers: Thomas Gerlach (Universität Heidelberg ZITI)
Material: 
- 16:30 **µTCA for physics** 20'
Speakers: Vollrath Dirksen (N.A.T. GmbH)
Material:
- 17:00 **Die Large Scale Data Facility des KIT** 20'
Speakers: Rainer Stotzka (KIT-IPE)
- 17:30 **COTS Technology for High Energy Physics Instrumentation** 20'
Speakers: N.N. (National Instruments GmbH)
Material: 
- 19:00 - 22:00 Gemeinsames Abendessen
Location: El Taquito mexikanische Restaurant (<http://www.el-taquito.de>)

Tuesday 28 September 2010

- 09:00 - 10:30 Vorträge III
Convener: Peter Göttlicher (DESY)
- 09:00 **Hochleistungs-Multiachs-Motion-Controller heute - der POWER PMAC** 20'
Speakers: (MACCON Antriebskomponenten GmbH)

- 09:30 **Tackling the Limited Test access problem on Hi-density designs (in deutsch)**
Speakers: Rob Staals (JTAG Technologies)
- 10:00 **Arbeitstitel: High-Speed-Serial- Data Bus-Analyse 20'**
Speakers: Schmidt-Peltzer (Tektronix GmbH)
- 10:30 - 13:30 **Firmenausstellungen**
- 10:30 **Folgende Firmen haben sich angemeldet 3h00'**
(Unterbrochen von der Vortragssession IV)
- 10:30 **BECKHOFF Automation GmbH 3h00'**
- 10:30 **ESD GmbH 3h00'**
- 10:30 **JTAG Technologies 3h00'**
- 10:30 **MACCON Antriebskomponenten GmbH, Delta Tau 3h00'**
- 10:30 **National Instruments GmbH 3h00'**
- 10:30 **powerBridge Computer 3h00'**
- 10:30 **Schulz-Electronic GmbH 3h00'**
- 10:30 **Struck Innovative Systeme Systeme GmbH 3h00'**
- 10:30 **systemra computer GmbH 3h00'**
- 10:30 **Tektronix GmbH 3h00'**
- 10:30 **W-IE-NE-R, Plein & Baus GmbH 3h00'**
- 10:30 - 11:30 Kaffeepause
- 11:30 - 12:30 **Vorträge IV**
Convener: Peter Göttlicher (DESY)
- 11:30 **Hochleistungs-UV-LED-Module 20'**
Speakers: Marc Schneider (Karlsruher Institut für Technologie)
- 11:50 **Arbeitstitel: Stromversorgungen 20'**
Speakers: (W-IE-NE-R, Plein & Baus GmbH)
- 12:30 - 13:30 Mittagessen
- 14:30 - 18:00 **Besichtigung der bioliq Pilotanlage am KIT**
Convener: Matthias Balzer (KIT)
- 14:30 **Treffpunkt ????? 1h30'**
- 19:00 - 22:00 **Gemeinsames Abendessen**
Location: Vogel Bräu Karlsruhe (http://www.vogelbraeu.de/karlsruhe/2_1_1.html)

Wednesday 29 September 2010

- 09:00 - 10:05 **Vorträge V**
Convener: Peter Göttlicher (DESY)
- 09:00 **Radiation hard design in standard 0.25um SiGe:C BiCMOS technology 20'**
Speakers: Arif Hasan (advICo microelectronics GmbH)
- 09:30 **The ALICE Global Tracking Unit 35'**
Speakers: Felix Rettig (Kirchhoff-Institut für Physik, Universität Heidelberg)
Material: 
- 10:10 - 10:40 Kaffeepause
- 10:50 - 12:00 **Vorträge VI**
Convener: Peter Göttlicher (DESY)
- 10:50 **Zukünftige Pläne für das Experiment zur Suche nach Axionen 20'**
Speakers: Dieter Notz (DESY)
- 11:20 **Embedded Development Kit; Softcore Mikroprozessoren; eigene Peripherie und Coprozessoren in FPGAs 20'**
Speakers: Jörn Plewka (GKSS-Forschungszentrum / Helmholtz Zentrum Geesthacht)
- 11:50 **Zusammenfassung 10'**
Speakers: peter goettlicher (DESY)
- 12:00 - 13:00 Mittagessen
- Abreise
- 13:00 - 13:01

Dieter Notz
2. 10. 2010

Gesprächsnotizen über die Herbsttagung der Studiengruppe Elektronische Instrumentierung am KIT Karlsruhe, 27. 9. - 29. 9. 2010

Für DESY von Interesse

P. Göttlicher hat von F. Wulf (HMI) die Leitung der Studiengruppe übernommen. *Boundary Scan* wird zur Überprüfung von Elektronik immer wichtiger. Bei Chips mit vielen Pins (z. B. mit Ball Grid Arrays) kommt man an die einzelnen Pins nicht mehr heran. Hier kann man Verbindungen zwischen Chips mit *Boundary Scan* überprüfen (IEEE 1149.1). Mit dem JTAG Bus kann man jeden Ein- oder Ausgang direkt ansprechen; vier Signale: TDI Data in, TDO Data out, TCK Clock, TMS Test Mode Select. Die meisten CPUs und FPGAs bieten *Boundary Scan*. Man kann auf diese Weise auch Memorys testen. Um Stecker an einer Platine zu testen, kann man ein *Boundary scanfähiges I/O Modul* bauen oder kaufen. Bausteine lassen sich auch in tri-state Mode schalten. Tools kann man umsonst herunterladen. Hilfsmittel stehen zur Verfügung. Man kann die Netzliste laden und in eine BSDL *Boundary Scan Description Language* einspeisen. Software arbeitet z. T. mit Python.

Am Ende der diesjährigen Herbsttagung fand ein *FPGA Workshop* statt. Der letzte Workshop wurde am 11. und 12. Mai 2010 am FZK mit 30 Teilnehmern und 13 Vorträgen durchgeführt. Verantwortlich für den Workshop sind Andreas Kugel, Matthias Balzer (KIT) und Peter Kämmerling (FZJ).

Die Komplexität nimmt zu. In der Automatisierungstechnik wachsen die Programmierwelten zusammen. Im Rahmen von TwinCAT3 kann man in C/C++, Matlab, Simulink und C#/Net programmieren. Es können die Compiler und Debugger von Microsoft Visual Studio benutzt werden. Bei TwinCAT3 liegt der Jitter unter 3 μ s. In 2012 wird es Intel Chips mit 50 Cores geben. EtherCAT als Feldbus wird viel benutzt; Jitter um 50 μ s. Bisher sind SPS Programme nicht Objekt orientiert (oo). Eine Erweiterung zu oo bietet IEC 61131.

Beim DSSC Detektor für den XFEL werden DEPFET Sensoren eingesetzt. (Lit.:J. Kemmer, G. Lutz 1985).

Bei μ TCA können 6 unabhängige Transfers bei 12 Slots durchgeführt werden. Jeder Slot kann mit bis zu 80 Watt belastet werden; 60 W vorn, 20 W hinten. Die Gesamtleistung pro Crate liegt bei 1328 W. Auch die hinteren Karten können während des Betriebs gezogen werden.

Es gibt Pläne, eine *large scale data facility (LSDF)* zu bauen, die alle Daten der HGF für mindestens zehn Jahre aufnehmen soll. Die Datenmengen steigen: Ultraschall Brustkrebs Computer Tomograph 0.3 PB/Jahr, Synchrotronstrahlungsspeicherring ANKE 1 PB/Jahr. Wissenschaftler sollen interaktiv auf die Daten zugreifen können. Daten sind nicht statisch; sie bewegen sich hin und her. Hardwarefehler treten relativ häufig auf und erfordern Maintenance. Alles wird auf Metadaten abgebildet.

Der *NI Kongress VIP 2010 – Virtuelle Instrumente in der Praxis* findet vom 27. – 28. 10. 2010 in Fürstfeldbruck statt.

In einem Dual Core Prozessor kann ein Echtzeitprozess mit Linux über RT-Hypervisor synchronisiert werden.

Mit dem Übergang von parallelen zu seriellen Bussen nehmen die Bandbreiten zu. Über die Kabellänge verändern sich die Signale; Impedanzänderung über die Länge. Es werden Augen diagramme definiert. Treten Signale innerhalb des Auges auf, ist die Spezifikation nicht erfüllt. Jitter: Periodic Jitter, Data dependent Jitter, Duty Cycle Jitter, Random Jitter. LVDS kennt in der Spezifikation keine Augen diagramme. Um

die Last auf Leitungen konstant zu halten, schickt man zusätzlich invertierte Bits: 1001 und 0110.

Von Wiener gibt es Powersupplies, die in Magnetfeldern und radioaktiven Umgebungen arbeiten (MARATON = Magnet-field + Radiaton tolerant New PS). Zum Teil mit Weicheisen abgeschirmt. FETs fielen bei radioaktiver Strahlung aus und erholten sich wieder. Immer zwei FETs hintereinander. PS zum Teil kompatibel mit Bausteinen von iSeg.

Sonstiges

Das ZEL am FZJ hat ab 1. 11. 2010 endlich einen neuen Institutsleiter.

Das KIT bestehend aus FZK und Uni Karlsruhe wächst zusammen. Die interne Zusammenarbeit ist enorm erleichtert worden.

Multiachssteuerungen von Maccon und Delta-Tau können mit Matlab und Simulink programmiert werden. Über ein RT Linux Operating Environment erreicht man schnelle Zugriffe von bis zu 256 Achsen.

Es gibt Module mit *Hochleistungs-UV LEDs*. Diese kann man zu Aushärten von Lacken benutzen. Die hohen Temperaturen von über 100 Grad sind problematisch. Um besseren Wärmekontakt zu haben, benutzt man Flüssigmetall (Galliumlegierung) statt Kühlpaste. Wasserkühlung mit Mikrokanalkühler.

In der *BioLiq* Anlage wird Stroh zu einer Flüssigkeit verarbeitet, die weiter raffiniert werden kann. 500 kg Stroh/Stunde. Erhitzen auf über 500 Grad innerhalb von zwei Minuten durch Durchmischen mit heißem Sand in einer Doppelwendel.

Um weniger Strom auf Leitungen zu haben, bringt man DC-DC Converter dicht an den Verbraucher heran.

Alice am LHC benutzt 65564 ASICs am Detektor und 262256 custom made CPUs.

Web Adressen

FPGA Workshop: <http://wiki.gsi.de/cgi-bin/view/SEI/SEI?topic=FPGA>

VIP 2010 in Fürstenfeldbruck: <http://vip.german.ni.com>

Boundary Scan: <http://www.jtaq.com>, <http://www.jtaqlive.com>

Termine

Nächstes Treffen der Studiengruppe: 21. – 23. 3. 2011 bei der GSI in Darmstadt.

IEEE NSS MIC: 22. – 29. 10. 2011



The DAQ System of the DSSC Detector of the European XFEL

Thomas Gerlach

ZITI – Zentrales Institut für Technische Informatik
University of Heidelberg

Outline

- XFEL
 - What is XFEL?
 - How it works
 - Experiments
- DSSC
 - Overview
 - DEPFET
 - System layout
- DSSC FEE / DAQ
 - Tasks and implementation
 - System components
- Conclusion

XFEL – What is it?

- European X-ray Free Electron Laser
- Generates ultrashort, super-brilliant X-ray flashes (27.000 per second)
- Facility is located at Hamburg / Schleswig-Holstein

- Decipher structure of biomolecules, cell constituents and viruses
→ Biology, Medicine
- Exploring nanoworld in 3D
→ Future technological applications
- Filming chemical reactions
→ Chemistry, Medicine
- Investigating extreme states of matter
→ Energy generation, Fusion research



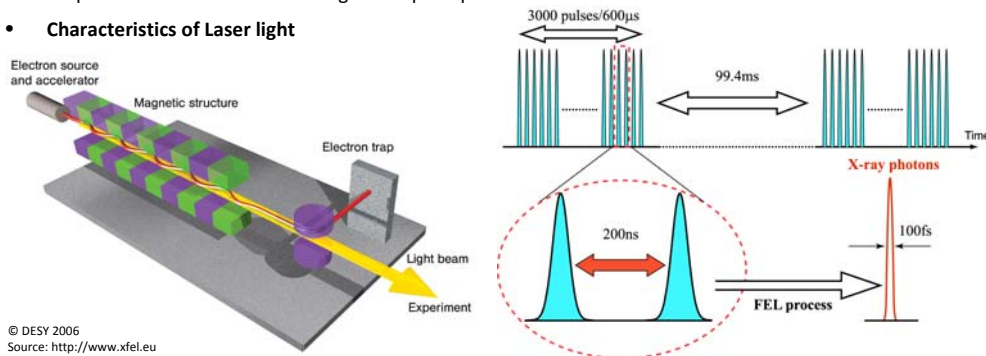
Source: <http://www.xfel.eu>

XFEL – Facts & Figures

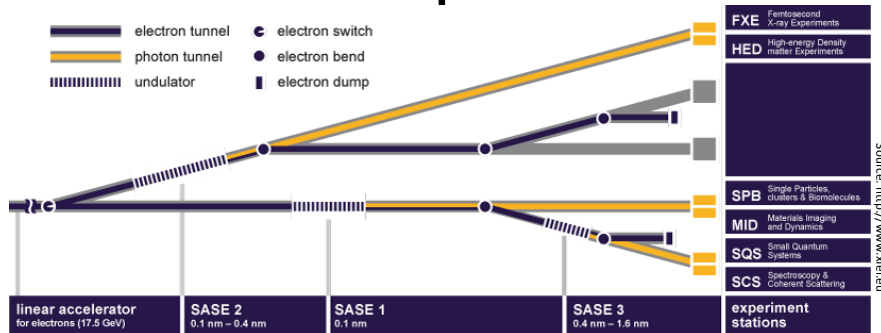
| | |
|----------------------|-------------|
| General | |
| Total length | 3.4 km |
| Depth of tunnels | 6 .. 38 m |
| Accelerator | |
| Total length | 2.1 km |
| Acceleration length | 1.7 km |
| Energy | 17.5 GeV |
| Temperature | -271 °C |
| X-ray Flashes | |
| Flashes per second | 27.000 |
| Wavelength | 0.1 .. 6 nm |
| Duration | < 100 fs |

XFEL – How it works

- Acceleration of electrons to high energies (up to 17.5 GeV) in superconducting resonators
→ Fine and even electron beam
- Beam is directed through Undulators
→ Electrons are forced onto tight slalom course
- X-rays are emitted from each electron
- Amplification of X-radiation through SASE principle
- **Characteristics of Laser light**



XFEL – Experiments



- FXE - Time-resolved investigations of the dynamics of solids, liquids, gases
- HED - Investigation of matter under extreme conditions using hard X-ray FEL radiation, e. g. probing dense plasmas
- SPB - Ultrafast coherent diffraction imaging of single particles, clusters and biomolecules: structure determination of single particles (atomic clusters, biomolecules, virus particles, cells)
- MID - Structure determination of nano devices and dynamics at the nano scale
- SQS - Investigation of atoms, ions, molecules and clusters in intense fields and non-linear phenomena
- SCS - Electronic and atomic structure and dynamics of nano systems and of non-reproducible biological objects using soft X-rays

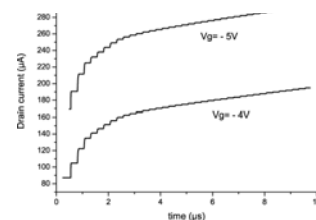
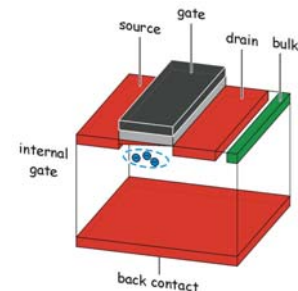
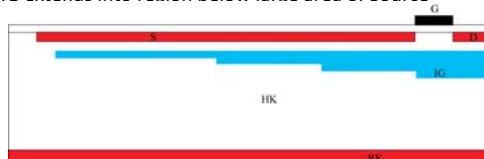
DSSC – Overview

- DSSC - DEPFET Sensor with Signal Compression
- High-speed focal plane camera with high spatial resolution for X-rays of energies from 1 keV up to 10 keV (~100% detection efficiency)
- Combines high energy resolution at low signal charge with high dynamic range:
Be able to be sensitive to single low energy photons and at the same time to measure at other positions of the detector signals corresponding to up to 10^4 photons of 1keV per pixel
- A strongly non-linear characteristic is required

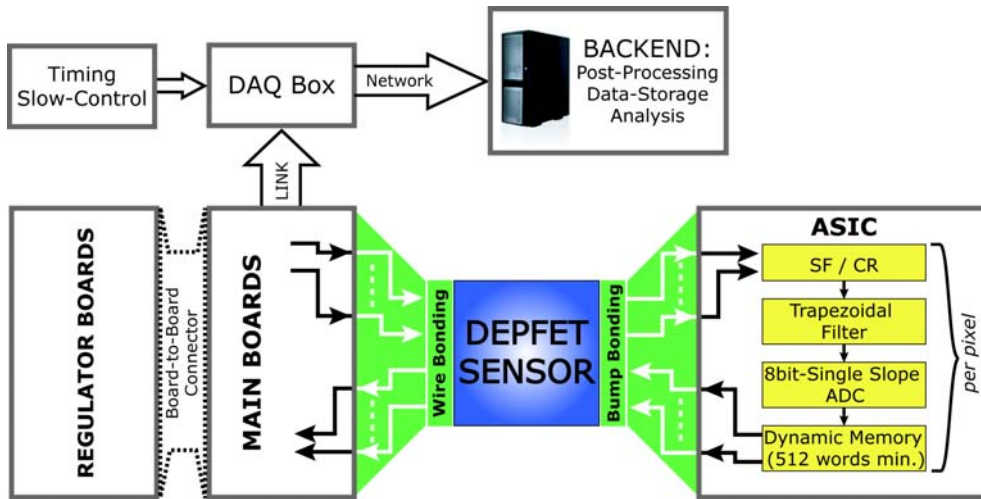
| | |
|---|---|
| Energy range | 0.5 .. 20 keV (optimized for 0.5 .. 4 keV) |
| Number of pixels | 1024 x 1024 |
| Sensor pixel shape | Hexagonal |
| Sensor pixel pitch | Approx. 200 μm |
| Dynamic range / pixel / pulse | 6000 photons @1keV |
| Resolution (S:N > 5:1) | Single photon @1keV (5 MHz) Single photon @0.5keV (2.5MHz) |
| Electronic noise | < 50 electrons r.m.s. |
| Frame rate | 1 .. 5 MHz |
| Stored frames per macro bunch ("train") | >= 512 |
| Operating temperature | -30 °C optimum |

DSSC – DEPFET

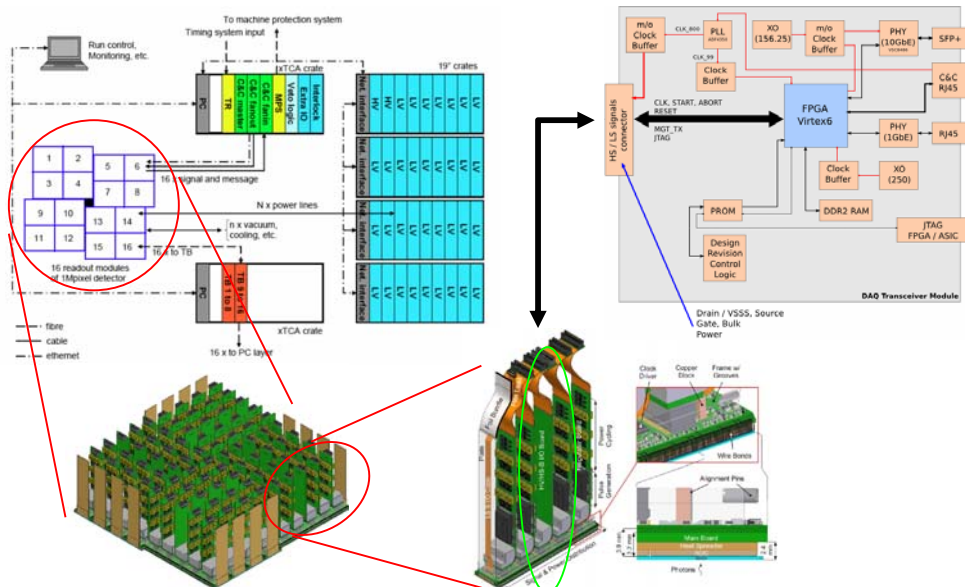
- DEPFET – Depleted P-Channel FET (proposed in 1985 by J. Kemmer and G. Lutz)
- Functional principle
 - Electrons collected in Internal Gate (IG)
 - Create mirror charges in the channel
 - Channel conductivity increases
 - Strong positive voltage pulse applied to clear (bulk) removes all charges from IG
 - No statistical variation in amount of leftover charge
 - Reset noise is zero
 - Charge measured by
 - a) Current increase after charge collection, or
 - b) Current difference before and after clearing of IG
- New DEPFET with non-linear characteristics
IG extends into region below large area of Source



DSSC – System Layout

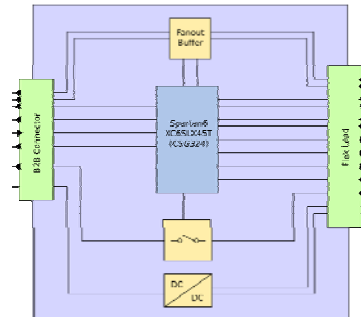


DSSC – System Layout



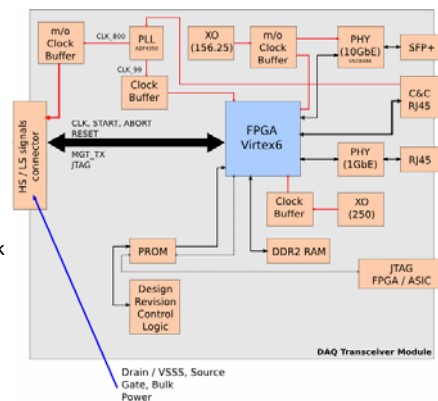
DAQ – IOBoard

- Board dimension: 123 x 22.6 mm
- Central element
 - Spartan6 XC6SLX45T (CSG324 package, 15 x 15 mm)
- Tasks:
 - Power-on / off regulator boards via programming of shift registers located on Power Regulator Boards
 - Set-up programmable high-speed signal fanout buffers
 - Control of switching transistors for sensor voltages (DRAIN, SOURCE, GATE)
 - **Serialize data from all 16 ASICs (via GTPs, 4 x 3.125Gbps)**



Transceiver Module

- Main tasks
 - Deliver control signals to detector mainboard
 - Provide fast ADC clock (~800 MHz)
 - Capture ADC data and send it to backend data storage via 10Gb optical Ethernet links
- Clock & Control
 - System clock (99 MHz) phase-related to bunch clock (4.5 MHz)
 - Detector control telegram
 - Start, Stop, Reset, Bunch-ID
 - Bunch veto
 - Detector status
- 10Gb optical Ethernet
 - Transmit ADC data to back-end storage
 - UDP protocol



Conclusion

- European XFEL will open up completely new research opportunities for scientist and industrial users thanks to its worldwide unique characteristics
- DSSC Detector is based on a new designed non-linear DEPFET sensor
- Non-linear characteristics permits high energy resolution at low charges and high dynamic range
- DSSC DAQ sub-divided into two levels: IOBoards and Transceiver Modules
- Detector data transmission via 10Gb optical Ethernet links



powerBridge
Computer

- SEI, KIT Karlsruhe, 27.9.10, Kay Klockmann

Das Unternehmen

- Gegründet 1993
- Sitz in Burgwedel/Hannover
- Gesellschafter: Susanne Görke
- Geschäftsführer: Thomas Hannemann
- Produkte namhafter Hersteller
- Eigene Entwicklung und Fertigung für kundenspezifische Produkte und Systeme
- Fundierte Erfahrungen mit Echtzeit-Applikationen



- SEI, KIT Karlsruhe, 27.9.10, Kay Klockmann

powerBridge
Computer

Kernkompetenzen

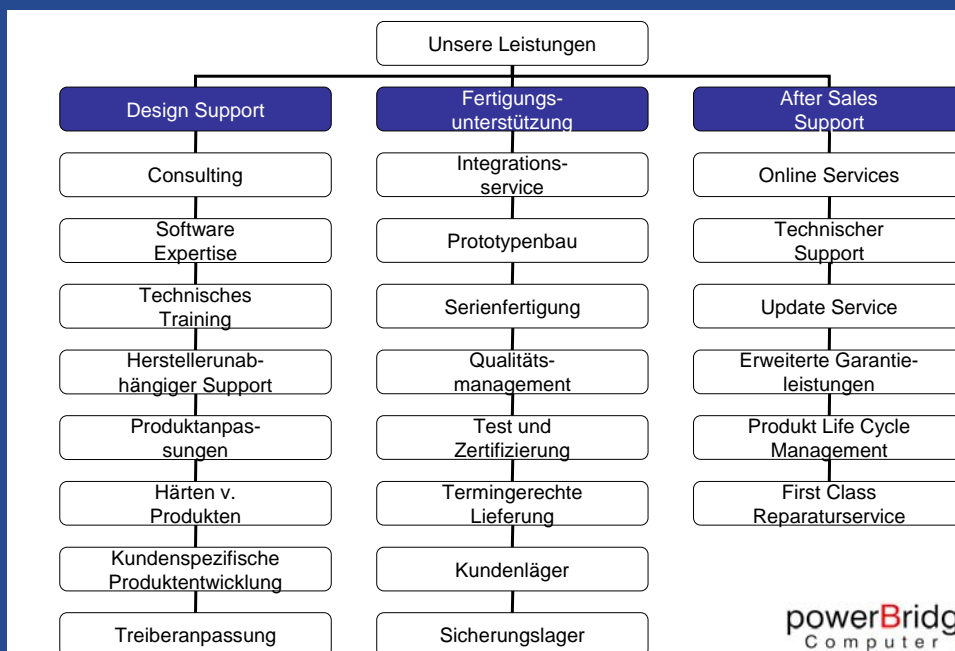


- Vermarktung von Computer-Boards und -Systemen in Anwendungen in der Telekommunikation, Industrieautomation, Telematik, Medizintechnik und Wehrtechnik
- Integration von Komplettsystemen auf Basis von Standardkomponenten
- Konzeption, Fertigung und Lieferung von Systemen nach Kundenspezifikation
- Beratung und Support durch eigene erfahrene Vertriebsingenieure

▪ SEI, KIT Karlsruhe, 27.9.10, Kay Klockmann

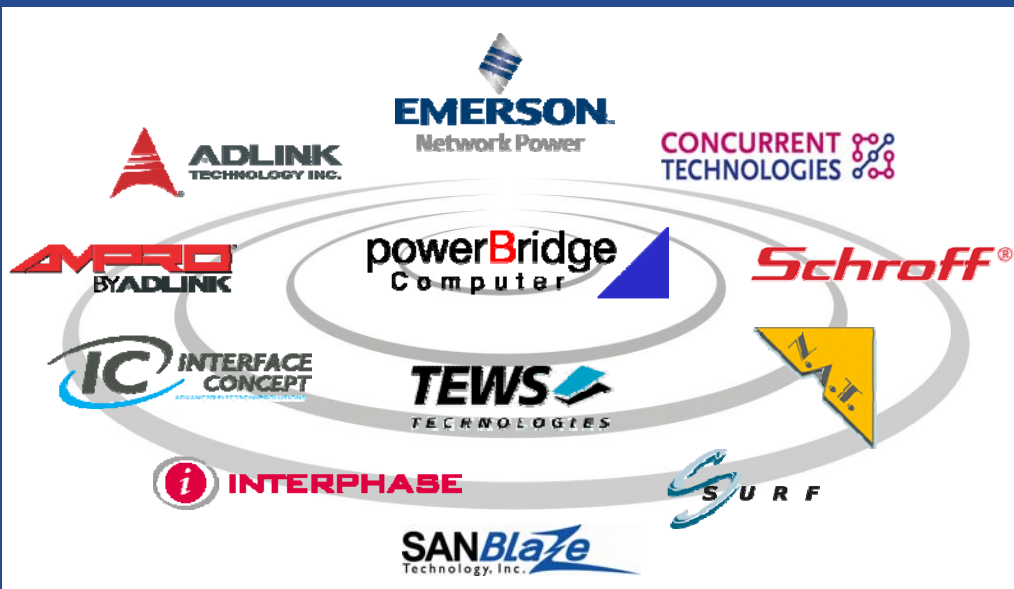
powerBridge
Computer

Unsere Leistungen




powerBridge
Computer

Unsere Partner




▪ SEI, KIT Karlsruhe, 27.9.10 , Kay Klockmann



Produkte



- AdvancedTCA Boards, Chassis, Systeme und HA-Lösungen
 - μ TCA Systeme, Systemlösungen
 - CompactPCI Boards, Chassis, Systeme und HA-Lösungen
 - VMEbus Boards, Chassis und Systeme
 - AMC, PMC, PTMC, PrPMC und IndustryPack Mezzanine-Module
 - Motherboards (ATX, μ ATX, Mini ITX) und COM (ETX, COMexpress)
 - Systemintegration und OEM-Lösungen, Coating
 - Entwicklungssysteme, Treiber, Protokolle und Protokollintegration
- SEI, KIT Karlsruhe, 27.9.10 , Kay Klockmann
- 

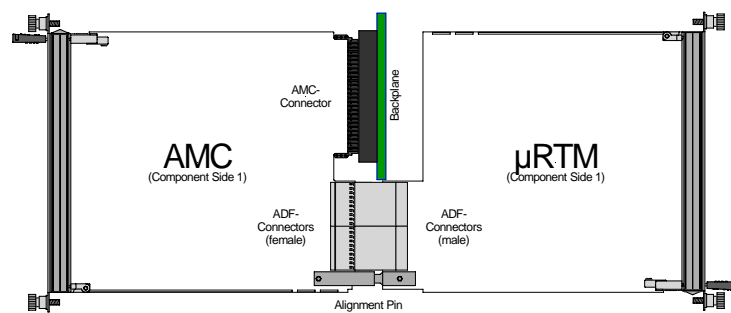
μTCA

- Diverse Systeme im Markt verfügbar



PICMG Arbeitsgruppe „xTCA for Physics“ = MicroTCA.4

- MTCA.4 ist eine Erweiterung der bestehenden AMC & μTCA Specs
- Definition von Double AMCs mit Rear-IO Konnektivität (μRTM)
- Zusätzlich zu TCLKA-TCLKD sind 4 bidirektional Clocks definiert
- AMC Port 17-20 (Rx und Tx) sind LVDS Busse definiert, die untereinander (zu allen AMC Steckplätzen) verbunden sind
- Diese Busse stehen für Trigger, Sync, Interlock o.ä. zur Verfügung
- μRTM sind auch Hot Swappable und ins Kühlungsmanagement eingebunden



- SEI, KIT Karlsruhe, 27.9.10, Kay Klockmann

MicroTCA.4 Crates

- Derzeit 2 Anbieter im Markt bei den Systemen mit RIO

ELMA
Your Solution Partner

Schroff®

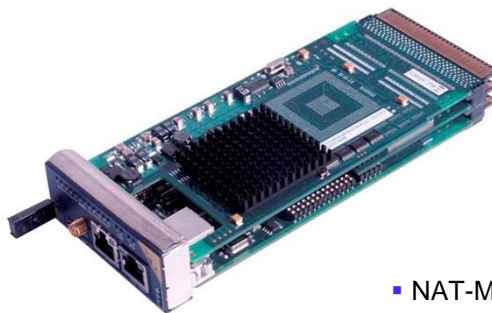
- Systeme als 6-Slot Variante verfügbar
- 12-Slot Varianten werden gerade umgesetzt



powerBridge
Computer

MCH

- Etablierter MCH kommt von NAT



- NAT-MCH

- Konnektivität: GbE, 10GbE, PCIe, SATA/SAS und SRIO
- SEI, KIT Karlsruhe, 27.9.10, Kay Klockmann

powerBridge
Computer

CPU Boards

- X86 oder PowerPC basiert



▪ AMC-1000



▪ NAMC-8569-CPU

- Konnektivität: GbE, PCIe, SATA/SAS und/oder SRIO

- SEI, KIT Karlsruhe, 27.9.10, Kay Klockmann



Schnittstellen für μ TCA

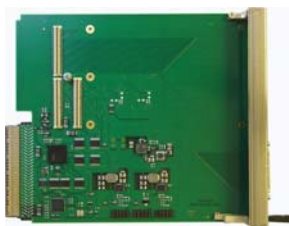
- Für Rapid Prototyping stehen Carrier zur Verfügung



▪ IndustryPack Carrier



▪ PMC Carrier



- SEI, KIT Karlsruhe, 27.9.10, Kay Klockmann



Schnittstellen für μ TCA (2)

- Feldbusse: EtherCat und CANbus



- AMC-CAN4

- Analog/Digital IO



- AMC-ADIO24

- Des Weiteren stehen Disc, Ethernet, Grafik,
▪ Serielle Ports u.a. zur Verfügung

powerBridge
Computer

Schnittstellen für μ TCA (2)

- A/D & FPGA

- TAMC900, 8-fach 14-bit 105MSps ADC AMC



TEWS
TECHNOLOGIES

- TAMC631, Spartan 6 FPGA AMC mit FMC Steckplatz

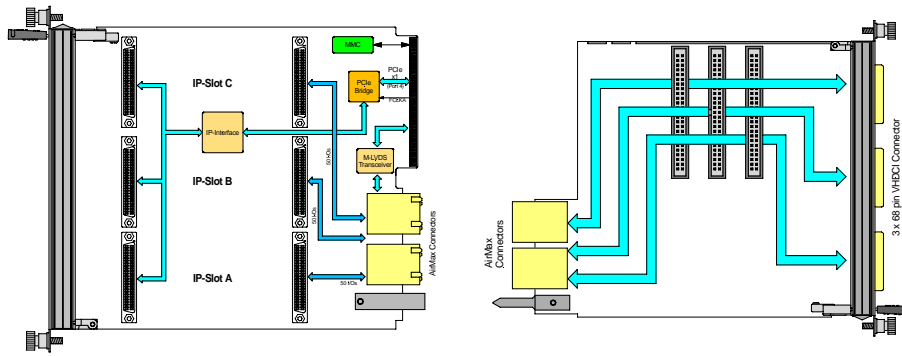


TEWS
TECHNOLOGIES

powerBridge
Computer

IndustryPack Carrier

- TAMC220, Double AMC mit 3 IP-Slots und μ RTM

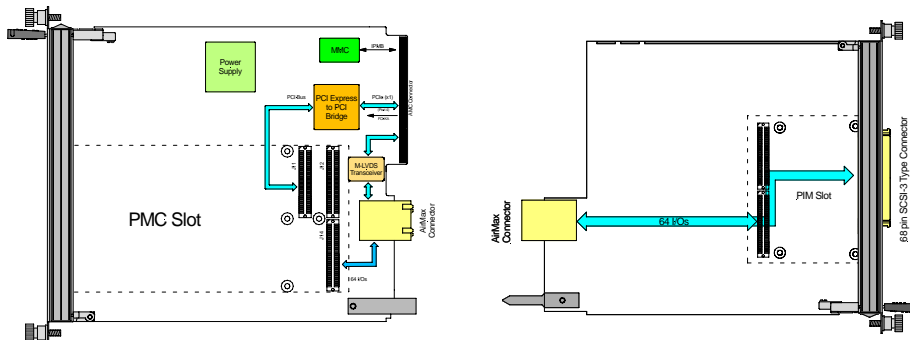


- SEI, KIT Karlsruhe, 27.9.10, Kay Klockmann



PMC Carrier

- TAMC261, Double AMC PMC Slot und μ RTMs

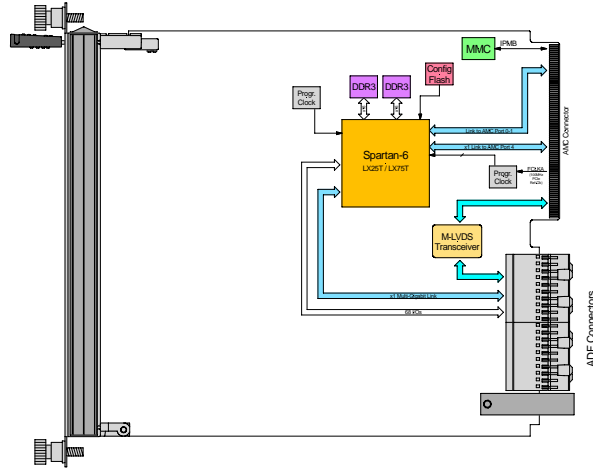


- SEI, KIT Karlsruhe, 27.9.10, Kay Klockmann



Low-End Spartan 6, LX25T, LX75T

- TAMC651, Double AMC mit Spartan 6 FPGA und Rear-IO



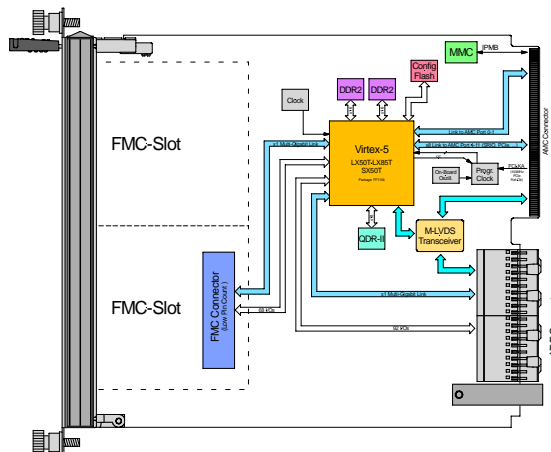
TEWS
TECHNOLOGIES

- SEI, KIT Karlsruhe, 27.9.10, Kay Klockmann

powerBridge
Computer

Mid-Range Virtex V, LX50T-85T, SX50T

- TAMC660, Double AMC mit Virtex V FPGA und Rear-I/O



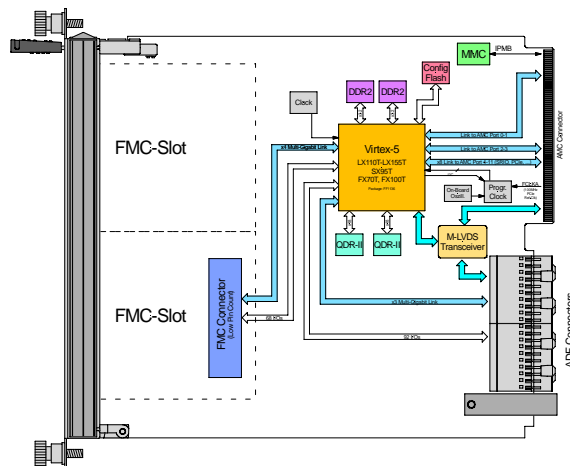
TEWS
TECHNOLOGIES

- SEI, KIT Karlsruhe, 27.9.10, Kay Klockmann

powerBridge
Computer

High-End Virtex V, LX110T-155T, SX95T, FX70T, FX100T

- TAMC661, Double AMC mit Virtex V und Rear-I/O



TEWS
TECHNOLOGIES

- SEI, KIT Karlsruhe, 27.9.10, Kay Klockmann

powerBridge
Computer

Roadmap MTCA.4, μ RTM

- Transition Module (μ RTM) sind ein vitaler Bestandteil der MTCA.4
- Fast jedes Interface in verschiedenster Kombination kann mit der Nutzung von μ RTM realisiert werden, wie z.B.:
- High speed ADCs
- Medium speed ADCs, mit hoher Kanaldichte
- High Speed DACs
- Medium speed DACs, mit hoher Kanaldichte
- Digital I/O (inkl. LVDS)
- Networking
- Motion Control
- Kommunikation
- Feldbusse
- ...

- SEI, KIT Karlsruhe, 27.9.10, Kay Klockmann

powerBridge
Computer

We design and manufacture **INDUSTRIAL** computer systems. 

Get yours  here!

powerBridge
Computer 

- Fragen ?

- SEI, KIT Karlsruhe, 27.9.10, Kay Klockmann

powerBridge
Computer 

Die Large Scale Data Facility des KIT

Rainer Stotzka, Jos van Wezel

Institute for Data Processing and Electronics

In close collaboration with:
Steinbuch Centre for Computing
Institute of Toxicology and Genetics
Institute for Applied Computer Science

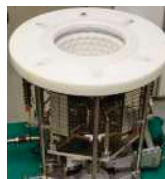


KIT – University of the State of Baden-Wuerttemberg and
National Research Center of the Helmholtz Association

www.kit.edu

Wissenschaftliche Experimente erzeugen Daten

USCT
zur Brustkrebsdiagnose



0,3 **PetaByte**
pro Jahr

ANKA
Synchrotron-
Strahlenquelle



1 **PetaByte**
pro Jahr

Robotische **Mikroskopie**
in der Biologie



1 **PetaByte**
pro Jahr

... und viele andere mehr ...
(FAIR, X-FEL, ITER, KATRIN, ...)

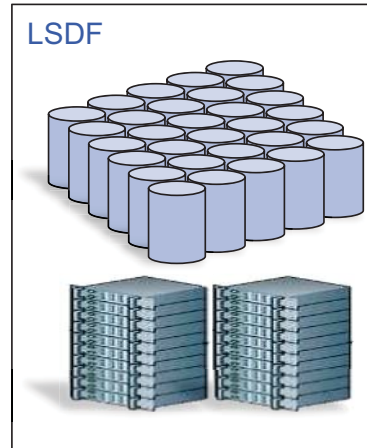
? **PetaByte**
pro Jahr

**WOHIN,
WIE
???**

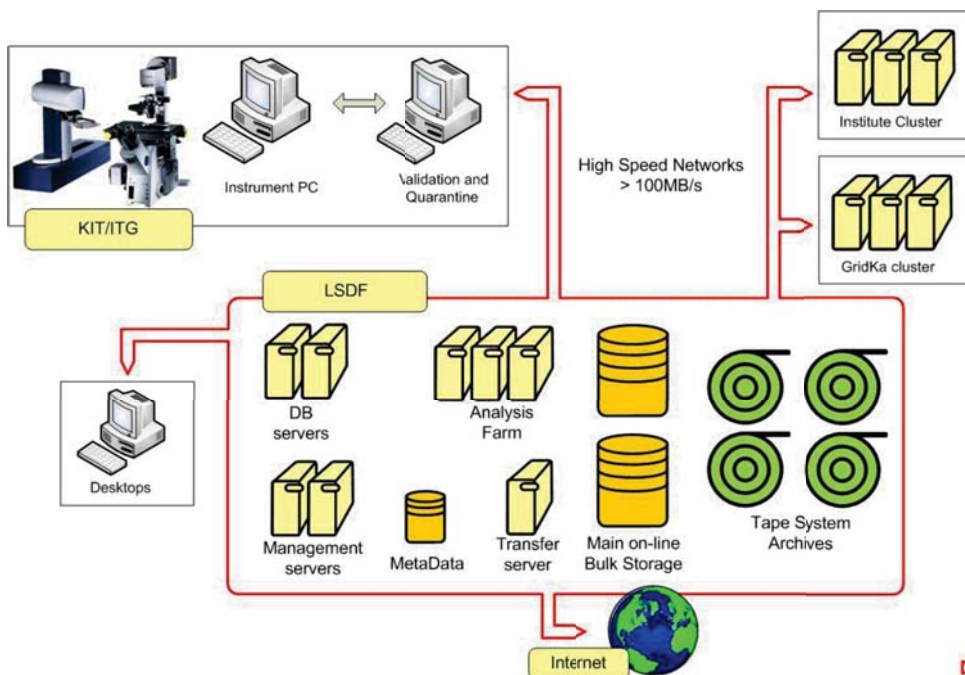
Programm Supercomputing

Die **Large Scale Data Facility** ist eine Einrichtung des KIT in der HGF mit dem Ziel, das bedeutendste Zentrum zur Speicherung und Analyse von Experimentdaten in Europa zu werden.

- 6 PetaByte →
 - 58 Knoten mit je
 - 8 Prozessor-Kernen
 - 36 GigaByte Speicher
 - 1 TeraByte Festplatte
 - 10 GigaBit/s Netzwerke →
- (Stand 2010)



Internal structure



LSDF objectives (from the user's point of view)

Objectives:

Storage

- Dedicated for science data
- ExaByte scale data
- To archive data, long term sustainability (10 yrs. – ?)

Interactivity

- To enable scientists to gain better scientific results by providing
 - Data intensive analysis
 - Added value services for data intensive processing
- To provide high performance access, high throughput
- “Barrier free” access (easy-to-use)



Conflicting objectives:

- Archive – high throughput
- Enhanced functionality – simplicity

5

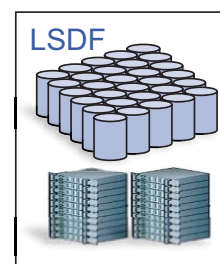
Institute for Data Processing and Electronics

The LSDF strikes a new path

- Scientists dream: as simple as a USB hard disk

LSDF is more complex:

- ExaByte scale
- Distributed composite of various technologies: hard disks, IBM-systems, networks, Hadoop, ...
 - internal dynamics caused by replacing or adding new components: disks, archives, techs, etc.
 - sea of data with internal flow
- Added value services, e.g. automatic processing of new data
 - additional information
- Security: worldwide access



6

Institute for Data Processing and Electronics

Why is meta data necessary?

Meta data describe the contents of data

- Everybody uses meta data:
 - File name and extension
(e.g. rainer.jpg, budget.xls, Readme.doc)
 - Location
(e.g. /.../EU-projects/2010/Fishy/budget.xls)
 - Personal know-how

→ Sufficient for small file systems

Have you ever tried to locate a file or info-somewhere-in-a-file-system

- 15 years old ?
- in the file system of a colleague ?
- in a 100 PetaByte file system ?

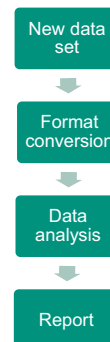
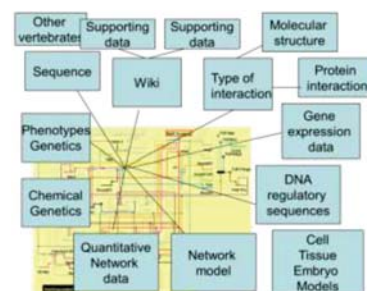
PANIC ?

Applications requiring meta data

- Data archiving and retrieval (libraries)
- Fusion of complex data from various sources (data integration)

Community-specific services:

- Automatic processing
(e.g. automatic analysis starts when data appears)
- Analysis chains
(reporting analysis workflow, results and errors)
- Google and Yacy
- Etc.

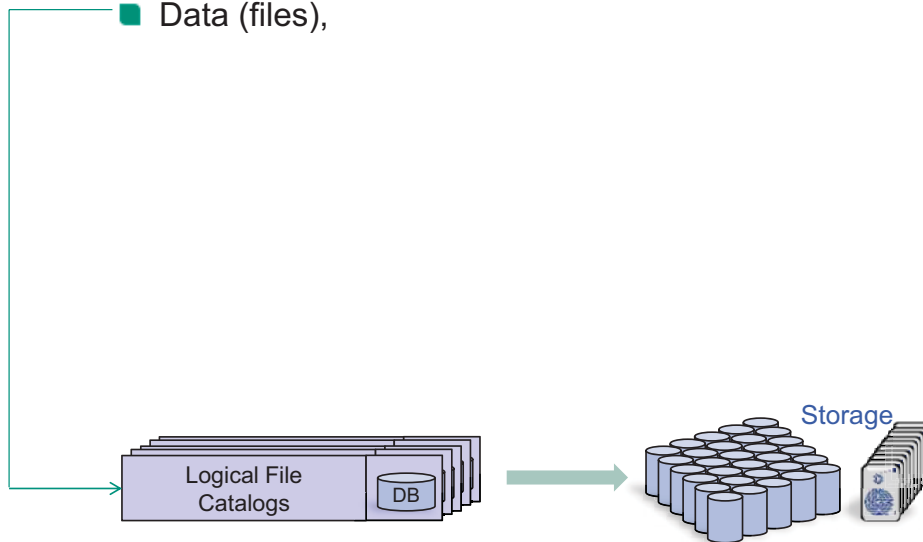


Model of the LSDF meta data management

Idea:

Clear separation between

- Data (files),

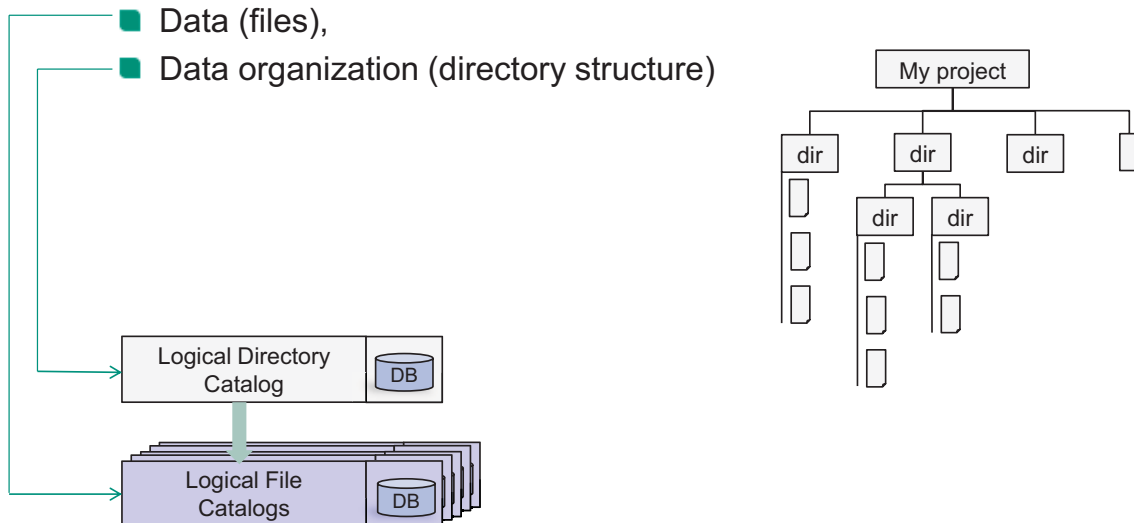


Model of the LSDF meta data management

Idea:

Clear separation between

- Data (files),
- Data organization (directory structure)

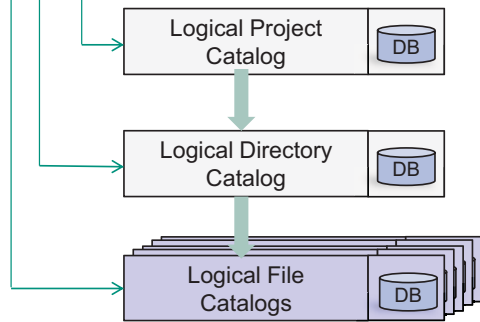


Model of the LSDF meta data management

Idea:

Clear separation between

- Data (files),
- Data organization (directory structure) and
- Associated meta data

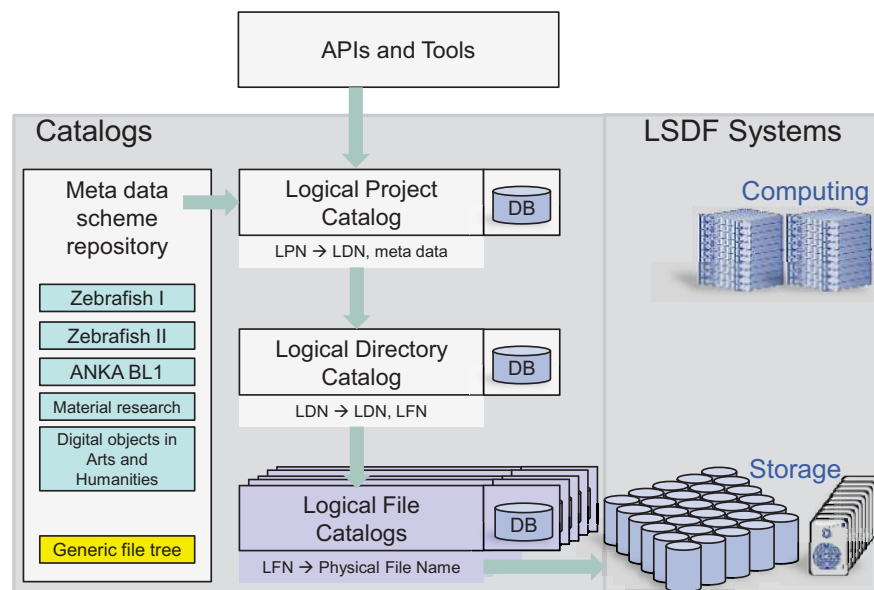


- name
- owners
- access rights
- date
 - community
 - (sub)subcommunity
 - measurement type
 - device, instrument
 - ...

Meta data structure depends on project, instruments, **time**, ...

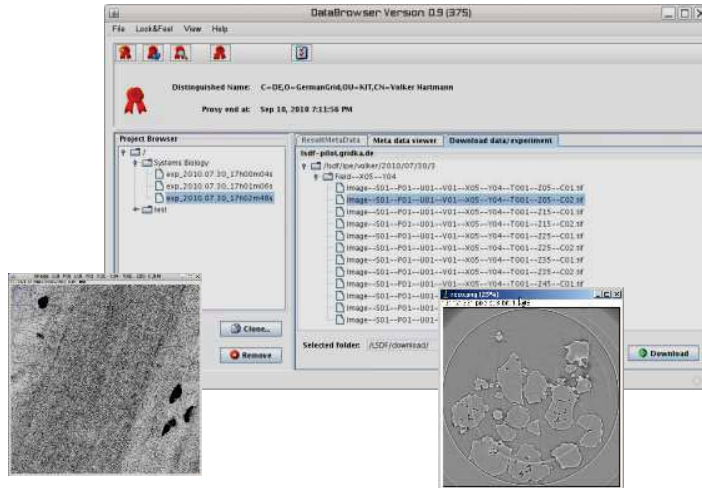
Hierarchical Catalog System

- Sustainable
- Easily extensible
- Independent of data formats
- Enhanced performance: distribution of access
- Safety by redundancy
- Easy-to-use?



How to handle the complexity?

- *Apparently more complex: how do I use it?*
 - Simple access tools, which can be easily adapted to your specific needs
 - **Data Browser** is a File-, Data- and Project-Explorer



Data Browser allows:

- Authentication
- Project and file browsing
- Upload
- Download
- Edit meta data
- Data visualization
- Control data analysis

Features:

- Extensible
- Huge variety of communication protocols
- Open source

13

Institute for Data Processing and Electronics

How to handle the complexity?

- *How do I insert a new scientific project ?*
 - Data and meta data organization experts for projects with specific needs
 - Generic meta data format for simple file trees



- *How do I transfer my data to a different location? Do I loose my meta data?*

- Import-export to standard data and meta data formats
- Archive-in-a-box (Web installer or DVD, zip-archive, etc.)

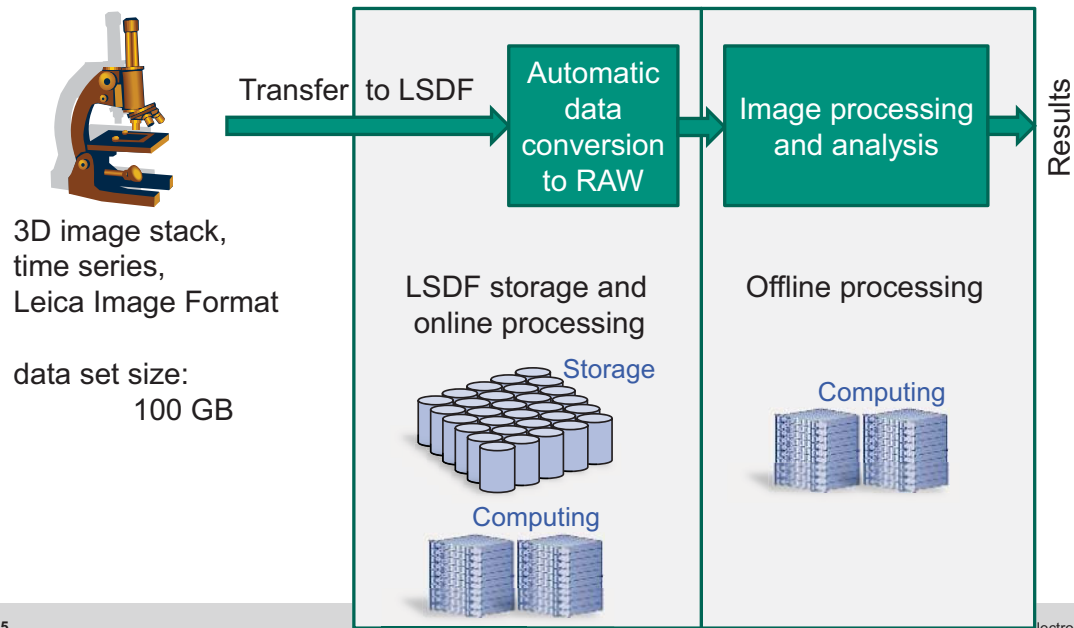


14

Institute for Data Processing and Electronics

Example: ITG Vertebrate Development

- Complex image analysis chain:



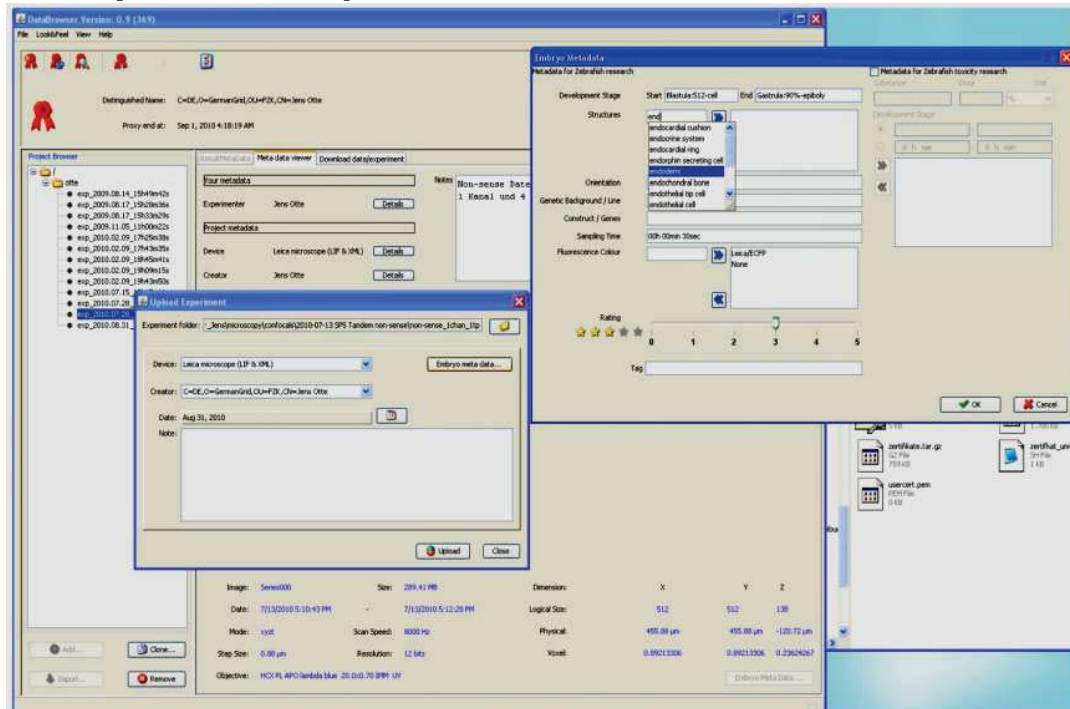
Example: ITG Vertebrate Development

- Close cooperation ITG, IAI, SCC and IPE
(Thanks to Jens C. Otte for the images)

Data Browser:

- Meta data organization
- Adapted Data Browser implementation
- Automatic data conversion workflow at LSDF steered by meta data

Example: ITG adapted DataBrowser



17

Institute for Data Processing and Electronics

Scientific communities

- Systems biology (ITG, BioQuant, Immunogenetics)
 - Vertebrate development studies and
 - Deconvolution
- Synchrotron facilities and beamlines
 - ANKA data storage
 - HGF "High Data Rate Initiative"
- Climate research
- Material research
- Arts and humanities



»Il Cenacolo« von Da Vinci (1494-98)



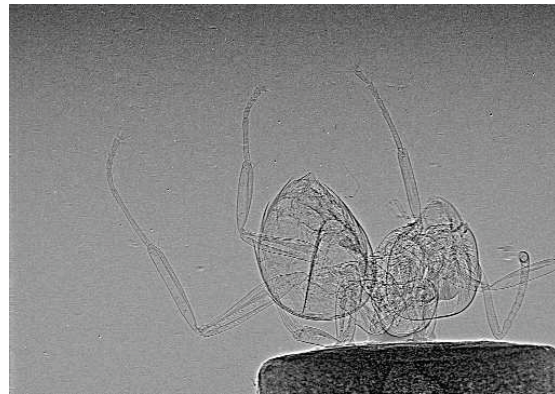
»L'ultima cena« von Julius Romanus (1754)

18

Institute for Data Processing and Electronics

Data intensive science

- Remote instrumentation
 - Targeted at scientific instruments
 - Grid enabled e-infrastructure, distributed
 - Virtual control room
 - OGF RISGE-RG
- Algorithms for data analysis
- Visualization of huge 3D data sets:
online visualization of
500 GB data sets



Conclusions

- LSDF is a powerful structure
- Designed for future requirements

LSDF offers

- Sustainability
- Flexibility
- Interactivity
- Community-specific services
- Support



→ To gain faster and better scientific results

Hochleistungs-UV-LED-Module

Institute for Data Processing and Electronics



KIT – University of the state of Baden-Wuerttemberg and
national large-scale research institution of the Helmholtz Association, Germany

www.kit.edu

Hochleistungs-UV-LED-Module

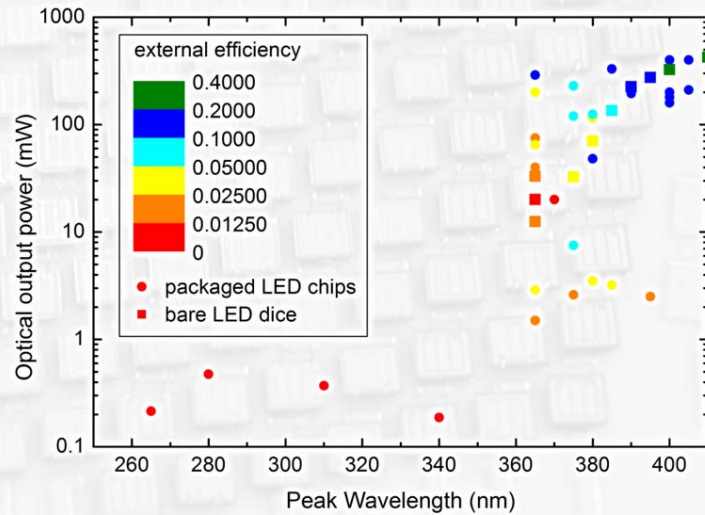
Warum?

- *Innovative industrielle UV-Licht Applikationen zeigen große jährliche Wachstumsraten*
- *Lacke, Beschichtungen, Kleber, Druckfarben, Wasserbehandlung*
- *Übergang Quecksilber-Gasentladungslampen → UV-LEDs*
 - ⇒ *Verringerter Strom- und Kühlungsbedarf*
 - *Schmales Spektrum*
 - *Lange Lebensdauer*
 - **Instant-On**

Hochleistungs-UV-LED-Module

Wie?

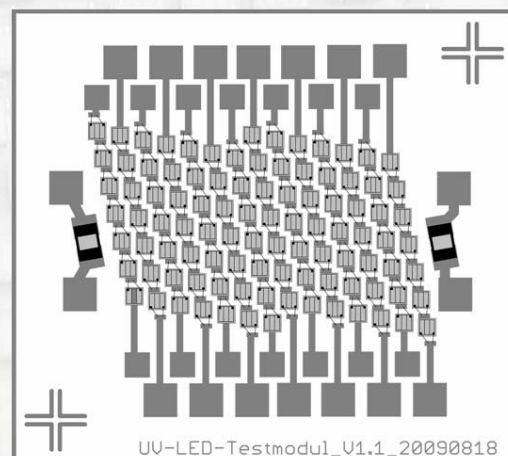
- LED-Modul im UV-Bereich emittierend ($\lambda < 400 \text{ nm}$)
- Marktstudie: Ausgangsleistung ausreichend für $\lambda \geq 365 \text{ nm}$
- Skalierbares Modullayout



Hochleistungs-UV-LED-Module

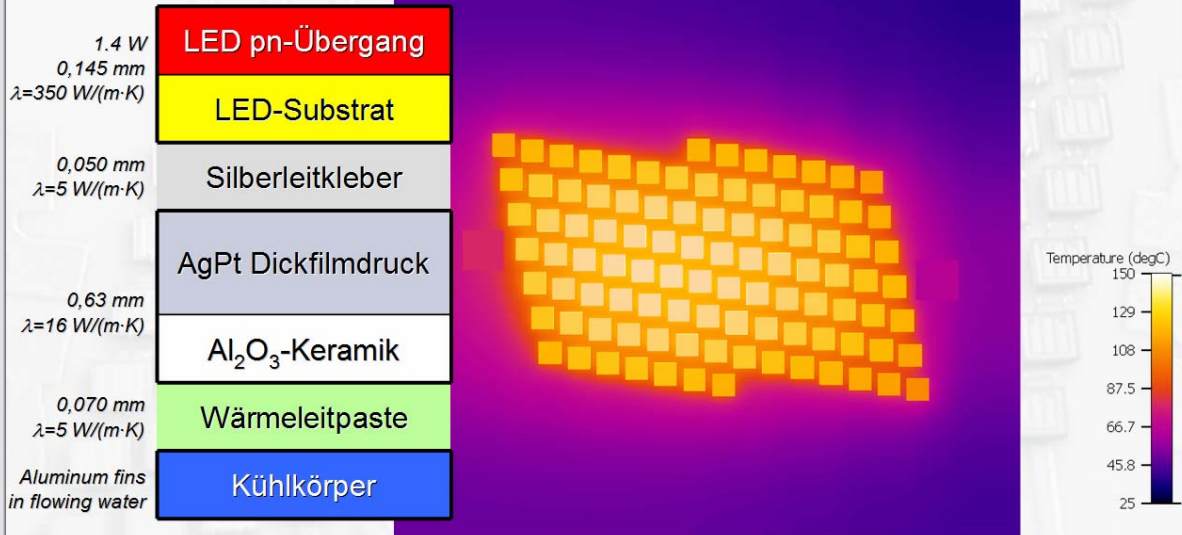
Prototyp

- LED chips: SemiLEDs SL-V-U40AC (395 nm, 275 mW @ 350 mA, $I_{\text{max,cont.}} = 500 \text{ mA}$)
- Platzsparendes Layout: enges Rautenmuster
- 98 LED chips auf 211 mm²
- Emittierende Fläche: 92 mm² ⇒ Füllfaktor = 44%
- Elektrische Eingangsleistung erwartet: 170 W ⇒ **Thermisches Management!**



Simulationen

FloTHERM Modell:



Maximale Temperatur des pn-Übergangs: 150°C

Simulationen

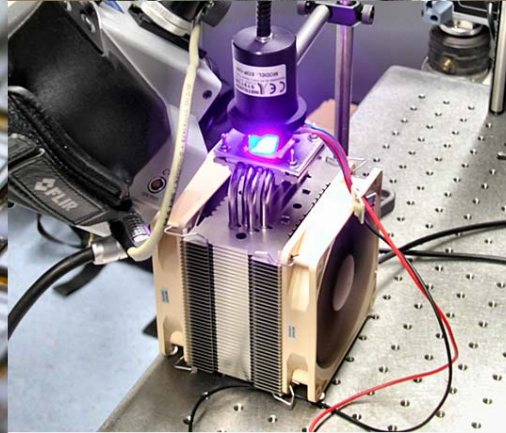
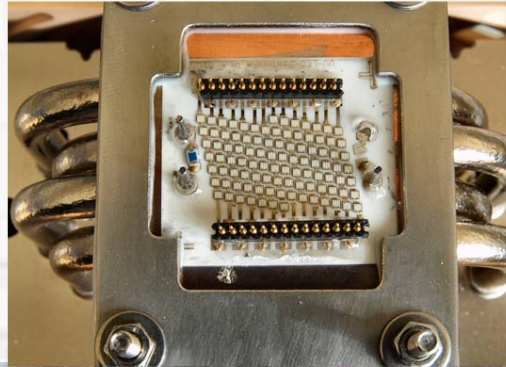
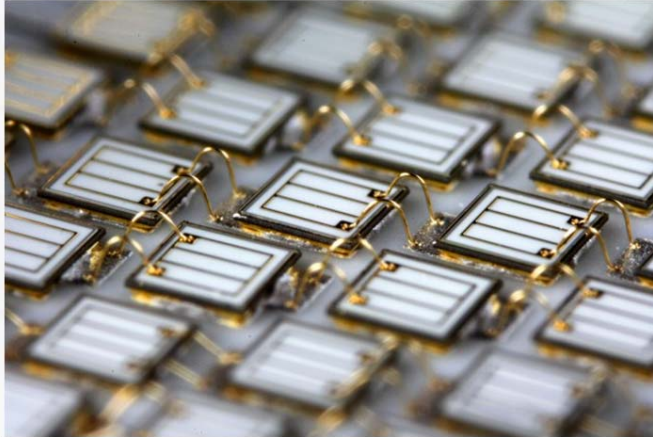
FloTHERM Modell:



Maximale Temperatur des pn-Übergangs: 100°C

Prototyp 1

- LED-Chips auf Al_2O_3 -Keramik-Dickfilmsubstrat gebondet mit Silberleitkleber
- CPU-Kühlkörper zur Kühlung (Noctua NH-U12P)



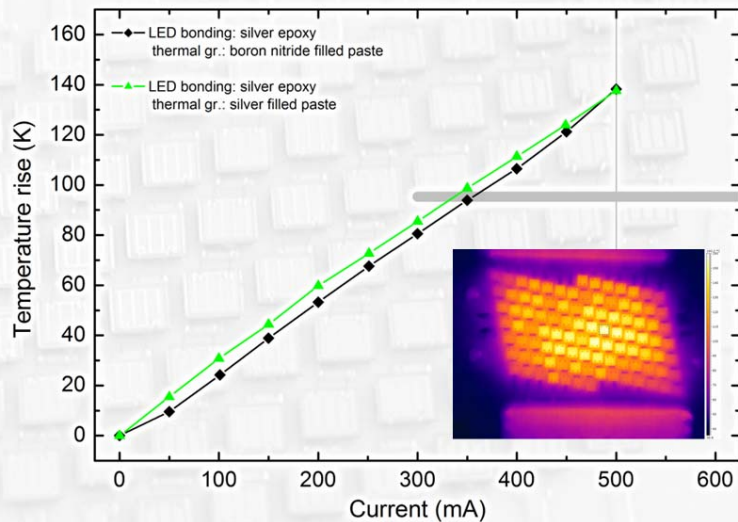
7

2010-09-28

Dr.-Ing. Marc Schneider - Hochleistungs-UV-LED-Module

Institute for Data Processing and Electronics

Thermische Charakterisierung



max. Temperatur des pn-Übergangs: 169.1 °C @ 500 mA

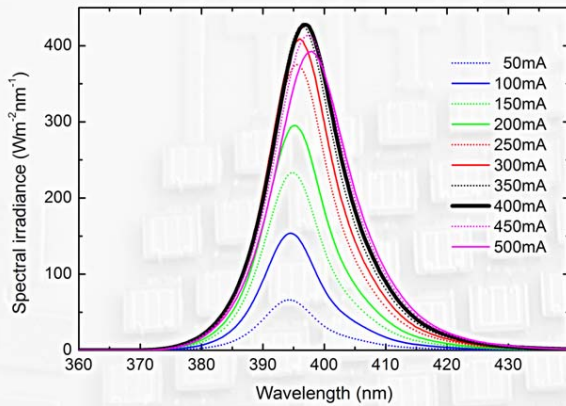
8

2010-09-28

Dr.-Ing. Marc Schneider - Hochleistungs-UV-LED-Module

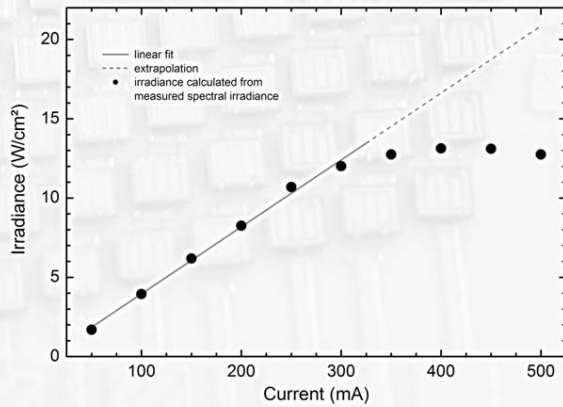
Institute for Data Processing and Electronics

Optische Charakterisierung

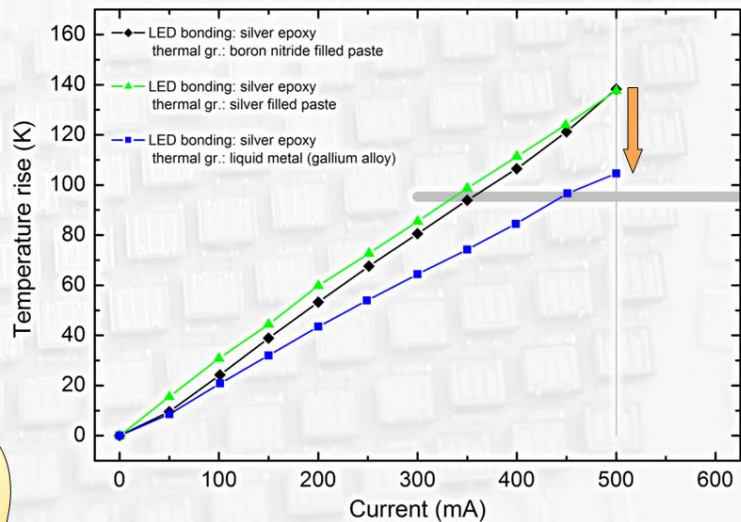


Maximale spektrale Strahldichte:
 $428 Wm^{-2}nm^{-1}$
 @ 400 mA, 397 nm
 FWHM: 13,6 nm

Maximale Strahlstromdichte:
 $13,1 Wcm^{-2}$ @ 400 mA, 397 nm



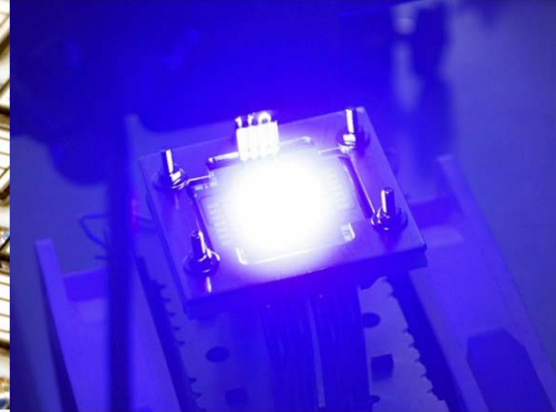
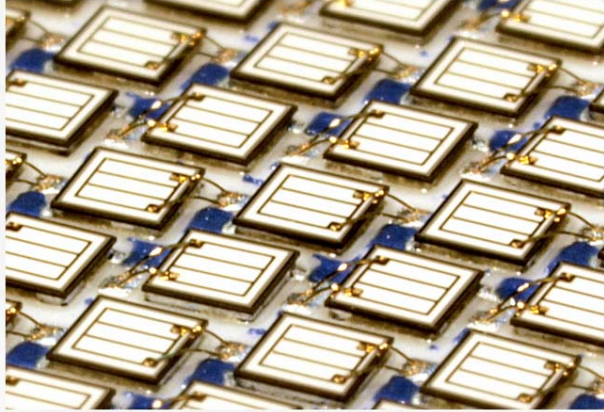
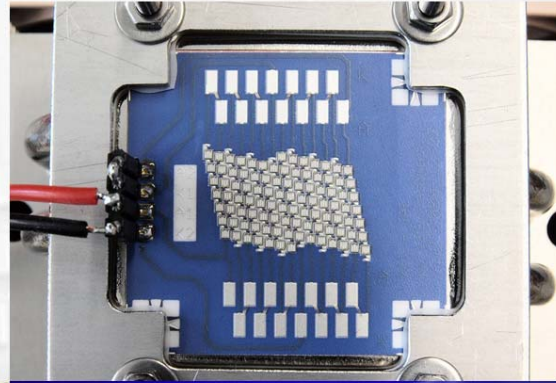
Thermische Charakterisierung



34°C Verbesserung @ 500 mA

Prototyp 2

- LED-Chips auf Al_2O_3 -Keramik-Dickfilmsubstrat **gelötet** mit Zinn-Lot
- CPU-Kühlkörper zur Kühlung (Noctua NH-U12P)



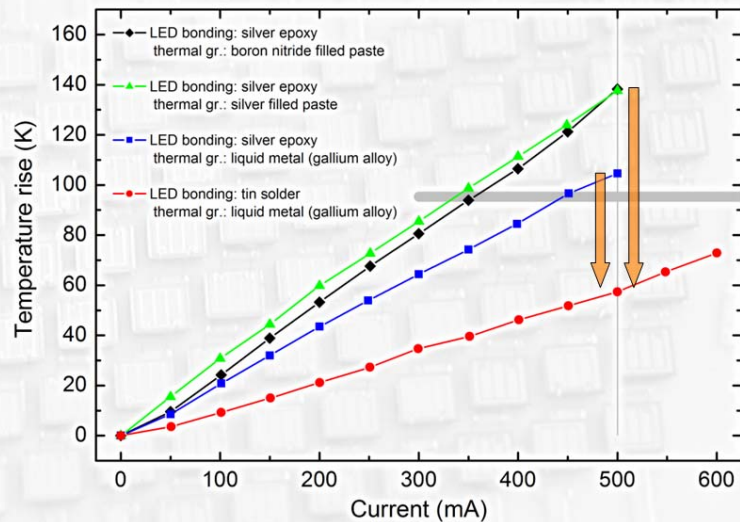
11

2010-09-28

Dr.-Ing. Marc Schneider - Hochleistungs-UV-LED-Module

Institute for Data Processing and Electronics

Thermische Charakterisierung



$$T_{J,max} = 89.6 \text{ } ^\circ\text{C} @ 500 \text{ mA}$$

$$T_{J,max} = 105.1 \text{ } ^\circ\text{C} @ 600 \text{ mA}$$

47°C Verbesserung @ 500 mA
81°C Verbesserung insgesamt @ 500 mA

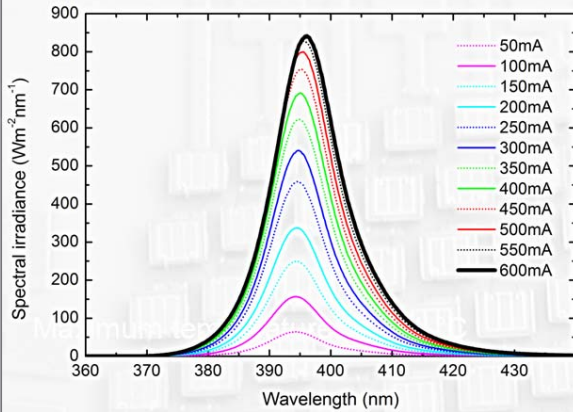
12

2010-09-28

Dr.-Ing. Marc Schneider - Hochleistungs-UV-LED-Module

Institute for Data Processing and Electronics

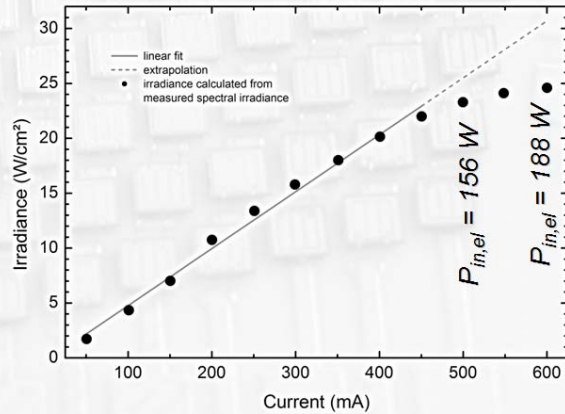
Optische Charakterisierung



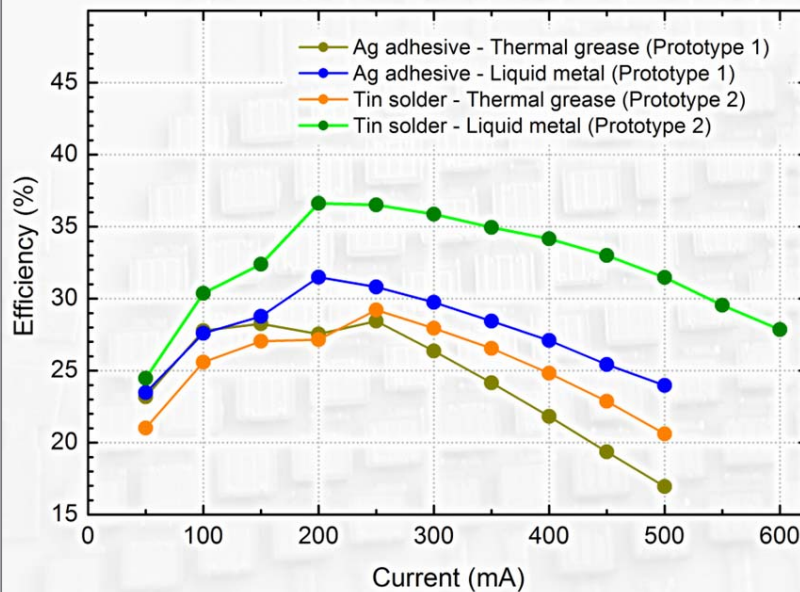
Maximale spektrale Strahldichte:
 $841 \text{ Wm}^{-2}\text{nm}^{-1}$
 @ 600 mA, 396 nm
 FWHM: 12,7 nm

Maximale Strahlstromdichte :
 $24,6 \text{ Wcm}^{-2}$ @ 600 mA, 396 nm

37% Verbesserung @ 400 mA
 76% Verbesserung insgesamt



Optische Effizienz



Prototyp 1

- @ 250 mA: 28,5 %
- @ 500 mA: 17,0 %

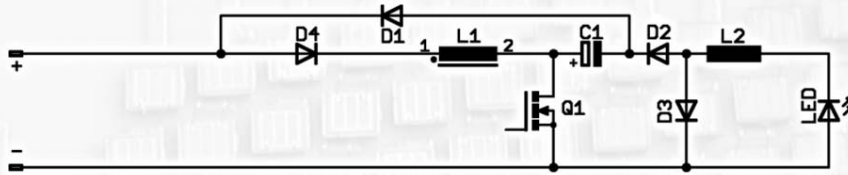
Prototyp 2

- @ 200 mA: 36,2 %
- @ 600 mA: 27,9 %

$$\text{Effizienz } \eta = \frac{\text{optische Ausgangsleistung [W]}}{\text{elektrische Eingangsleistung [W]}}$$

Stromquelle

Für einen LED-Strang mit 49 LED-Chips: 500 mA @ 162 V

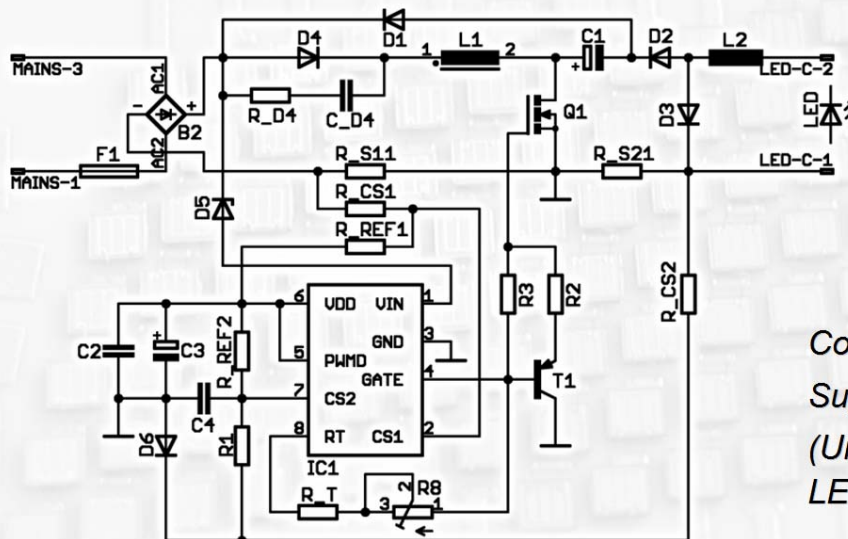


Einstufige PFC buckboost-buck Topologie

- Einzelner MOSFET Schalter
- Zwei Induktivitäten
- Ein Zwischenkreiskondensator
- Vier Dioden

Stromquelle

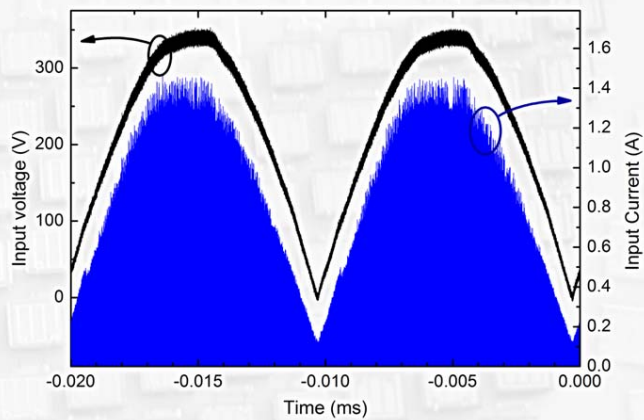
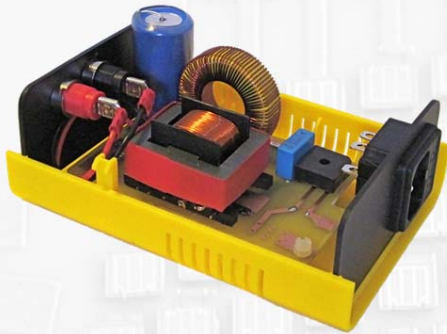
Für einen LED-Strang mit 49 LED-Chips: 500 mA @ 162 V



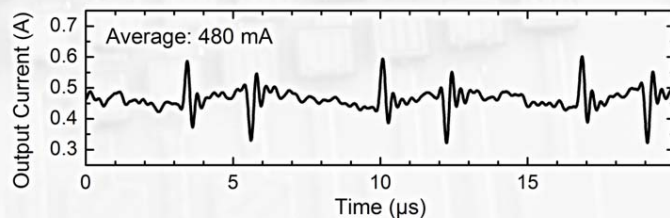
Controller:
Supertex HV9931
(Unity power factor
LED lamp driver)

Stromquelle

Für einen LED-Strang mit 49 LED-Chips: 500 mA @ 162 V



- Effizienz: >85%
- Leistungsfaktor: 0,98
- @ Eingang: 395 mA, 231 V,
Ausgang: 480 mA, 159 V

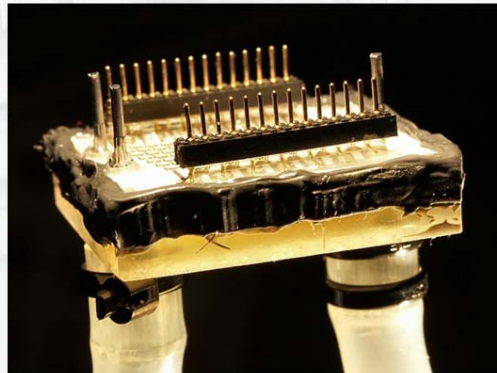
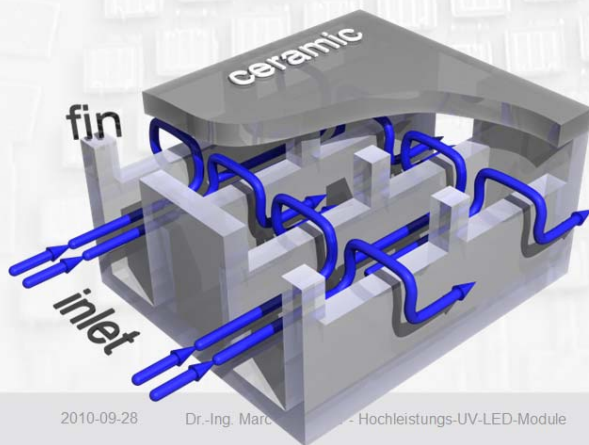


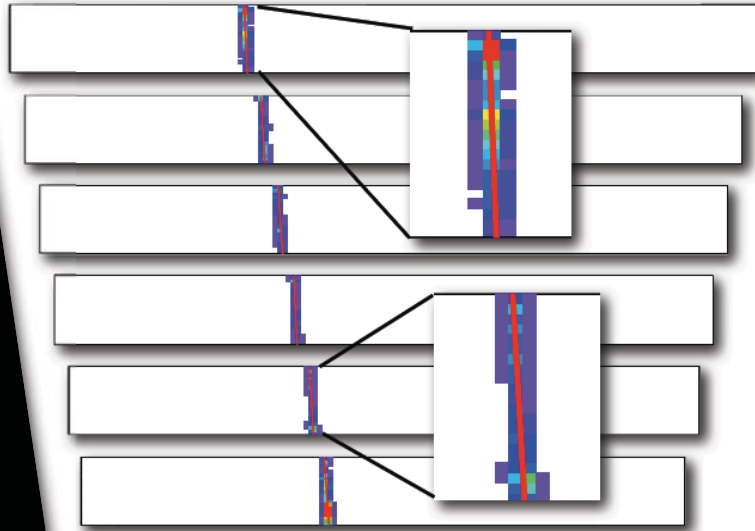
Zusammenfassung

- Erster Prototyp (geklebte Chips, klassische Wärmeleitpaste)
 - 169°C max. Temperatur des pn-Übergangs @ 500 mA
 - 13,1 W/cm² maximale Strahlstromdichte @ 400 mA, 397 nm
- 34°C niedrigere Temperatur des pn-Übergangs durch Verwendung von Flüssigmetall als TIM zwischen Keramiksubstrat und Kühler
- Weitere 52°C Verbesserung durch Löten der Chips auf das Substrat
 - 105°C Temperatur des pn-Übergangs @ 600 mA
 - 24.6 W/cm² maximale Strahlstromdichte @ 600 mA, 396 nm
 - Effizienz bis zu 36,3% @ 200 mA, bzw. 27,9% @ 600 mA
- LED-Treiber mit >85% Wandlerwirkungsgrad

Ausblick

- *Simulationen müssen verbessert werden*
- *AlN Substrat*
- *Größere Module*
- *Kleinere Wellenlängen*
- *Wasserkühlung mit Mikrokanalkühler:*





The ALICE TRD Global Tracking Unit

Felix Rettig
University of Heidelberg
Kirchhoff Institute of Physics

SEI Workshop, KIT

September 29th 2010

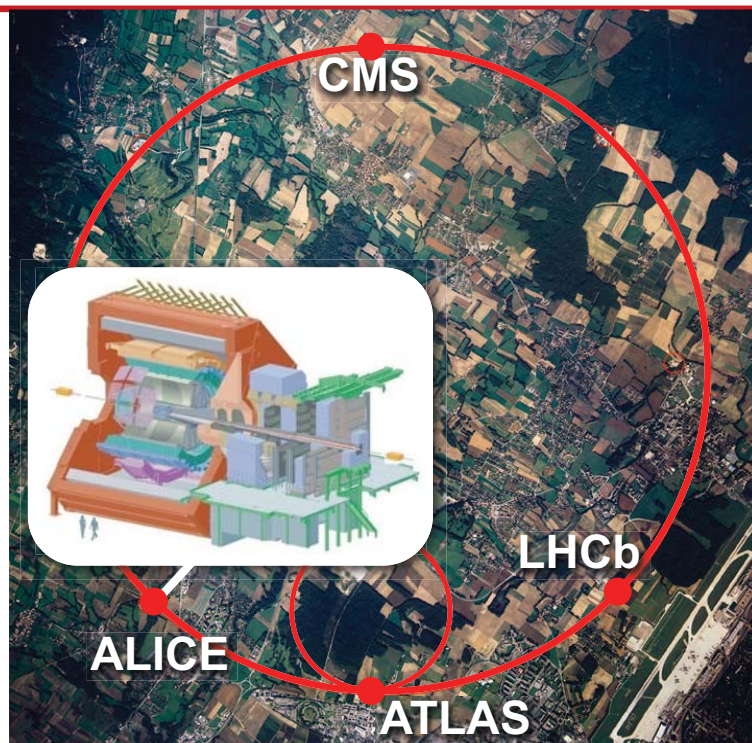
The Experiment ALICE

CERN

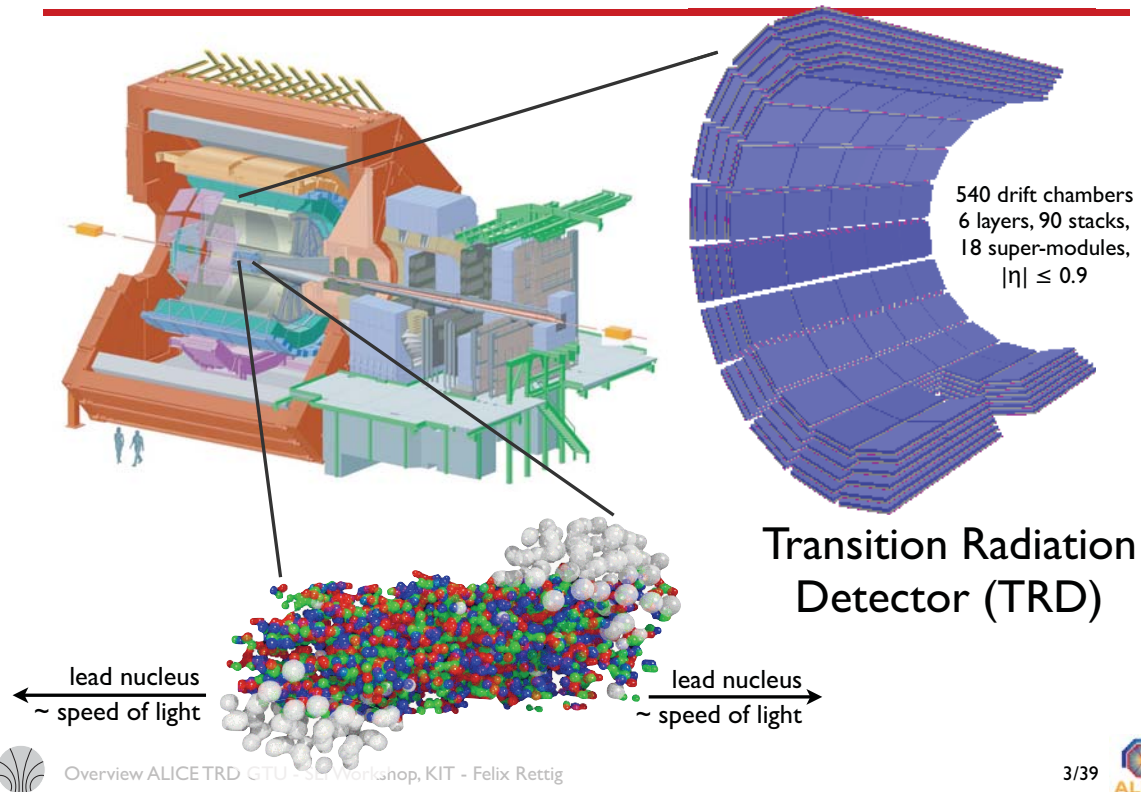
- pp @ 14 TeV
- PbPb @ 1150 TeV

ALICE

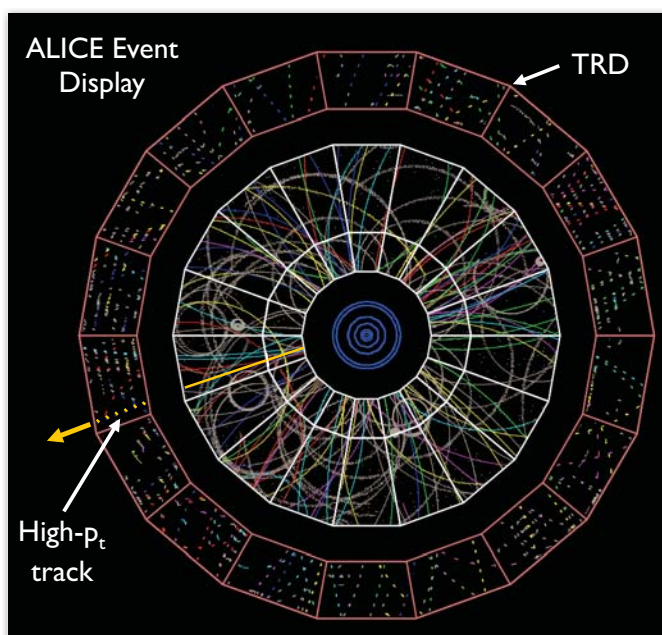
- Research on QGP in PbPb collisions
- Many detectors covering a wide momentum range & PID
- High multiplicity events in Pb-Pb collisions



ALICE & TRD

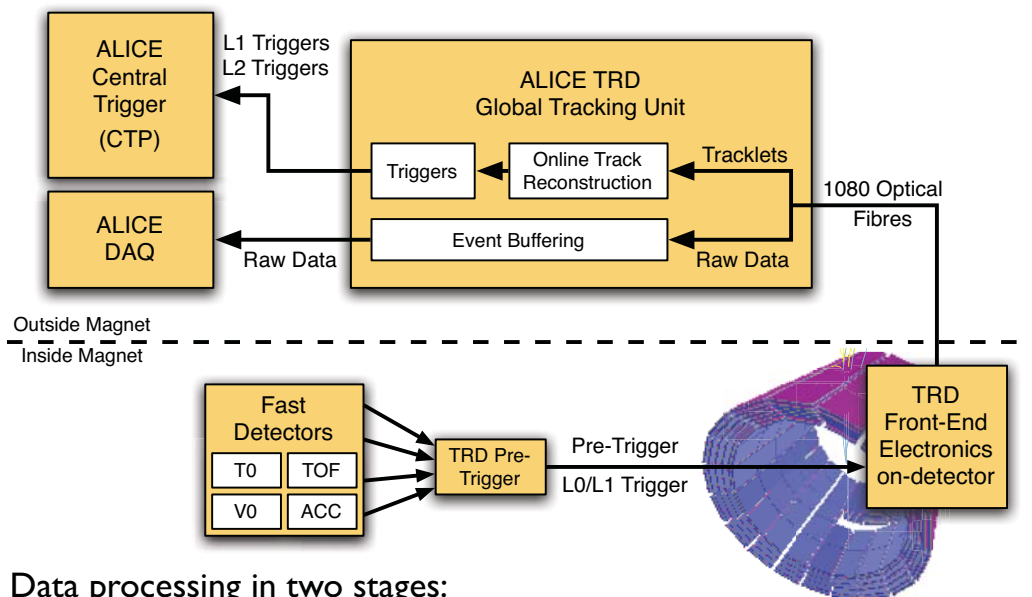


Task of the TRD



- High multiplicities: few thousand charged particle tracks in acceptance per event
- Fast trigger detector: LI trigger after $6.2\mu\text{s}$
 - Online reconstruction of high- p_t tracks, calculation of p_t
 - Various trigger schemes
- Barrel tracking detector: raw data for offline analysis
 - Raw data buffering & forwarding to data acquisition system
 - Support interlaced triggers and multi-event buffering, interface to ALICE central trigger

TRD Data Chain



Data processing in two stages:

- On-Detector Front-End Electronics: 65,564 ASICs with 262,256 CPUs
- Global Tracking Unit: 109 FPGAs

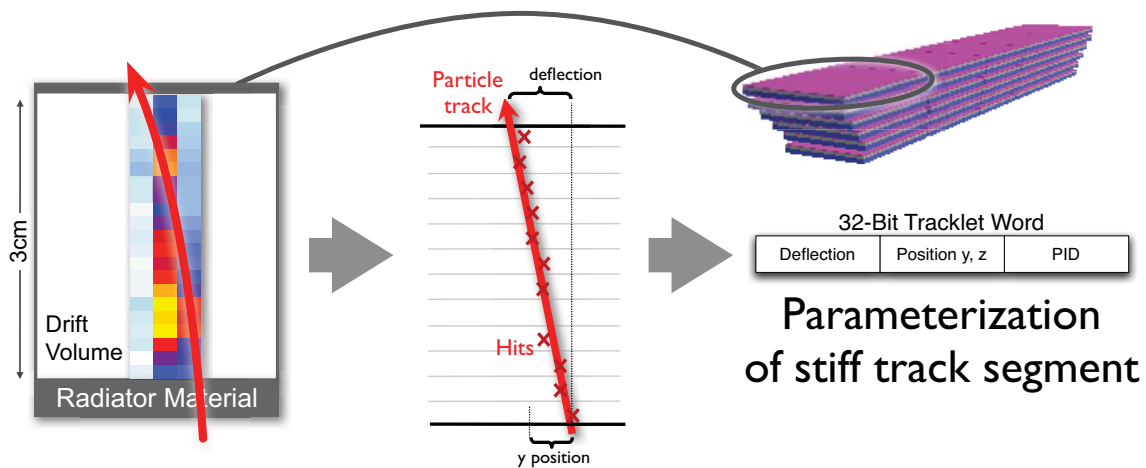


Overview ALICE TRD GTU - SEI Workshop, KIT - Felix Rettig

5/39



TRD Front-End Data Processing



- 540 drift chambers, 6 radial layers, 18 sectors azimuthal
- 1.4 million analog channels
- 10 MHz sampling rate, 10 bit
- Buffer for one single event

- 65,564 Multi-Chip modules, 262,256 custom CPUs
- Massively parallel calculations: hit detection, straight line fit
- Tracklets available 4.5µs after collision

- Up to 20,000 tracklet words, each 32-bit wide
- Transmission out of magnet via 1080 optical fibres operating at 2.5 Gbit/s
- 2.1 Tbit/s total bandwidth

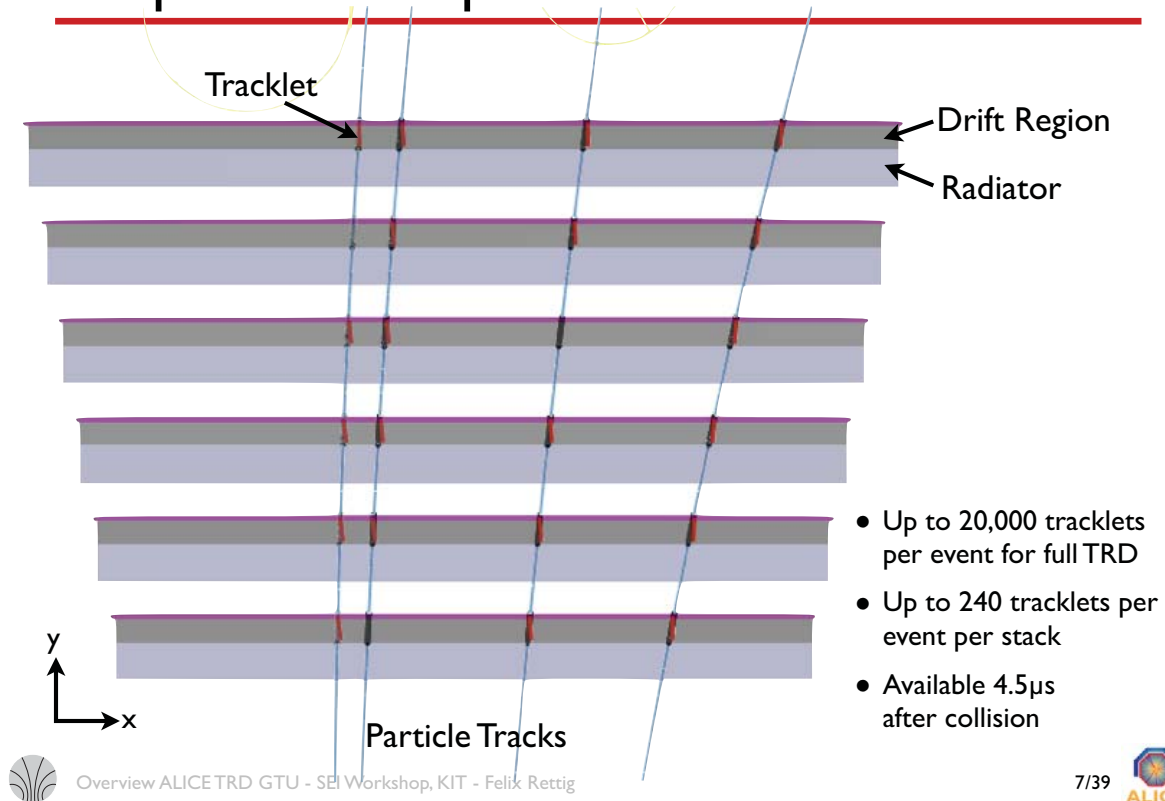


Overview ALICE TRD GTU - SEI Workshop, KIT - Felix Rettig

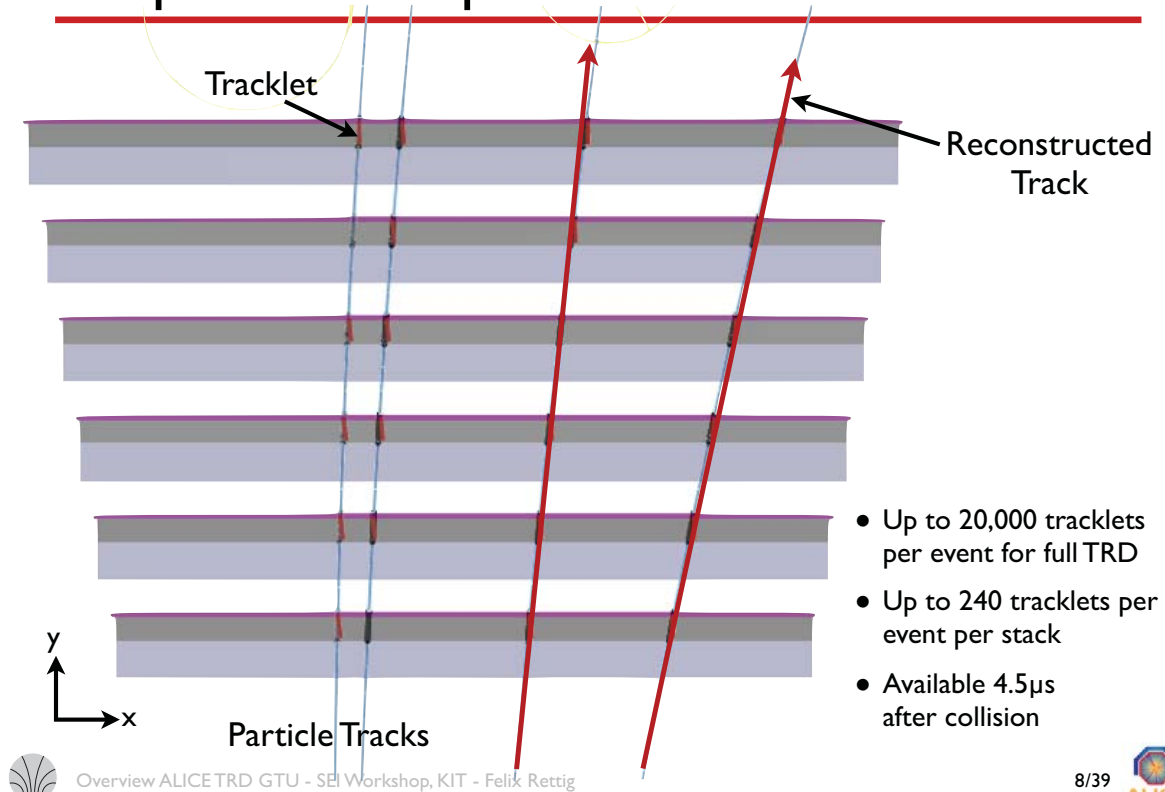
6/39



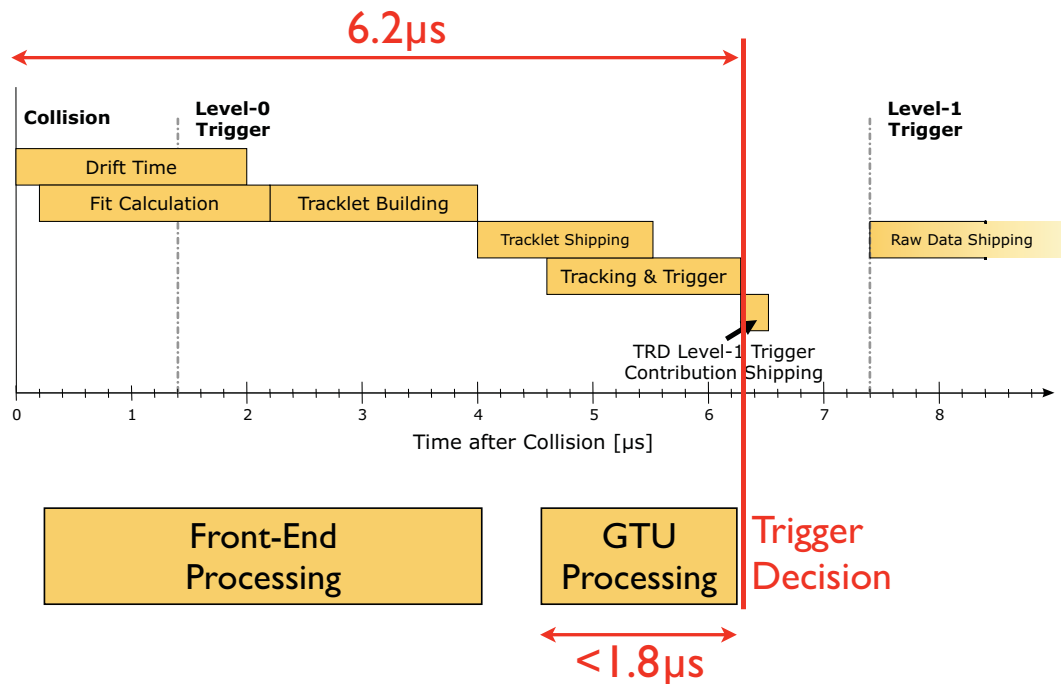
Simplified Example: Front-End Tracklets



Simplified Example: Reconstructed Tracks



Tight Timing Requirements for Trigger



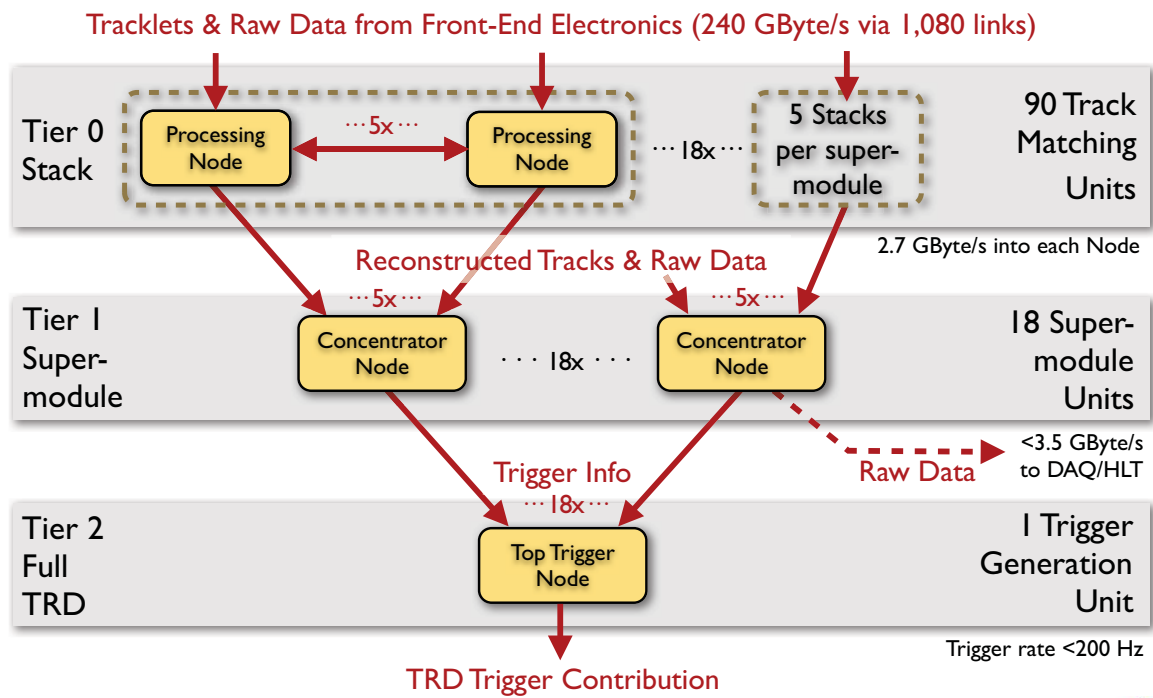
Global Tracking Unit



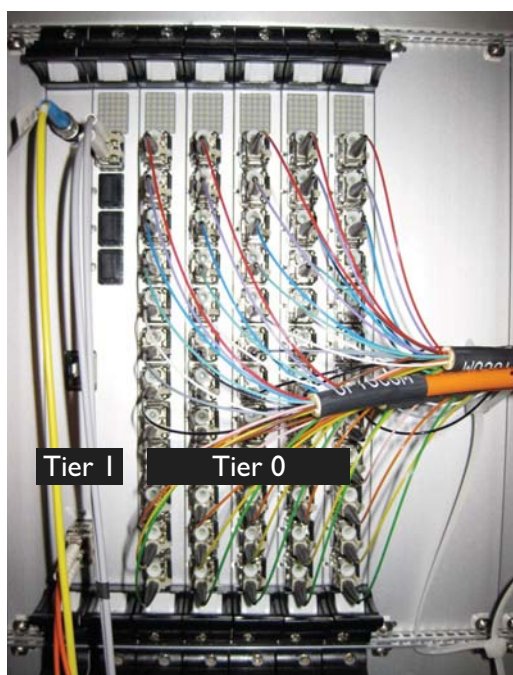
- **GTU: Second Processing Stage**
 - Three 19" racks outside L3 magnet
 - 109 custom PCAs with large FPGAs
- **Level-1 Trigger Contribution**
 - Detection & full 3D reconstruction of high- p_t tracks based on tracklets
 - Calculation of transverse momenta
 - Provides various trigger schemes: di-lepton decays (J/ψ , Υ), jets, ...
- **Raw Data Buffering**
 - 2.1 Tbit/s via 1080 links from detector
 - Multi-event buffering & interface to ALICE DAQ system
 - Interlaced trigger sequences & extended error handling



3-Tier Architecture



One GTU Segment



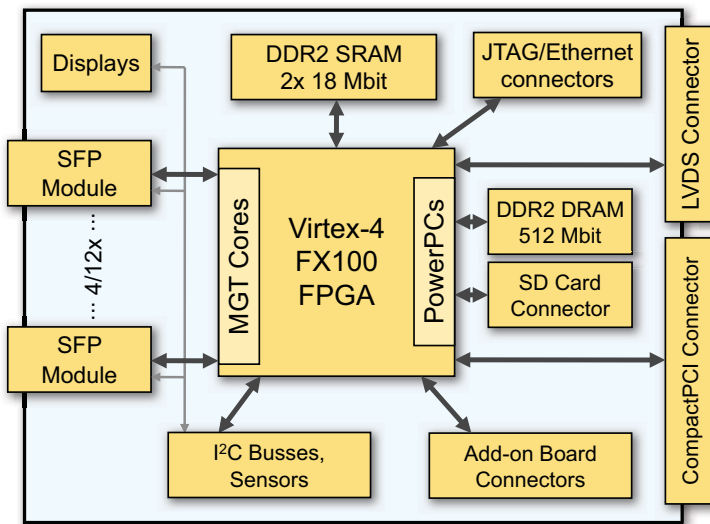
GTU segment for one TRD supermodule



Patch panel with 60 fibres for one TRD supermodule



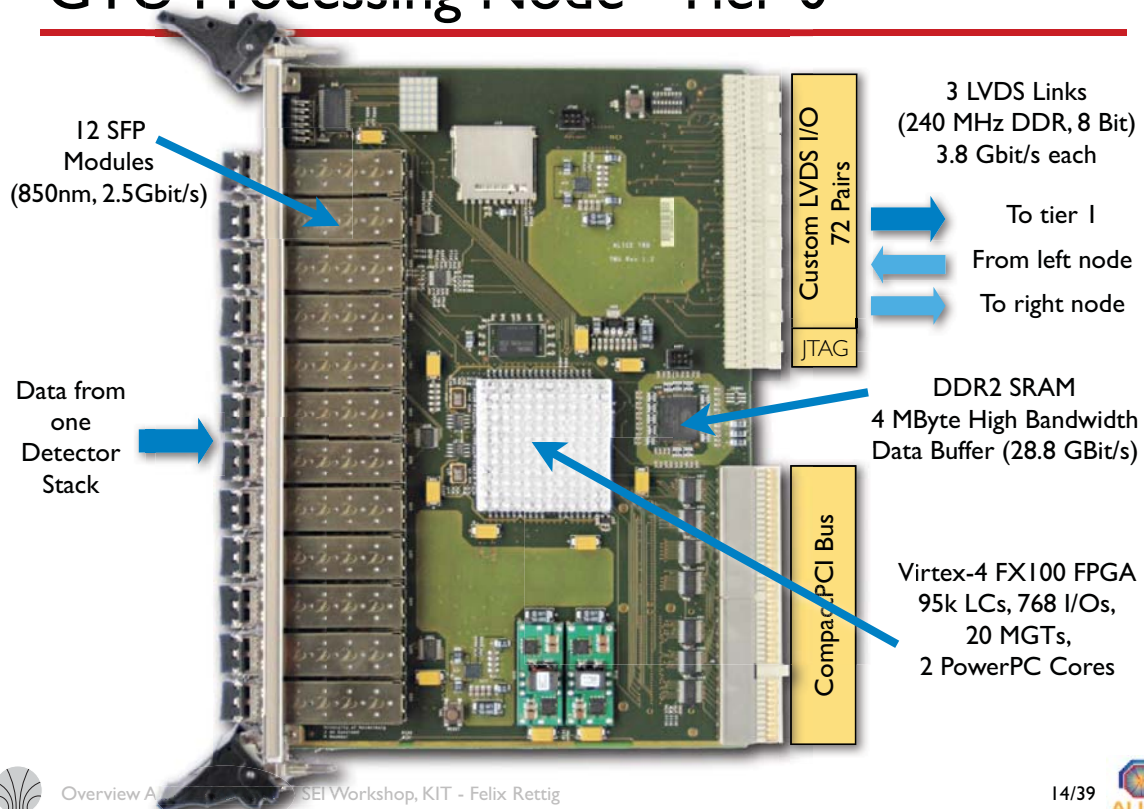
GTU Processing Node



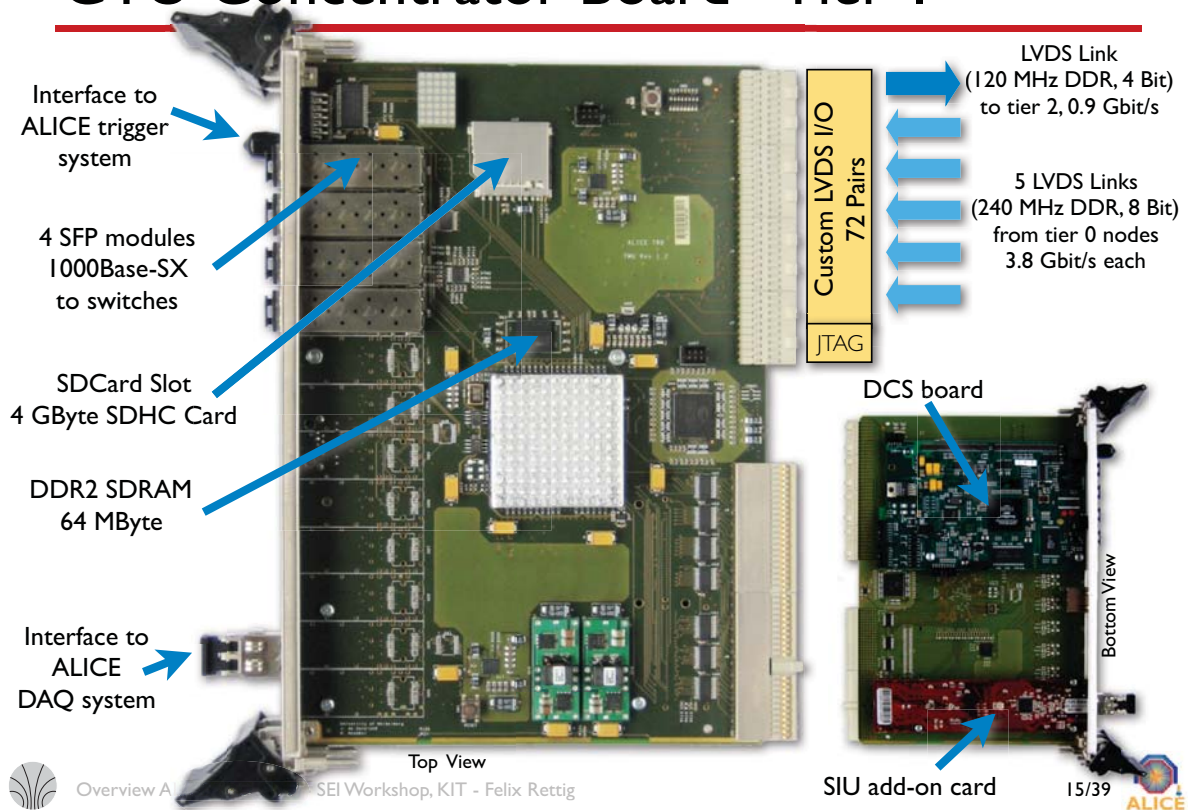
- CompactPCI card, 6U height
- 14 layer PCB
- Tier-specific assembly & add-on cards
- Virtex-4 FX100 FPGAs
- 2 Embedded PowerPC cores
- 64 MByte DRAM
- SDCard and ethernet connectors



GTU Processing Node - Tier 0

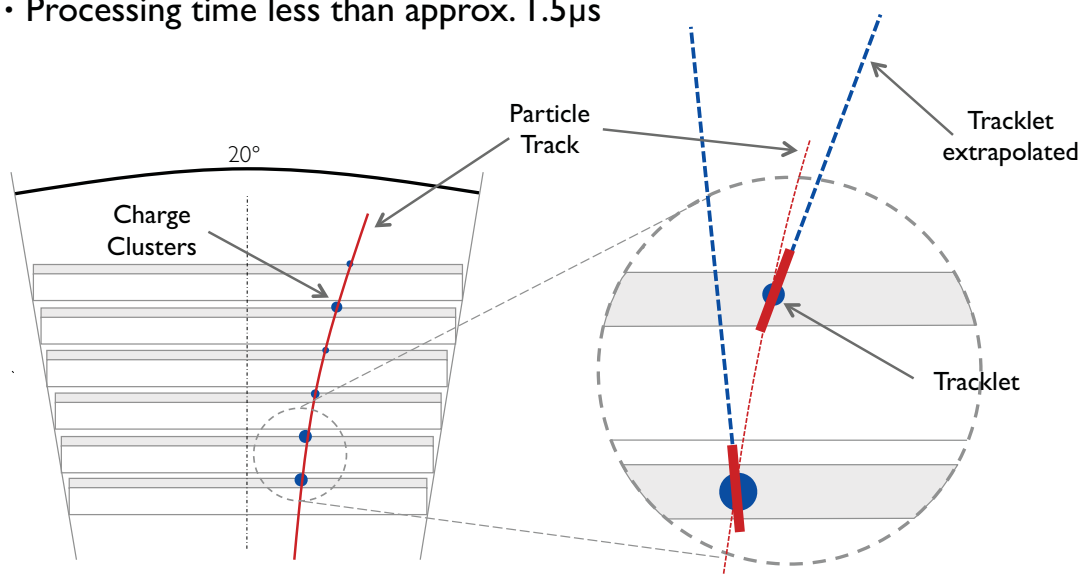


GTU Concentrator Board - Tier I



Tracking - Track Matching

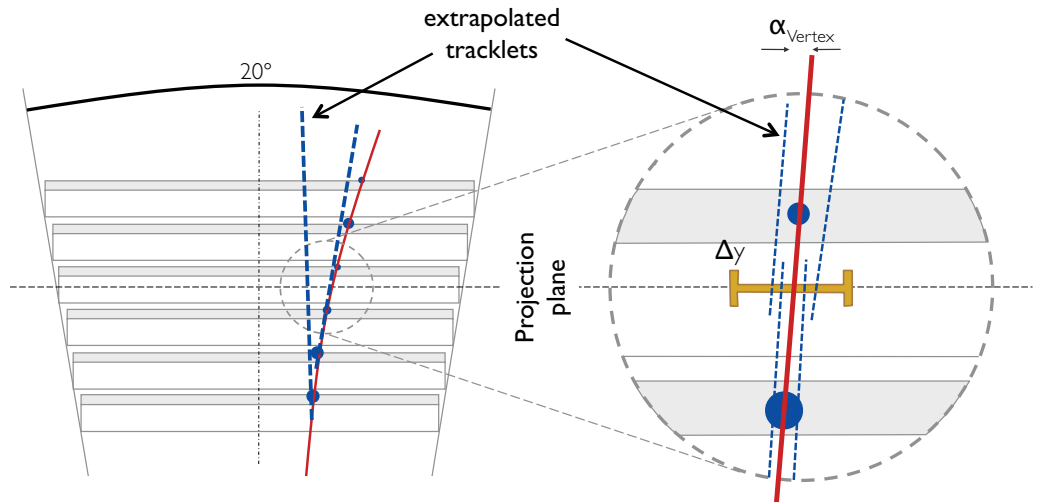
- 3D track matching: find tracklets belonging to one track
- Processing time less than approx. $1.5\mu\text{s}$



- track bendings and tracklet misorientations exaggerated -

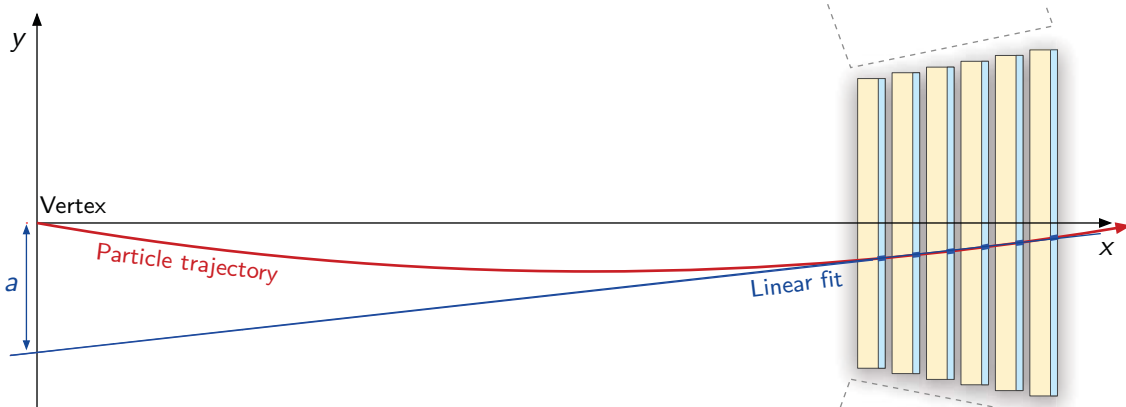
Tracking - Track Matching II

- Projection of tracklets to virtual transverse planes
- Intelligent sliding window algorithm: $\Delta y, \Delta\alpha_{\text{Vertex}}, \Delta z$
- Track: ≥ 4 tracklets from different layers inside same window

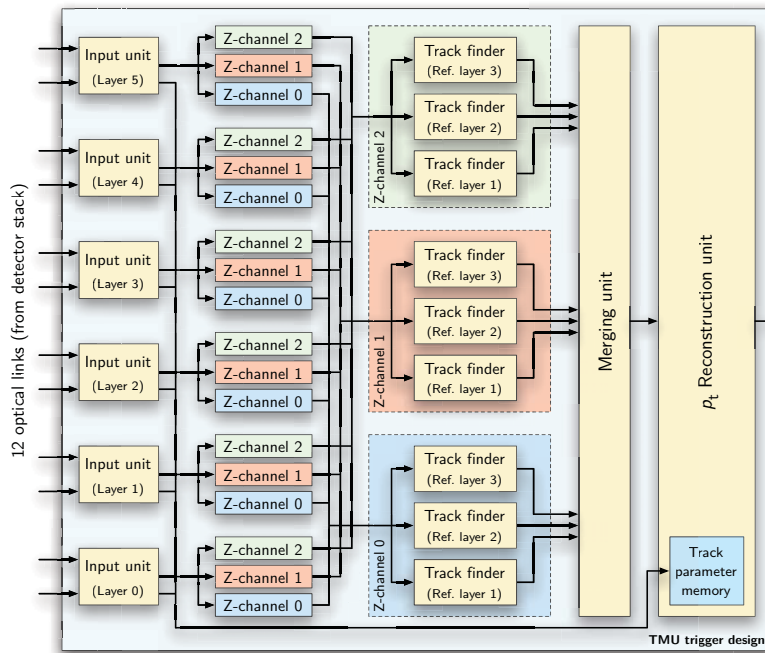


Tracking - Track Reconstruction

- Linear fit on matching tracklets: line parameter a , sum of tracklet PID
- Primary vertex assumption
- Estimation of p_t from a : $p_t = \frac{const}{a}$, $\Delta p_t/p_t < 1\%$
- Fast p_t cut decision: $const \leq |p_{t,min} \cdot a|$



Tracking - Design Overview



- Fully pipelined data push architecture for minimal latency
- 18 matching units running in parallel, 9 track finders
- 18 bit fixed point arithmetics, pre-computed look-up tables and DSP blocks used
- Critical path: deep combinatorial paths BRAM read data → read addr, 12 logic levels @ 60 MHz



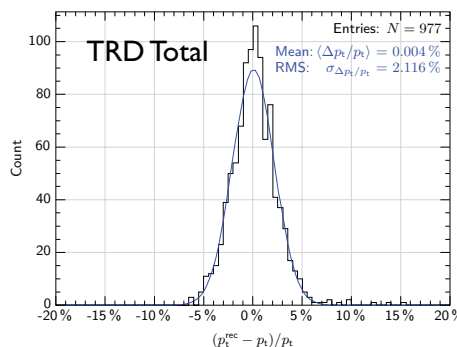
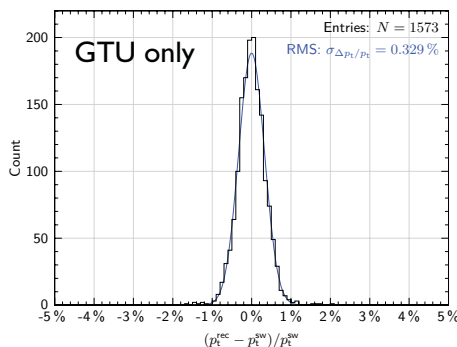
Tracking - Momentum Resolution



November 2007 Beam Test Setup at CERN PS

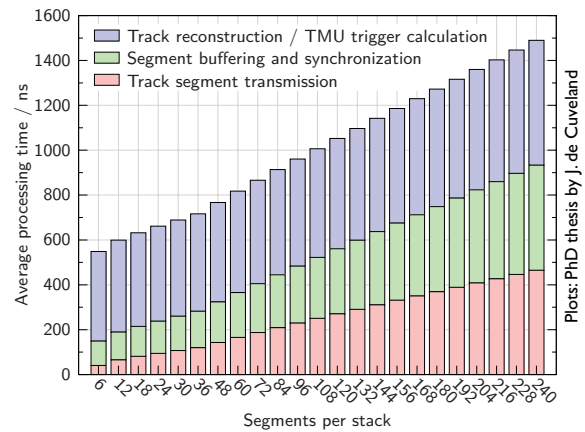
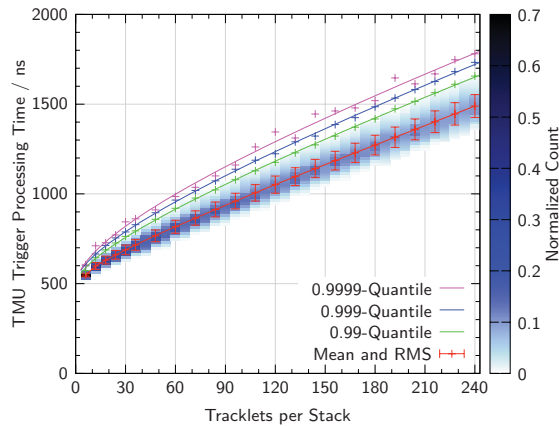
Beam Test 2007 Results:

- Accelerator: CERN Proton Synchrotron
- Electrons, Pions with p_t 0.5 – 6 GeV/c
- 8 days of continuous operation, few million events
- GTU algorithm: $\Delta p_t/p_t < 1\%$
- TRD total: $\Delta p_t/p_t < 3\%$

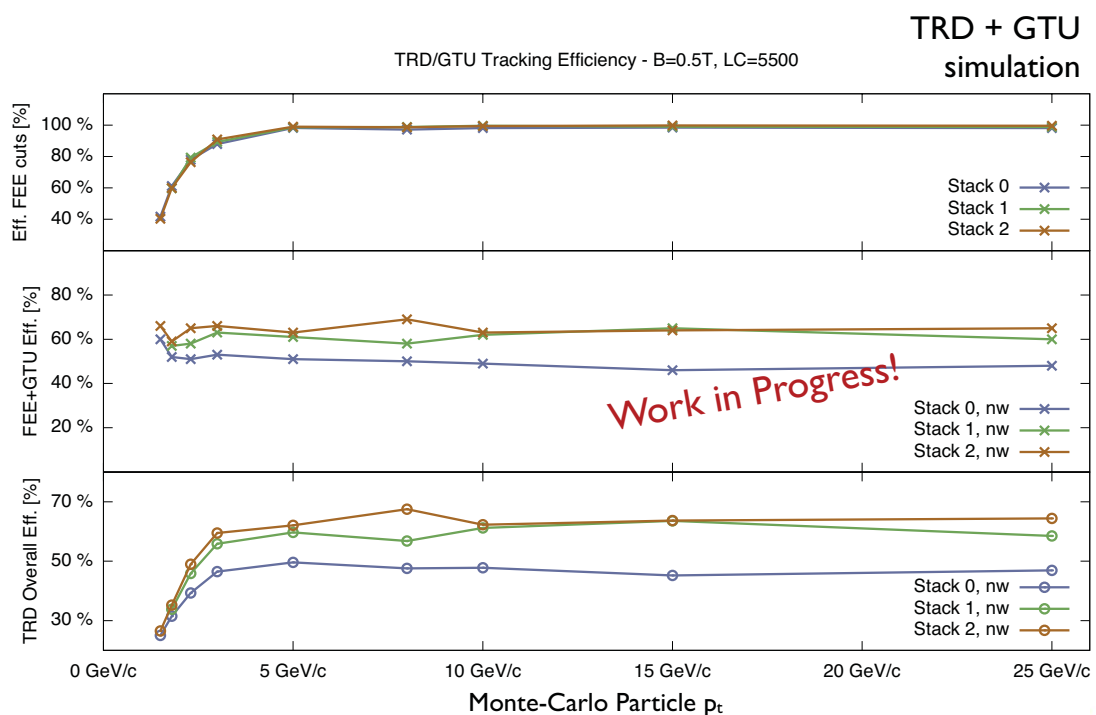


Tracking - Processing Time

- Minimum latency of about 550 ns
- Slow nearly linear rise with number of tracklets
- Total latency depending significantly on number of tracklets



Tracking - Efficiency



Tracking - Latest Collisions at LHC

- 7 supermodules installed, data taking with collisions
- Tracklet tuning ongoing: resolution + availability time
- Latest GTU tracking results:

```

Supermodule 01, Stack 2:
Valid L0 sequences (341787 of 341789=99%):
Tracking in time (<6us): 99% (341654/341787)
Tracking duration:      0.6us: 339928  0.7us: 1723  0.9us: 3  4.5us: 133
Tracking done after L0: 5.5us: 186686  6.0us: 154620  6.5us: 348  8.0us: 133
Tracks (num/cnt):      0: 340842  1: 933  2: 12
    
```

Run 124886 2010-07-02 - 17m, 341787 events, 3.5 TeV p-p, Trigger 333 Hz

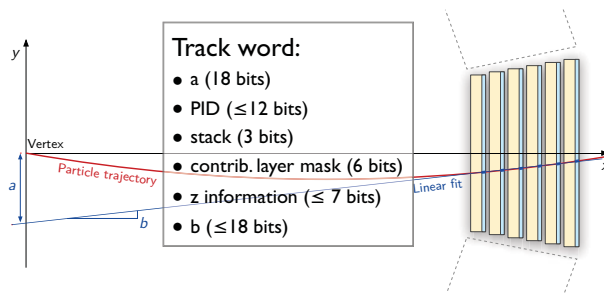
| Tracks per Stack | STACK0 | STACK1 | STACK2 | STACK3 | STACK4 |
|------------------|--------------|--------|--------|--------|--------|
| SEGMENT 00 | 561 | 957 | 142 | 890 | 961 |
| SEGMENT 01 | 615 | 863 | 760 | 636 | 1011 |
| SEGMENT 07 | 488 | 576 | 262 | 96 | 504 |
| SEGMENT 08 | 593 | 481 | 441 | 570 | 442 |
| SEGMENT 09 | 475 | 607 | 328 | 692 | 817 |
| SEGMENT 10 | 910 | 937 | 710 | 554 | 906 |
| SEGMENT 17 | 865 | 373 | 540 | 192 | 552 |
| TRD total | 21307 tracks | | | | |

- 21,307 tracks in 341,787 events (6%)
- 21 GTU tracks/s

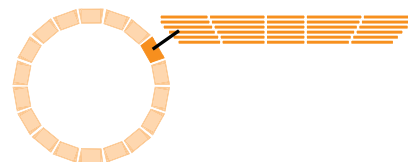


Triggers - Scopes

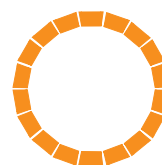
- Tracking in tier 0
 - transverse momentum
 - y & z position
 - particle type



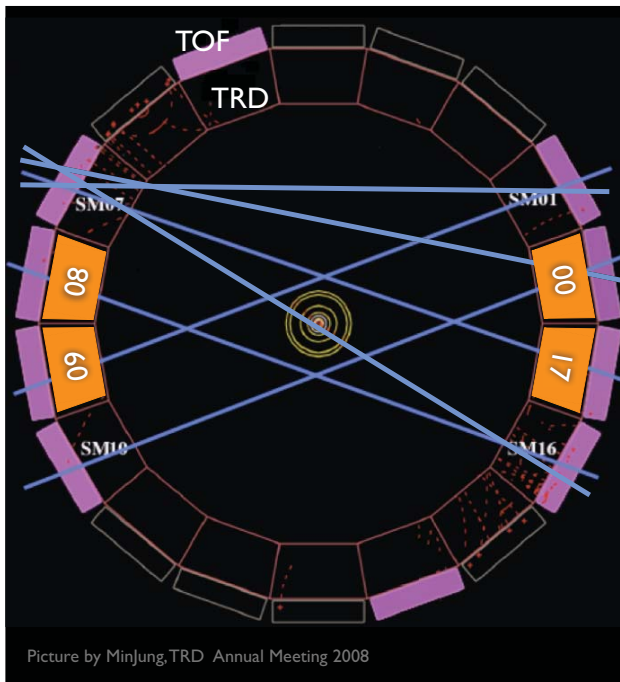
- Trigger in tier 1 - segment level
 - single high- p_t trigger
 - jet trigger (full z coverage)



- Trigger in tier 2 - detector level
 - jet trigger (full Φ coverage), multi-jets
 - di-lepton decay trigger



Triggers - Cosmics

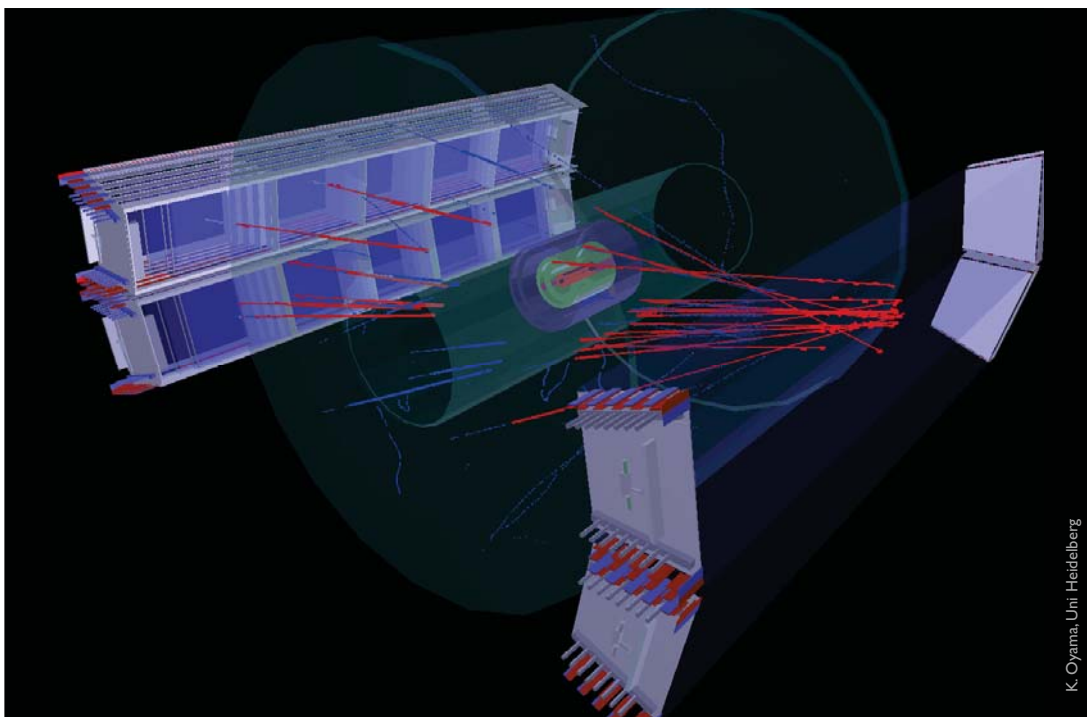


Trigger operating only on tracklets, without tracking

- 12/2007-10/2008
- First L1 trigger running in ALICE
- 4 TRD supermodules
- L0 triggers by TOF or random pulser
- Purity: >93 %
- L1/L0_{TOF} ratio: ~1/20
- L1 rate: 0.05 - 1 Hz
- 55,000 events taken

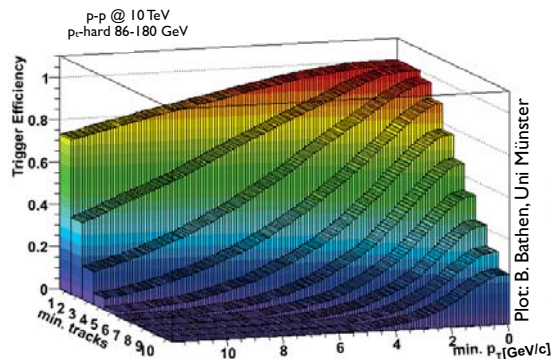
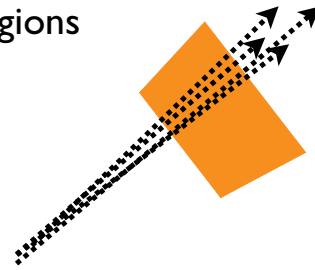


Triggers - Cosmic Example



Triggers - Jet Trigger

- Consider tracks within fixed geometric regions
- Threshold conditions:
 - Number of tracks above p_t threshold
 - Sum of momenta for those tracks
- Variations:
 - N tracks above p_{t1} and M tracks above p_{t2} , ...



- Tier 1: jet detection
 - overlapping areas in z-direction

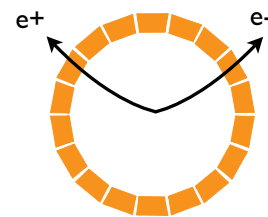


- Tier 2: multi-jet coincidence
 - jet detection with overlapping areas in Φ -direction

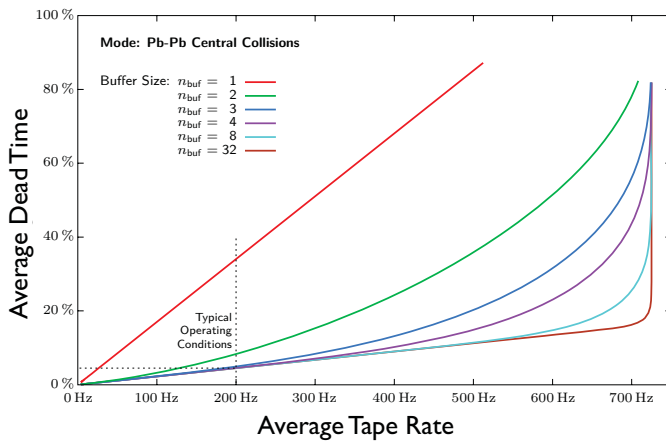
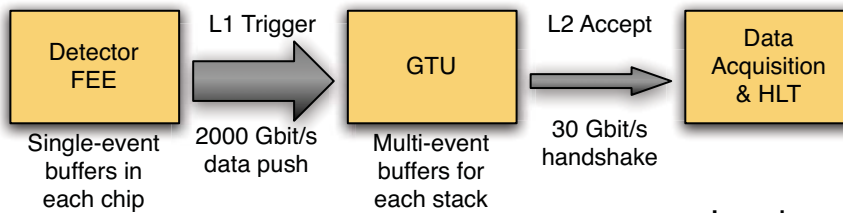


Triggers - Di-Lepton Decay

- Simple version:
 - detect e^+ & e^- with $p_t >$ threshold
- Advanced version:
 - find e^+e^- pairs with invariant mass within certain range (J/ψ , Υ , ...)
- Huge combinatorics for Pb-Pb collisions
- Current study:
 - Pre-selection of relevant track candidates feasible?
 - Application of sliding window algorithms
 - Massively parallelized invariant mass calculation with full utilization of computing resources provided by the Virtex-4 FPGA



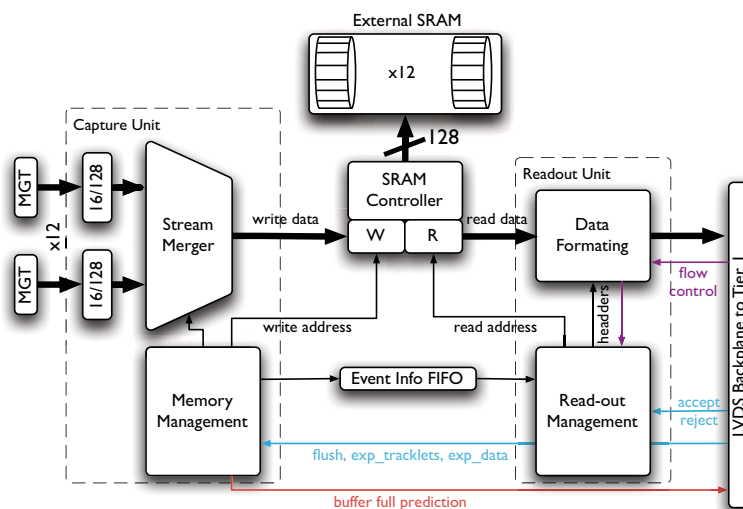
Multi-Event Buffering



- Interleaved 3-level trigger sequences
- Single-event buffering in 65,564 FEE chips
- Multi-event buffering in 90 GTU boards
- Data taking decoupled from 2nd level decision & readout
→ reduction of dead time



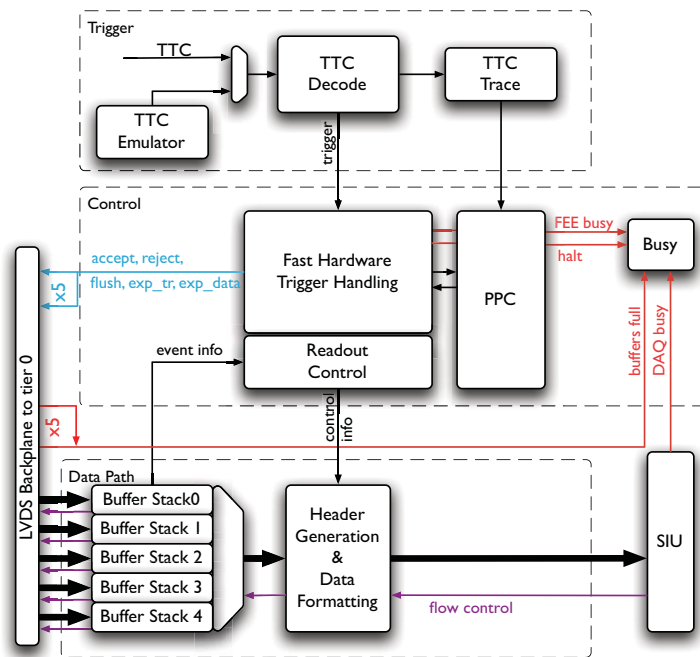
Multi-Event Buffering - Tier 0



- 16→128 bit collation & 125→200 MHz crossing via dual-port BRAMs
- Wide data streams at high frequencies
→ many pipeline stages
- 128-bit wide 12:1 muxs at 200 MHz needed
- Dedicated high-performance SRAM controller with optimal write/read arbitration
- Storage of 2 write and 1 read pointers for each link in one BRAM
- Wide counters and arithmetics at 200 MHz



Multi-Event Buffering - Tier I



- Control & read-out 5 tier 0 buffers
- Single-Event Buffering used in ALICE since 2007
- Multi-Event Buffering under development: HW/SW co-design:
 - fast control in normal operation in fabric
 - complex error recovery in software
- Low latency PPC needed

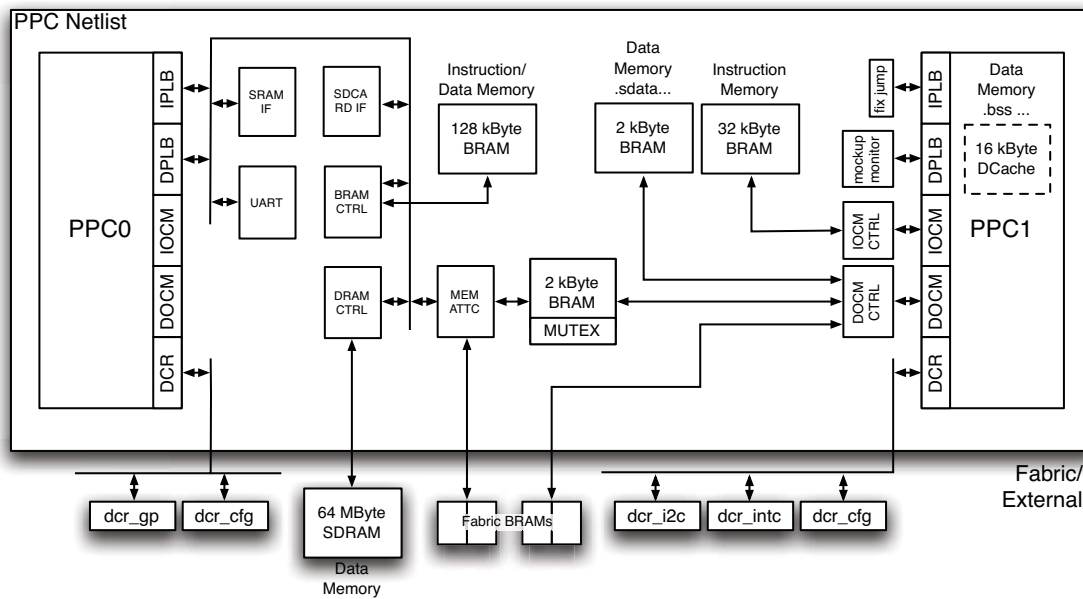


Dual PowerPC System

- 109 Virtex-4 FX100 → 218 embedded PowerPC cores
- High-Level PowerPC
 - Running Linux for system control purposes
 - Xilinx 2.6.30 kernel + BusyBox (later Gentoo)
 - Tier 1 & 2: optical gigabit ethernet with MGT/EMAC planned, tier 1 as "switch" for tier 0 using PPP
- Low-Level PowerPC
 - Real time operations with tight time requirements
 - Extended multi-event buffering control
 - Low-level monitoring, statistics gathering
 - Designed for minimum latency & resource usage
- Interconnection between PowerPCs
 - Shared BRAM memory with hardware mutex support



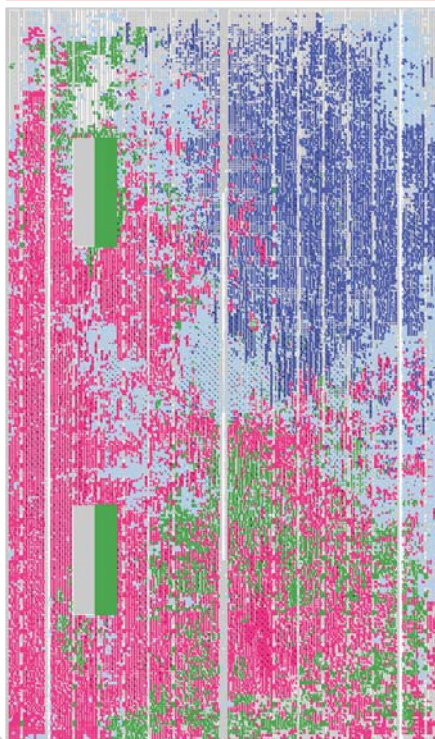
PowerPCs System



- PPC0: 200 MHz, typical 32-bit PLB layout with 100 MHz
- PPC1: 400 MHz, 200 MHz 64-bit OCM busses,
DCache only used as data memory → interrupt latency 370ns



Tier 0 Design, Rev. 1712



| Res. | Event Buffering | Tracking | PPCs |
|-----------|-----------------|-----------|-------|
| FF | 10,945 | 8,863 | 3,733 |
| LUT | 5,925 | 23,463 | 4,086 |
| CY / DSP | 2505 | 8,507 / 9 | 346 |
| BRAM | 14 | 132 | 88 |
| Dist. mem | 32 | 1221 | 187 |

Total slices: 38,910 (92%)

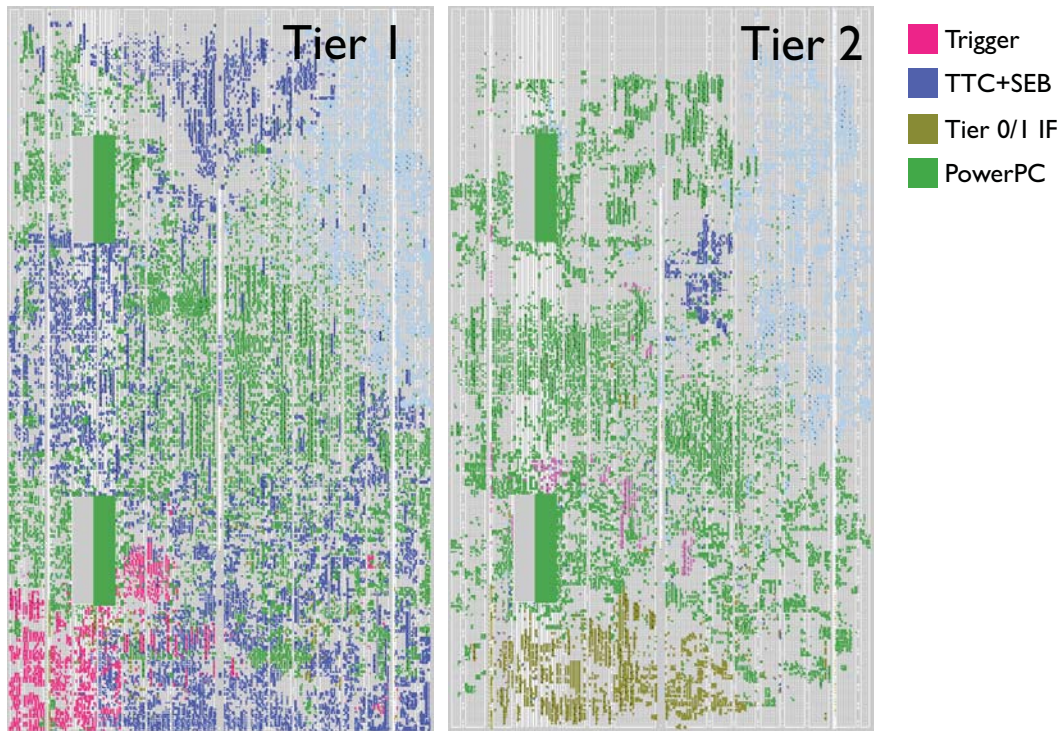
Total LUTs: 53,406 (63%)

Global clocks: 16 (50%)

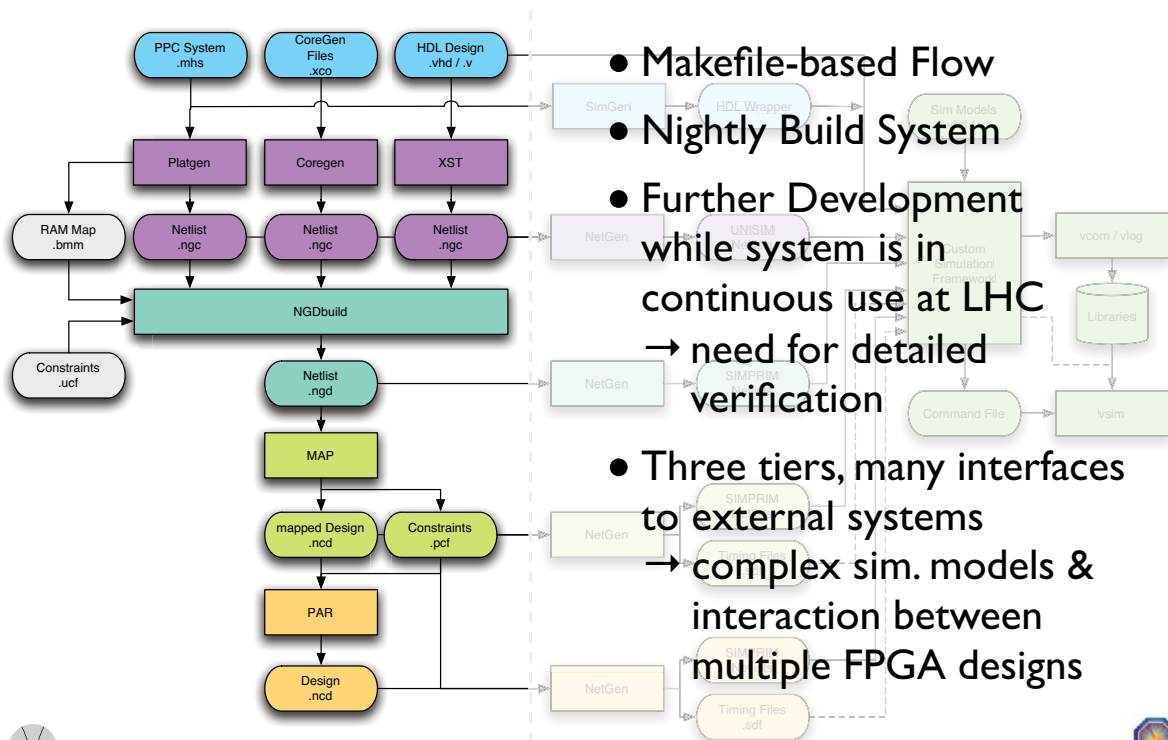
Block RAMs: 248 (65%)



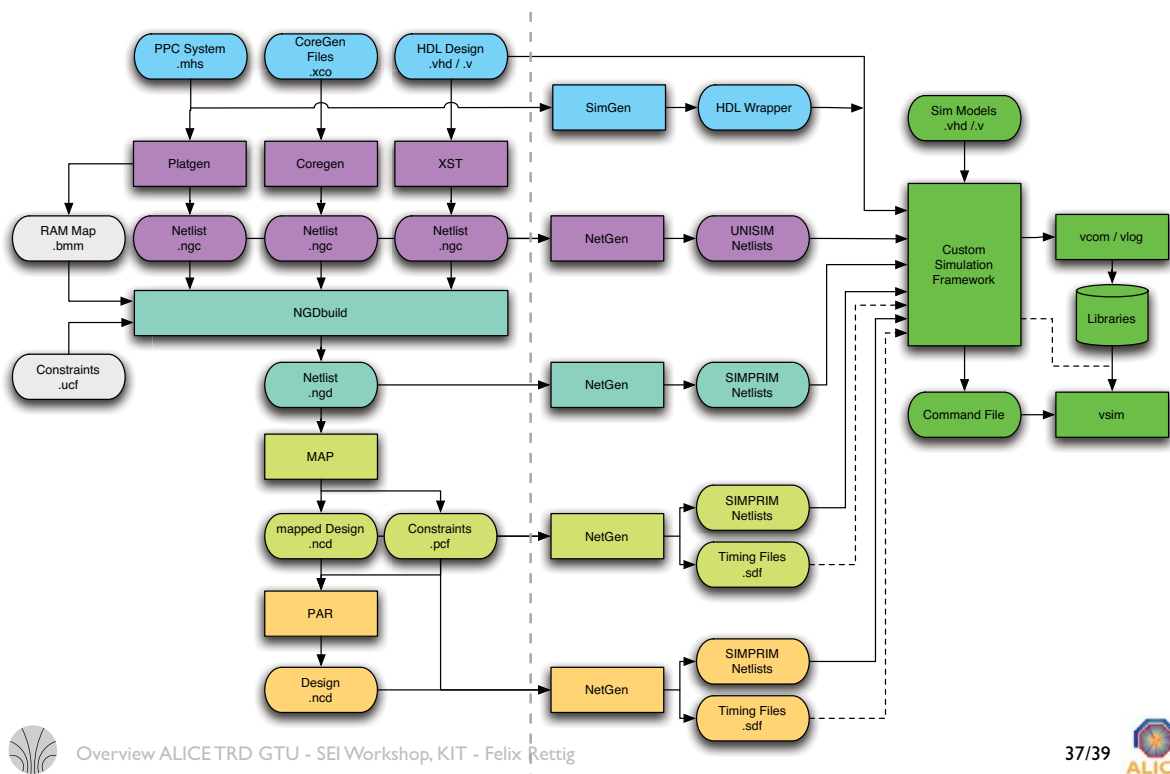
Tier 1 & 2 Designs, Rev. 1712



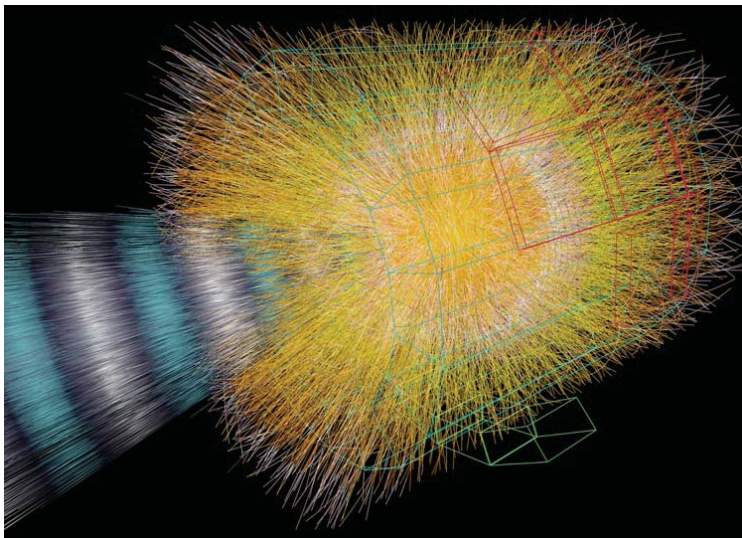
Build and Simulation Flow



Build and Simulation Flow



Outlook



First Pb-Pb collisions in November...

High multiplicities, combinatorics explode

- Tracking almost consumes all time available for trigger
- Jet and high- p_t trigger in operation
- Ideas:
 - Tuned L1 triggers (6-8 μ s)
 - Elaborate L2 triggers (80 μ s)

Thank You for Your Attention!

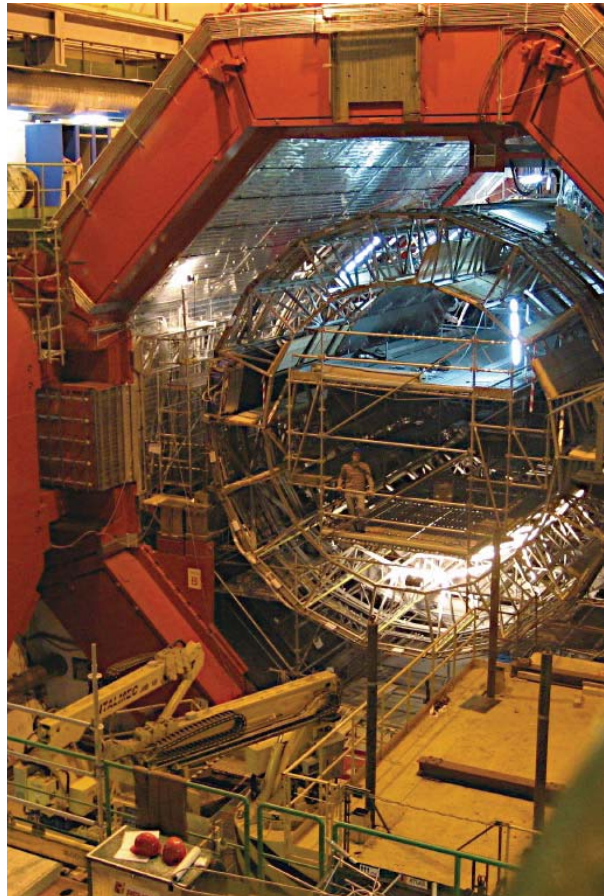
Contact:

Felix Rettig

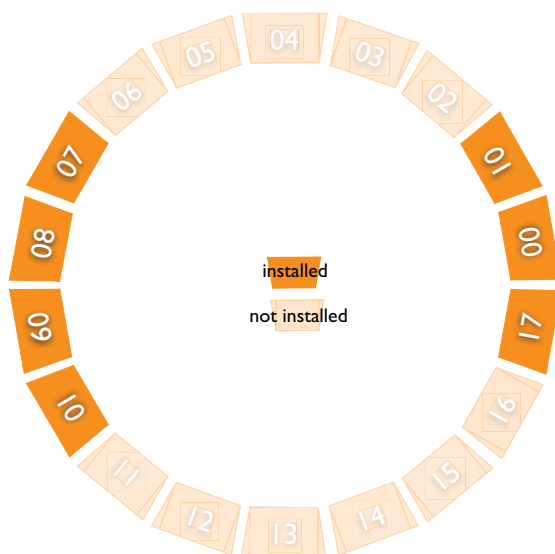
rettig@kip.uni-heidelberg.de

Prof. Dr. Volker Lindenstruth
 Chair of Computer Science
 Kirchhoff Institute of Physics
 University of Heidelberg

<http://www.ti.uni-hd.de>



Current TRD Supermodule Status



- 7/18 Supermodules installed
- 18/18 GTU segments installed

| C16 | | C17 | | C18 | |
|-----|----|-----|----|-----|----|
| 00 | 09 | 03 | 12 | 06 | 15 |
| 01 | 10 | 04 | 13 | 07 | 16 |
| 02 | 11 | 05 | 14 | 08 | 17 |

final cabling no cabling



PowerPCs - Performance

| Parameter | Core: 200 MHz IOCM: 100 MHz DOCM: 100 MHz | 400 MHz 200 MHz 100 MHz | 400 MHz 200 MHz DCache |
|--|---|-------------------------------|------------------------------|
| Main loop period (I2C, ...) | 57ms | | |
| Interrupt → first handler instruction | 1.13μs (226 icycles) | 1.05μs (420) | 0.37μs (148) |
| second handler instr. | 1.25μs (250) | 1.13μs (452) | 0.45μs (180) |
| third handler instr. | 1.37μs (274) | | |
| 4. if condition check | 3.43μs (686) | | 1.54μs (580) |
| if (true condition) { | 540ns (108) | | |
| if (false condition) {} else { | 540ns (108) | | |



ALICE Trigger Hierarchy

| Trigger | Pre-Trigger | Level-0 | Level-1 | Level-2 | High-Level |
|------------------------|----------------------|---------------------------------------|-------------------------------|----------------------------|------------------------------------|
| Time after Interaction | 0.3 μs | 1.2 μs | 6.5 μs | ~ 88 μs | > 1 ms |
| Average Rate (Pb-Pb) | ~ 5000 Hz | ~ 5000 Hz | ~ 400 Hz | ~ 200 Hz | ~ 100 Hz |
| Description/ Use | TRD Specific Wake-Up | Strobe to Sampling Electronics | Major Rate Reduction | TPC Past-Future Protection | Software Trigger, Data Compression |
| TRD Contribution | generated for TRD | TRD contributes to L0 via Pre-Trigger | TRD contributes to L1 via GTU | – | – |



Zukünftige Pläne für das Experiment zur Suche nach Axionen (ALPS Experiment)

Dieter Notz

Deutsches Elektronen-Synchrotron, DESY, Hamburg, Germany

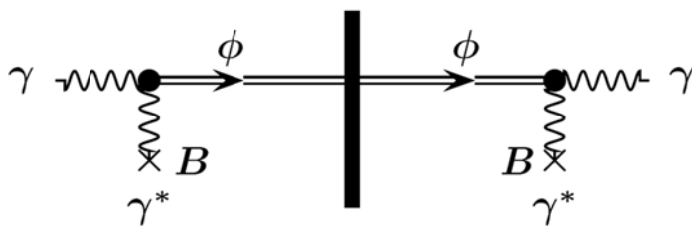
EMAIL: Dieter.Notz@desy.de

SEI Tagung KIT Karlsruhe, 27. – 29. 9. 2010

Zusammenfassung

Auf der Frühjahrstagung 2007 in Rossendorf hatte ich das Experiment ALPS (Axion like particle search) vorgestellt. Axionen sind hypothetische Teilchen mit einer winzigen Masse im milli-eV Bereich. Auf der Herbsttagung 2009 bei BESSY II zeigte ich, wie wir die Intensität des Laserstrahls im Laufe der Zeit von 3.5W -> 17 W -> 35 W ->1238W steigerten und damit die Wahrscheinlichkeit für die Existenz für neue Teilchen weiter reduzieren können. In diesem Bericht wird gezeigt, wie wir die Grenzen noch weiter verschieben können.

Die Teilchen die wir suchen sind Axion-ähnlich. Die Masse beträgt etwa 0.001 eV (1 meV). Erzeugt werden sie in einem Prozess, bei dem Photonen von links kommen, eine Wechselwirkung



mit einem Magnetfeld machen und Axionen Φ erzeugen. Diese fliegen weiter und durchdringen ohne Störungen einen Absorber, während alle anderen Photonen absorbiert werden. Hinter dem Absorber können die Axionen mit einem 2. Magnetfeld wechselwirken und wieder ein Photon

generieren (Regenerationsexperiment, Licht durchscheint eine Wand). Diese wenigen Photonen werden in einem Detektor nachgewiesen.

Wir können also verbessern:

1. Die Lichtquelle mit vielen Photonen in der linken Kavität und eine Verstärkung in der rechten Kavität;
2. längere und stärkere Magnete und
3. empfindlichere Detektoren.

Laser in der linken Kavität

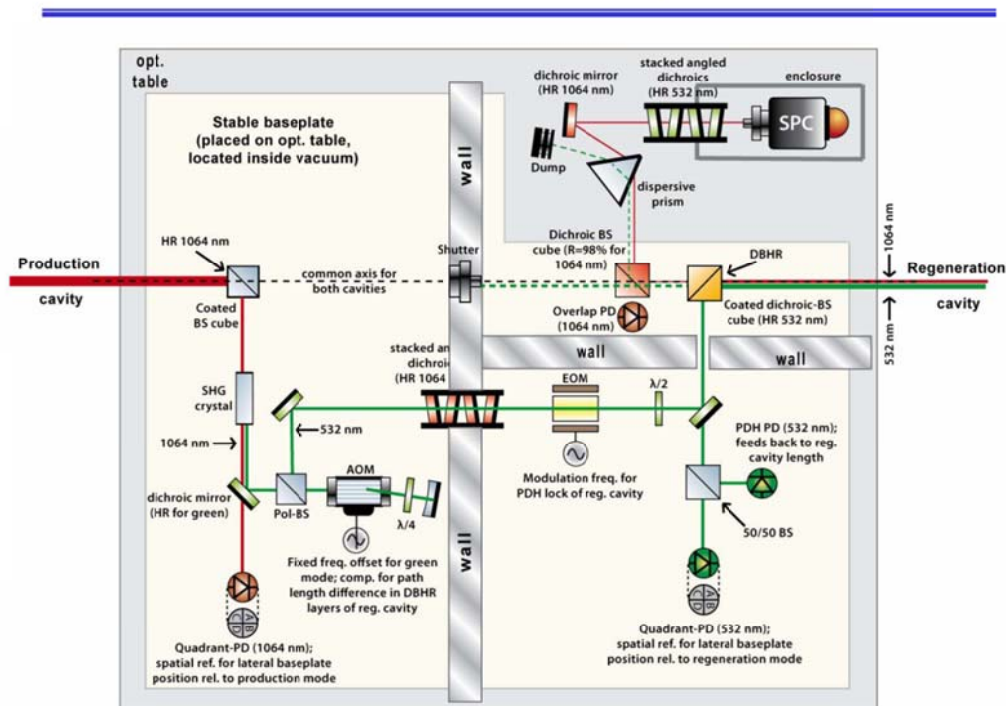
Bisher haben wir für unser Experiment grünes Laserlicht benutzt, da unser Detektor in diesem Bereich empfindlich war. Auch ist das Arbeiten mit sichtbarem Licht einfacher als im IR. Ausgangspunkt für den grünen Laser war aber ein Infrarot Laser, dessen Frequenz verdoppelt wurde. Bei diesem Vorgang ging viel Intensität verloren. Im zukünftigen Experiment werden wir mit Infrarot arbeiten. In der linken Kavität streben wir ein Power-Built-Up von 5000 an, d. h. das Licht wird zwischen den Spiegeln 5000 mal hin und her reflektiert (bisher etwa 1000 mal).

Verstärkung in der rechten Kavität

Um die von Axionen erzeugten Photonen hinter der Wand besser nachweisen zu können, wird hinter der Wand auch eine Kavität aufgebaut. Diese könnte folgendermaßen aussehen: Durch den hinteren Spiegel der linken Kavität dringt noch etwas Infrarot hindurch. Diese Restmenge wird um 90 Grad abgelenkt und in einem nichtlinearen Prozess einer *second harmonic generation* (SHG) in einem PPKTP Kristall (periodically poled KTiOPO_4) in grünes Licht umgewandelt. In der rechten Kavität benutzen wir Spiegel vom Typ double high reflective DBHR), die rot und grün reflektieren. Da die Reflexionsschichten nicht an derselben Stelle liegen, hat die rechte Kavität für Infrarot und Grün eine etwas unterschiedliche Länge. Deshalb muss das grüne Licht in einem akustisch-optischen Modulator (AOL) etwas in der Frequenz angepasst werden. Mit Hilfe eines elektro-optischen Modulators (EOL) wird die Phase oder die Polarisation des grünen Lichts gedreht. Mit Hilfe diese Lichts wird die rechte Kavität in Resonanz gebracht (gelockt), indem man die Länge durch Piezo Kristalle variiert. An Ende des Prozesses wird das grüne Licht absorbiert. Wenn die rechte Kavität für grünes Licht abgestimmt ist, das ist sie es auch für rotes Licht. Der Power Built-Up für die rechte Kavität soll etwa 40 000 betragen. Dieser Wert kann so hoch sein, da die Lichtintensitäten rechts viel kleiner sind als links, so dass die Spiegel nicht so schnell zerstört werden.

Es muss sichergestellt werden, dass das grüne Licht in der rechten Kavität keinerlei Infrarot enthält, da dies sonst ein Axion-Signal vortäuschen könnte. Ferner darf in den Detektor kein grünes Licht gelangen, da dies evtl. auch im Detektor ein Signal geben könnte. Zum Filtern des Lichts dienen vier hintereinandergestellte schräge Spiegel.

block all direct laser photons



Magnete

Bisher benutzen wir für unser Experiment einen HERA Magneten mit Spiegel und Wand in der Mitte. In einem zukünftigen Experiment wollen wir mit 6 + 6 (260 Tm) HERA Magneten oder mit 2+2 LHC Magneten arbeiten. Bei den Magneten ist zu berücksichtigen, dass diese einen Krümmungsradius haben, um dem Beschleuniger zu folgen. Dies hat den Nachteil, dass besonders bei den HERA Magneten die Apertur recht klein wird, um auf die vorgesehene Länge einen Laserstrahl durch das System zu bekommen.

Detektoren

Die Detektoren sollen einzelne Photonen nachweisen und dabei nicht durch Rauschen gestört werden. Hier werden verschiedene Möglichkeiten untersucht.

Heterodyn Prinzip

Ähnlich wie bei einem Überlagerungs-Radioempfänger versucht man, das schwache Signal mit dem Signal eines lokalen Oszillators zu überlagern und die Differenzfrequenz zu verstärken. Wie so etwas im Detail aussieht, wird z. Zt. untersucht.

Transition Edge Sensor (TES)

Dieser supraleitende Sensor basiert auf dem Bolometer Prinzip. Durch Absorption von einigen Photonen wird dieser Sensor normalleitend. Das Signal wird dann nachgewiesen. Zum Auslesen eignen sich *Squids* (*Squid* = Superconducting Quantum Interference Device) oder *JFETs* (Junction field effect Transistoren).

CCDs, HgCdTe

Teure Pixel Detektoren sind unter anderem HgCdTe HAWAI 2RG. Diese werden von der ESO im Weltraum benutzt.. Infraroteffizienz für Wellenlängen von 0.85 μm – 2.5 μm . Früher wurden diese Detektoren mit wenigen Pixeln hergestellt (so wie wir sie brauchen); heute leider nur mit vielen Pixeln, um Fotos zu machen.

Nanowire SSPD

Eine andere Möglichkeit sind Detektoren basierend auf Nanowire SSPD (superconducting single photon detectors) mit MoRe Molybden-Rhenium bei $T_c = 7.7 \text{ K}$.

Ausblick

Es werden die verschiedenen Optionen in den nächsten Jahren studiert. Heute sind noch viele Fragen offen.